



UNIVERSIDAD AUTÓNOMA DE QUERÉTARO

FACULTAD DE INGENIERÍA

MANUAL de PRÁCTICAS del LABORATORIO
DISEÑO ELECTRONICO

PARA OBTENER EL TÍTULO DE INGENIERÍA EN
INSTRUMENTACIÓN Y CONTROL DE PROCESOS

PRESENTA

DENIS BERENICE Alpizar Bonilla

Dirigida por

M. EN I. SERGIO EDUARDO CERVANTES PEREZ

SANTIAGO DE QUERÉTARO, QRO. AGOSTO 2006



UNIVERSIDAD AUTONOMA DE QUERETARO

FACULTAD DE INGENIERIA

LABORATORIOS DE AUTOMATIZACION

LABORATORIO DE DISEÑO ELECTRONICO

DENIS BERENICE ALPIZAR BONILLA

PROFS. ING. SERGIO ZAVALA GUERRERO Y M. EN I. SERGIO EDUARDO CERVANTES PEREZ

AGRADECIMIENTOS:

A Dios por haberme dado la oportunidad de vivir y darme fortaleza para enfrentarme a la vida.

A mis padres Pedro y Rosy:

En especial a ustedes que han sido los pilares y guías de mi vida, por haberme brindado las herramientas para poder salir adelante. Por todo su amor, paciencia, sacrificios, consejos y enseñanzas, por toda esa fuerza que me transmitieron siempre.

A mis hermanas Bethsabe, Siomara e Isis:

Por cada palabra de aliento que me dieron, por creer en mi, por todo el apoyo y cariño que siempre me brindan.

A mis maestros:

Por todos los conocimientos que me transmitieron, por su apoyo, dedicación, por compartirme su tiempo y sus experiencias, que me han ayudado a nivel profesional así como en el aspecto personal.

"El ingenio para crear, no para destruir"

UNIVERSIDAD AUTONOMA DE QUERETARO



FACULTAD DE INGENIERIA

LABORATORIOS DE AUTOMATIZACION

LABORATORIO DE DISEÑO ELECTRONICO



Ing. Sergio Zavaleta Guerrero y M. en I. Sergio Eduardo Cervantes Pérez

INDICE

AGRADECIMIENTOS

III

1.	Fuente de alimentación transistorizada con protección de corto circuito	1
2a.	Amplificador transistorizado BJT en BC	7
2b.	Amplificador transistorizado BJT en EC con polarización fija.	11
2c.	Amplificador transistorizado BJT en EC con polarización de divisor de tensión.	16
2d.	Amplificador transistorizado BJT en EC con polarización fija con Re y sin Ce.	19
3a.	Amplificador transistorizado BJT en CC o seguidor de emisor.	22
3b.	Amplificador transistorizado JFET en SC con autopolarización.	25
3c.	Amplificador transistorizado MOSFET en SC con polarización fija.	29
3d.	Configuración Darlington	33
4a.	Amplificador de potencia en simetría complementaria.	37
4b.	El BJT como interruptor	42
4c.	Amplificador de potencia clase D	47
4d.	Driver de potencia tipo puente H	51
5a.	Acoplamiento de la familia TTL a la CMOS	56
5b.	Acoplamiento de la familia CMOS a la TTL.	60
6a.	DAC con Red Tándem Binaria	64
6b.	DAC con Op-Amp.	69
6c.	DAC en circuito integrado	75
7a.	ADC de Rampa Digital.	79
7b.	ADC de aproximaciones sucesivas (SAC)	83
7c.	Muestreo y retención (Sample and Hold).	87
8a.	Compuerta de transmisión CMOS	90
8b.	Clock con el 555.	94
9a.	Clock 50% duty cycle con el 555	99
9b.	One shot no redisparable con el 555.	102
10a.	Interface de potencia de DC con BJT.	106
10b.	Interface de potencia de AC con relevador.	109
11a.	Interface de potencia de AC con SCR.	113
11b.	Interface de potencia de AC con Triac	117
	Bibliografía	122

LABORATORIO DE DISEÑO ELECTRONICO
PRACTICA 1

Prof. Ing. Sergio Zavaleta Guerrero, M. en I. Sergio Eduardo Cervantes Pérez.

FUENTE DE ALIMENTACIÓN TRANSISTORIZADA CON PROTECCION DE CORTO CIRCUITO

OBJETIVO

Implementar y analizar una fuente de alimentación transistorizada con protección de corto circuito.

Leer en su texto el tema sobre fuentes de alimentación.

MARCO TEORICO

Los dos tipos de reguladores de voltaje con transistor son el regulador de voltaje en serie y el regulador de voltaje en paralelo. Cada uno de estos dos tipos de circuitos puede ofrecer un voltaje de salida de dc regulado o mantenido a un valor establecido incluso si el voltaje de entrada varía o si la carga conectada a la salida cambia.

Regulación de voltaje en serie

La conexión básica de un circuito regulador en serie se muestra en el diagrama de bloques de la figura 1. Los elementos en serie controlan la cantidad de voltaje de entrada que llega a la salida. El voltaje de salida se muestra mediante un circuito que proporciona un voltaje de retroalimentación que se comparará con un voltaje de referencia.

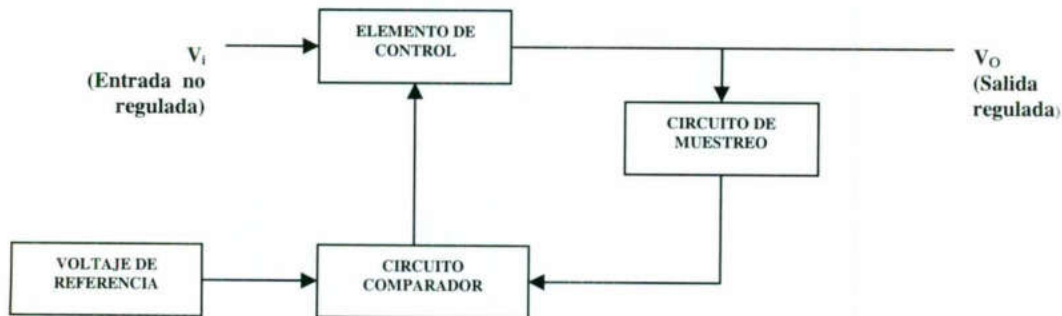


FIGURA 1
DIAGRAMA DE BLOQUES DE UN REGULADOR EN SERIE

1. Si el voltaje de salida se incrementa, el circuito comparador proporcionará una señal de control que ocasiona que el elemento de control en serie disminuya la cantidad de voltaje de salida, con lo que se mantiene, por tanto, el voltaje de salida.
2. Si el voltaje de salida disminuye, el circuito comparador proporcionará una señal de control que ocasionará que el elemento de control en serie incremente el voltaje de salida.

Circuito Regulador en Serie

En la figura 2 se presenta un circuito simple regulador en serie. El transistor Q_1 es el elemento de control en serie, y el diodo Zener D_z proporciona el voltaje de referencia. Esta operación de regulación puede describirse de la forma siguiente:

1. Si el voltaje de salida disminuye, un mayor voltaje base-emisor ocasionará que el transistor Q_1 conduzca más, con lo que se eleva el voltaje de salida y se mantiene la salida constante.
2. Si el voltaje de salida se incrementa, un menor voltaje base-emisor ocasionará que el transistor Q_1 conduzca menos, de esta forma se reduce el voltaje de salida y se mantiene la salida constante.

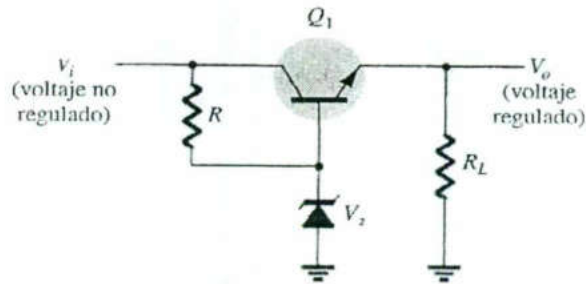


FIGURA 2
CIRCUITO REGULADOR EN SERIE

Regulador en serie mejorado

En la figura 3 se presenta un circuito regulador en serie mejorado. Los resistores R_1 y R_2 actúan como un circuito de muestreo, el diodo Zener D_z proporciona un voltaje de referencia y el transistor Q_2 controla la corriente de base del transistor Q_1 para variar la corriente que pasa a través de él para que se mantenga constante el voltaje de salida.

Si el voltaje de salida se incrementa, también se incrementa el voltaje que se representa como se muestra en R_1 y R_2 ; esto ocasiona que el voltaje base-emisor del transistor Q_2 se eleve (dado que V_z permanece fijo). Si Q_2 conduce más corriente; menos corriente irá a la base del transistor Q_1 , el cual a su vez, proporcionará menos corriente a la carga, con lo que el voltaje de salida permanece constante. Sucede lo contrario si el voltaje de salida disminuye, ya que la corriente suministrada a la carga aumenta, para impedir que el voltaje disminuya.

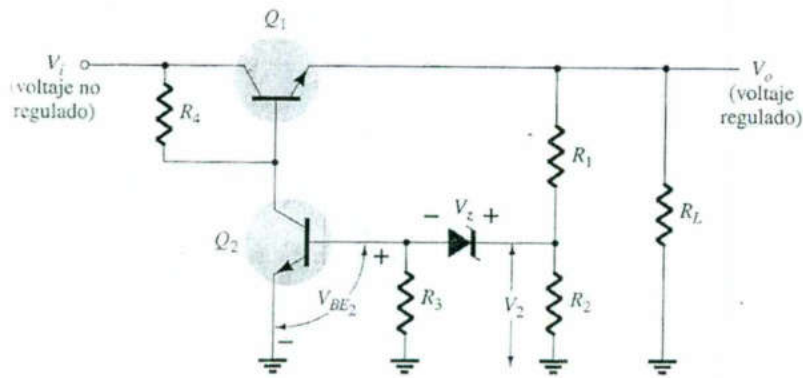


FIGURA 3
CIRCUITO REGULADOR EN SERIE MEJORADO

El voltaje de V_2 que proporcionan los resistores R_1 y R_2 debe ser equivalente a la suma del voltaje base-emisor de Q_2 y del diodo Zener, es decir,

$$V_{BE_2} + V_Z = V_2 = \frac{R_2}{R_1 + R_2} + V_0 \text{ (Ecuación 1)}$$

Al resolver la ecuación 1 para el voltaje de salida regulado V_0

$$V_0 = \frac{R_1 + R_2}{R_2} (V_Z + V_{BE_2}) \text{ (Ecuación 2)}$$

Regulador en serie con op-amp

Otra versión de un regulador en serie es la mostrada en la figura 4. El op-amp compara el voltaje de referencia del diodo Zener con el voltaje de retroalimentación de los resistores R_1 y R_2 . Si el voltaje de salida varía, se controla la conducción del transistor Q_1 para mantener el voltaje de salida constante. El voltaje de salida se mantendrá en un valor de

$$V_0 = \left(1 + \frac{R_1}{R_2}\right) V_Z \text{ (Ecuación 3)}$$

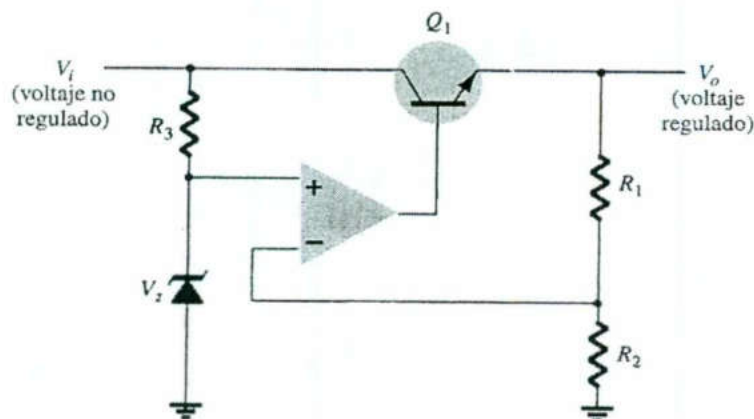


FIGURA 4
CIRCUITO REGULADOR EN SERIE CON OP-AMP

Circuito limitador de corriente

Una forma de protección contra un corto circuito o sobrecarga es la limitación de corriente, como se indica en la figura 5. A medida que la corriente de carga I_L se incrementa. Cuando la caída de voltaje a través de R_{SC} llega a ser lo suficientemente grande, activará a Q_2 , para desviar la corriente de la base del transistor Q_1 , por lo tanto la corriente de carga, a través del transistor Q_1 , se reduce y evita cualquier corriente adicional de carga a través de R_L . La acción de los componentes R_{SC} llega a ser lo suficiente grande, activará a Q_2 , para desviar la corriente de la base del transistor Q_1 , por lo tanto la corriente de carga, a través del transistor Q_1 , se reduce y evita cualquier corriente adicional de carga a través de R_L . La acción de los componentes R_{SC} y Q_2 , proporciona un límite para la corriente máxima.

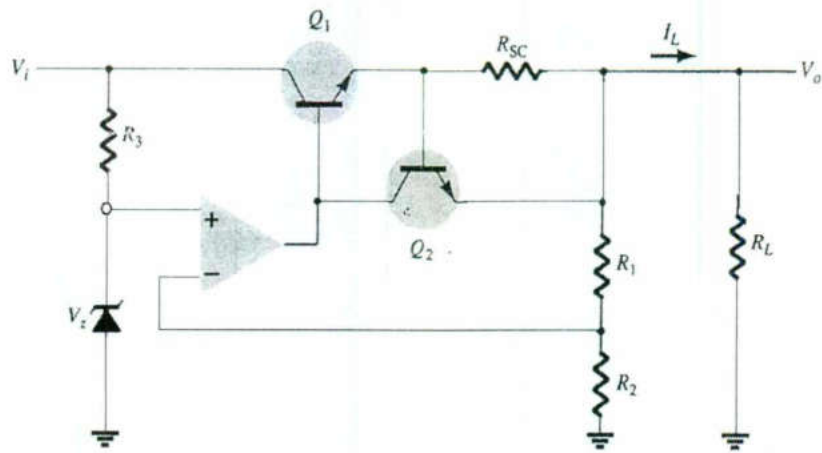


FIGURA 5
REGULADOR DE VOLTAJE CON LIMITACION DE CORRIENTE

Reducción automática

La limitación de corriente reduce el voltaje a través de la carga cuando la corriente se vuelve mayor que el valor límite. El circuito de la figura 6 proporciona una reducción automática, la cual reduce tanto el voltaje de salida como la corriente de salida y protege a la carga y regulador de un exceso de corriente.

La reducción automática la proporciona la red adicional de divisor de voltaje de R_4 y R_5 en el circuito de la figura 6. El circuito divisor detecta el voltaje a la salida (emisor) de Q_1 . Cuando I_L se incrementa a su valor máximo, el voltaje a través de R_{SC} se vuelve lo suficientemente grande para activar a Q_2 , y proporciona por tanto limitación de corriente. Si la resistencia de carga se hace más pequeña, el voltaje que activa a Q_2 se vuelve menor, de forma que I_L cae cuando V_L también lo hace; esta acción es la reducción automática. Cuando la resistencia de carga regresa a su valor nominal, el circuito reanuda su acción de regulación de voltaje.

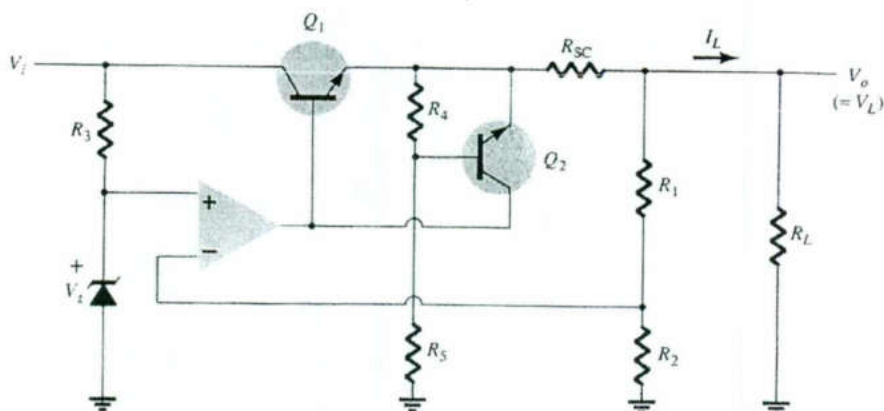


FIGURA 6
CIRCUITO REGULADOR EN SERIE CON REDUCCIÓN AUTOMÁTICA

La reducción automática la proporciona la red adicional de divisor de voltaje de R_4 y R_5 en el circuito de la figura 6. El circuito divisor detecta el voltaje a la salida (emisor) de Q_1 . Cuando I_L se incrementa a su valor máximo, el voltaje a través de R_{SC} se vuelve lo suficientemente grande para activar a Q_2 , y proporciona por tanto limitación de corriente. Si la resistencia de carga se hace más pequeña, el voltaje que activa a se vuelve menor, de forma que I_L cae cuando V_L también lo hace; esta acción es la reducción automática. Cuando la resistencia de carga regresa a su valor nominal, el circuito reanuda su acción de regulación de voltaje.

Regulación de voltaje en derivación

Un regulador de voltaje con derivación ofrece regulación mediante la derivación de corriente de la carga para regular el voltaje de salida. La figura 7 muestra el diagrama de bloques de este tipo de regulador de voltaje. El voltaje de entrada no regulado proporciona corriente a la carga. Una parte de la corriente se deriva por el elemento de control para mantener el voltaje de salida regulado a través de la carga. Si el voltaje a través de la carga intenta cambiar como consecuencia de un cambio en la carga, el circuito de muestreo proporcionará una señal de retroalimentación al comparador, el cual a su vez proporcionará una señal de control para variar la cantidad de corriente derivada de la carga. A medida que el voltaje de salida trata de hacerse más grande, por ejemplo, el circuito de muestreo proporcionará una señal de retroalimentación al circuito comparador, el cual proporcionará una señal de control para obtener una mayor corriente de derivación, proporcionando una menor corriente de carga, con lo que se evitará por tanto que el voltaje regulado se eleve.

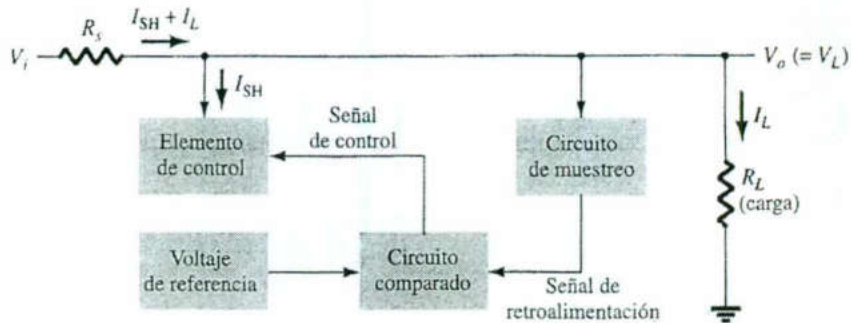


FIGURA 7
DIAGRAMA DE BLOQUES DE UN REGULADOR DE VOLTAJE EN DERIVACIÓN

PROCEDIMIENTO Y MEDICIONES

Implemente el circuito de la figura DE-P1.

Valores iniciales del Osciloscopio:

CH-A 1 V/DIV

Y position 0.00

AC

CH-B 10 mV/DIV

Y position 0.00

AC

Time Base 5.00 mS/div

X position 0.00

Y/T

Observe las formas de onda en el osciloscopio y registre los valores de los medidores para diferentes valores de R_L .

R_L	V_{ac}	V_i	V_{CE}	I_L	V_o
100 K Ω					
1 K Ω					
100 Ω					
25 Ω					
10 Ω					

Cambie el fusible F1 de 10 Amp a 1 Amp con $R_L = 10 \Omega$ y observe el resultado (conteste la pregunta 10).

Ecuaciones:

$$V_O = V_Z - V_{BE}, \quad V_{CE} = V_i - V_O, \quad RV = \left[\frac{(V_{NL} - V_{FL})}{V_{FL}} \right] 100 \%$$

CUESTIONARIO

1. ¿Cuál es el voltaje de salida nominal ($V_O = V_Z - V_{BE}$) de este regulador?
2. ¿Cuál es la corriente máxima que nos puede entregar antes de perder la regulación de voltaje?
3. ¿Cuál es la regulación de voltaje R_V ? (utilice $V_{NL} = V_O$ con R_L de $100\text{ K}\Omega$ y $V_{FL} = V_O$ con R_L de $25\ \Omega$)
4. ¿Cuáles son las características máximas de esta fuente de alimentación?
5. ¿Qué sucede con el voltaje de rizo V_r pp a medida que aumenta la corriente de carga? (visto en el osciloscopio)
6. ¿Cómo podemos disminuir el voltaje de rizo?
7. ¿Cuál es el V_r pp en $C1$ con $R_L = 25\ \Omega$?
8. ¿Cuál es el V_r pp en V_O con $R_L = 25\ \Omega$?
9. ¿A qué se debe la disminución del V_r pp en V_O en comparación con el V_r pp en $C1$?
10. ¿Cuál es el resultado de cambiar el valor de $F1$ a 1 Amp con $R_L = 10\ \Omega$ y a que se debe este resultado?
11. ¿Qué sucede con el voltaje a la salida V_O cuando aumenta la corriente de carga I_L ?
12. ¿Qué sucede con V_{CE} cuando disminuye el voltaje a la salida V_O ?

Conclusiones (Interpretación de resultados, ¿se alcanzó el objetivo?, aplicaciones, etc.)

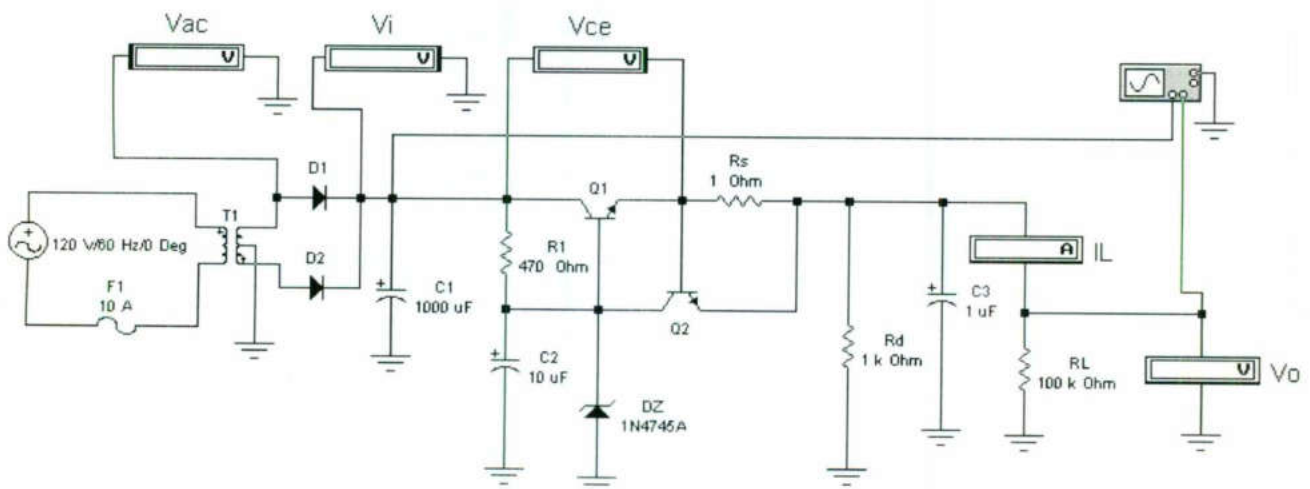


Fig. DE-P1
Fuente de Alimentación con Regulador
de voltaje tipo serie y circuito limitador de corriente

Referencia:

Boylestad, Nashelsky, "ELECTRONICA, TEORIA DE CIRCUITOS", Prentice Hall Hispanoamericana.

Profes. Ing. Sergio Zavaleta Guerrero, M. en I. Sergio Eduardo Cervantes Pérez.

AMPLIFICADOR TRANSISTORIZADO BJT EN BASE COMÚN

OBJETIVO

Implementar, analizar y observar el funcionamiento de un amplificador BJT en configuración base común.

Leer en su texto el tema sobre el amplificador BJT en configuración de base común.

MARCO TEÓRICO

Configuración de base común

En la figura 1 (a), se insertó un transistor *pn*p de base común dentro de la estructura de dos puertos. En la figura 1 (b), se colocó el modelo r_e para transistor entre las mismas cuatro terminales. Para la unión base-emisor del transistor de la figura 1(a), la equivalencia del diodo de la figura 1 (b) entre las mismas dos terminales parece muy adecuada. La fuente de corriente de la figura 1 (b) establece el hecho de que $I_c = \alpha I_e$, con la corriente de control I_e que aparece en la sección de la entrada del circuito equivalente como lo estipula la figura 1 (a). Por tanto, hemos establecido una equivalencia en las terminales de entrada y de salida mediante la fuente controlada por corriente, y proporcionando un vínculo entre ambas (un análisis inicial habría sugerido que el modelo de la figura 1 (b) es un modelo válido para el dispositivo real).

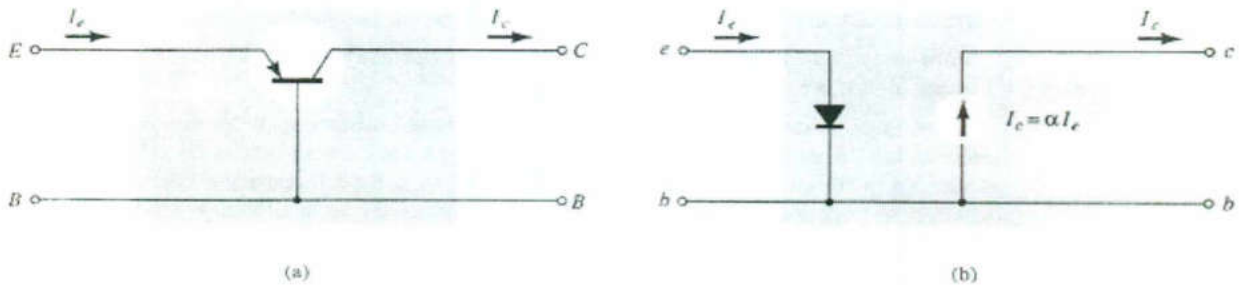


FIGURA 1 (a) TRANSISTOR BJT EN BASE COMUN; (b) MODELO r_e PARA LA CONFIGURACIÓN DE LA FIGURA 1 (a)

La resistencia en ac de un diodo puede determinarse a partir de la ecuación $r_{ac} = 26 \text{ mV}/I_D$, donde I_D es la corriente en dc a través del diodo en el punto Q (estable). Es posible emplear esta misma ecuación para encontrar la resistencia de ac del diodo de la figura 1 (b) si simplemente se sustituye la corriente del emisor de la siguiente forma:

$$r_e = \frac{26\text{mV}}{I_E}$$

El subíndice *e* de r_e se seleccionó para enfatizar que es el nivel de dc de la corriente de emisor el que determina el nivel en ac de la resistencia del diodo de la figura 1 (b). Al sustituir el valor obtenido de r_e en la figura 1 (b) dará por resultado el muy útil modelo de la figura 2.

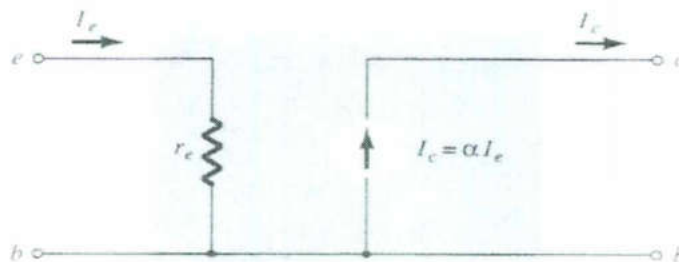


FIGURA 2 CIRCUITO EQUIVALENTE r_e DE BASE COMÚN

Debido al aislamiento que existe entre el circuito de entrada y el de salida de la figura 2, debiera parecer obvio que la impedancia de entrada Z_i para la configuración de base común de un transistor es simplemente r_e . Es decir

$$Z_i = r_e \quad \text{CB}$$

Para la configuración de base común, los valores típicos de Z_i se encuentran en un rango de unos cuantos ohms hasta un máximo de cerca de 50Ω .

Para la impedancia de salida, si hacemos la señal cero, entonces $I_e=0$ A e $I_c=\alpha I_e=\alpha(0A)=0A$, con lo que se provoca una equivalencia de circuito abierto en las terminales de salida. El resultado de esto es que para el modelo de la figura 2.

$$Z_o \cong \infty\Omega \quad \text{CB}$$

En realidad:

Para la configuración de base común, los valores típicos de Z_o se encuentran en el rango de los megohms.

La resistencia de salida de la configuración de base común está determinada por la pendiente de las líneas de las características que forman las características de salida como se muestra en la figura 3. Si se asume que las líneas son perfectamente horizontales (una aproximación adecuada) daría por resultado la conclusión de la ecuación anterior. Si se pone cuidado al medir Z_o de forma gráfica o experimental, por lo general se obtendrían niveles en el rango de 1 a 2 $M\Omega$.

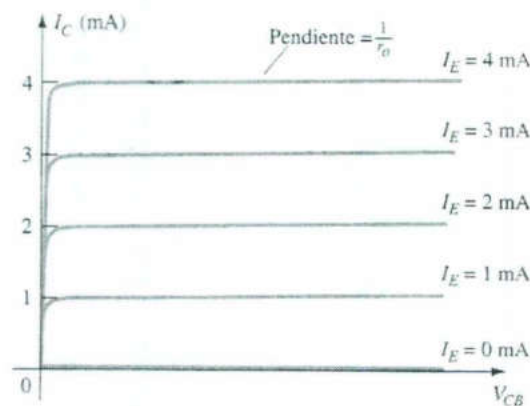


FIGURA 3 DEFINICIÓN DE Z_o

En general, para la configuración de base común, la impedancia de entrada es relativamente pequeña mientras que la impedancia de salida es muy alta.

La ganancia de voltaje ahora se encontrará determinada por la red de la figura 4

$$A_V = \frac{\alpha R_L}{r_e} \cong \frac{R_L}{r_e} \quad \text{CB}$$

Para la ganancia de corriente,

$$A_i = -\alpha \cong -1_{\text{CB}}$$



FIGURA 4 DEFINICIÓN DE $A_V=V_o/V_i$ PARA LA DEFINICIÓN DE BASE COMÚN

El hecho de que la polaridad del voltaje V_o como lo determina la corriente I_C sea el mismo que el definido por la figura 4 (es decir, el lado negativo está en un potencial de tierra) muestra que V_o y V_i se encuentran en fase para la configuración de base común. Para un transistor npn en configuración de base común, la equivalencia podría ser la que señala la figura 5.

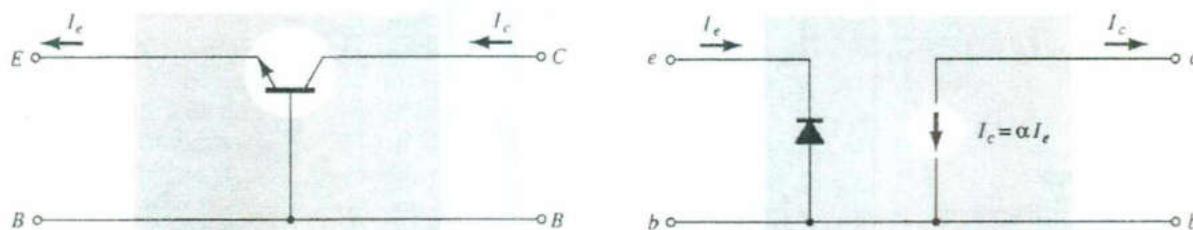


FIGURA 5 METODO APROXIMADO PARA LA CONFIGURACIÓN DE TRANSISTOR NPN DE BASE COMÚN

PROCEDIMIENTO Y MEDICIONES

Implemente el circuito de la figura DE-P2a.

Valores iniciales del Generador de Función:

Onda Senoidal
 Frecuencia 10 KHz
 Duty Cycle 50
 Amplitud 0.1V
 Offset 0

Valores iniciales del Osciloscopio:

CH-A 200 mV/DIV
 Y position 0.00
 DC

CH-B 1 V/DIV
 Y position 0.00
 DC

Time Base 0.05 mS/div
 X position 0.00
 Y/T

Observe el osciloscopio y registre los siguientes valores:

V_i pp =
 V_o pp =

Responda la pregunta 1 del cuestionario.

Registre los siguientes valores:

V_{CB} =
 I_E =
 I_C =

Ecuaciones:

Ecuación de la ganancia de voltaje de ésta configuración, $A_v = V_o / V_i$

Ecuación de la ganancia de corriente de ésta configuración, $\alpha = I_C / I_E$

CUESTIONARIO

1. ¿Cuál es la ganancia de voltaje de este amplificador?
2. ¿Cuál es la ganancia de corriente de este amplificador?
3. ¿La ganancia de corriente de este amplificador es en realidad una ganancia?
4. ¿Cuál es el voltaje entre el Colector y la Base de éste amplificador?
5. ¿Cuál es el voltaje óptimo de polarización V_{CB} ?
6. ¿Cómo podemos ajustar este voltaje V_{CB} ?

Conclusiones (Interpretación de resultados, ¿se alcanzó el objetivo?, aplicaciones, etc.)

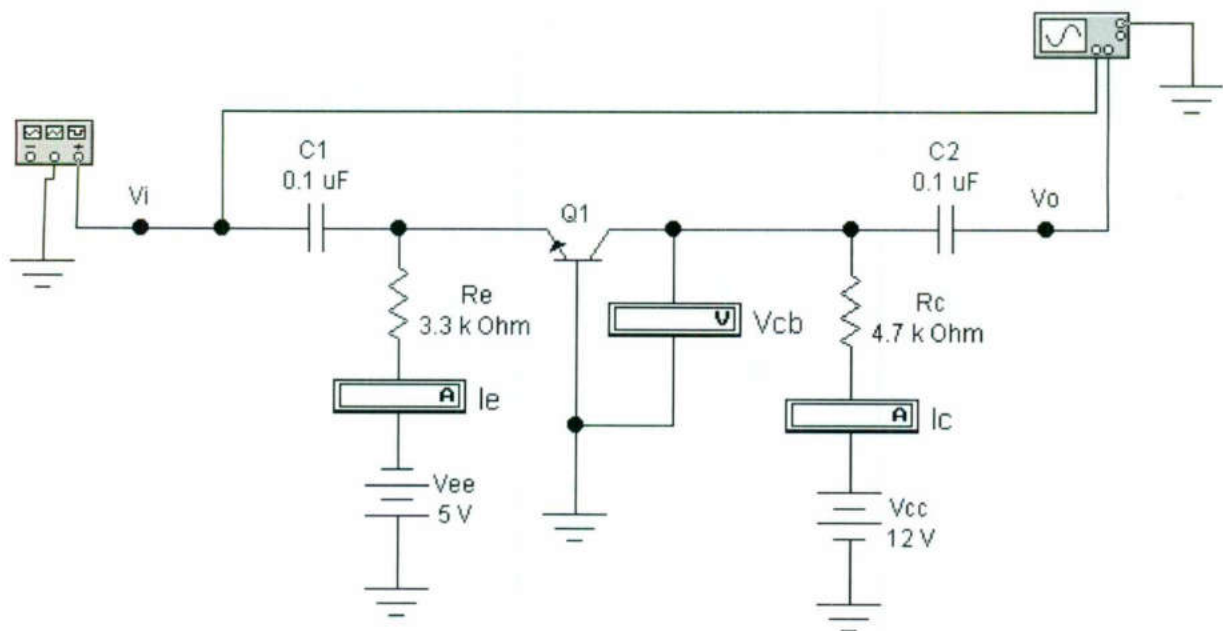


Fig. DE-P2a
Amplificador con BJT en base común

Referencia:

Boylestad, Nashelsky, "ELECTRÓNICA, TEORÍA DE CIRCUITOS", Prentice Hall Hispanoamericana.

Profes. Ing. Sergio Zavaleta Guerrero, M. en I. Sergio Eduardo Cervantes Pérez.

AMPLIFICADOR TRANSISTORIZADO BJT EN EC CON POLARIZACIÓN FIJA

OBJETIVO

Implementar y analizar un amplificador transistorizado emisor común con polarización fija.

Leer en su texto el tema sobre BJT como amplificador en emisor común.

MARCO TEORICO

La configuración que muestra la figura 1 es la red de polarización fija para el amplificador de emisor común. Observe que la señal de entrada V_i se aplica a la base del transistor mientras que la salida V_o se toma del colector. Además, se reconoce que la corriente de entrada I_i no es la corriente de base sino la corriente de la fuente, mientras que la corriente de salida I_o , es la corriente del colector. El análisis de ac a pequeña señal inicia con la eliminación de los efectos de dc de V_{CC} y el reemplazo de los capacitores de bloqueo C_1 y C_2 por cortos circuitos equivalentes, con lo que se origina la red de la figura 2. Observe en la figura 2 que la tierra común de la fuente de alimentación de dc y la terminal del emisor del transistor permiten la reubicación de R_B y R_C en paralelo con las secciones de entrada y de salida importantes de la red Z_i , Z_o , I_i e I_o en la red redibujada. La sustitución del modelo r_e para la configuración de emisor común de la figura 2, originará la red de la figura 3.

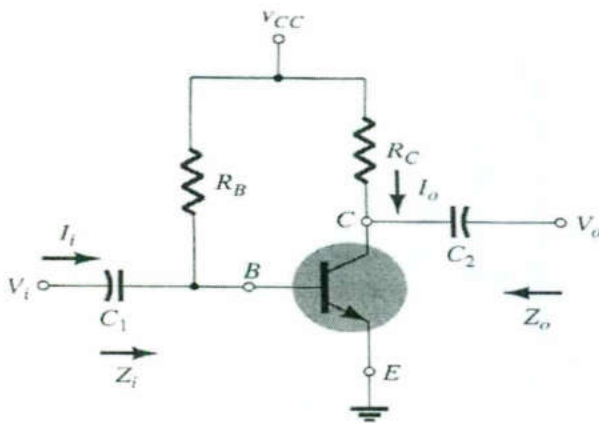


FIGURA 1 CONFIGURACION DE POLARIZACIÓN FIJA CON EMISOR COMUN

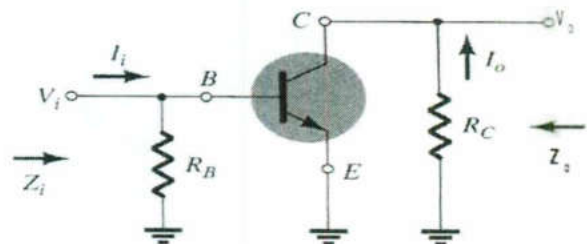


FIGURA 2 RED DE LA FIGURA 1 DESPUES DE ELIMINAR LOS EFECTOS V_{CC} , C_1 Y V_2

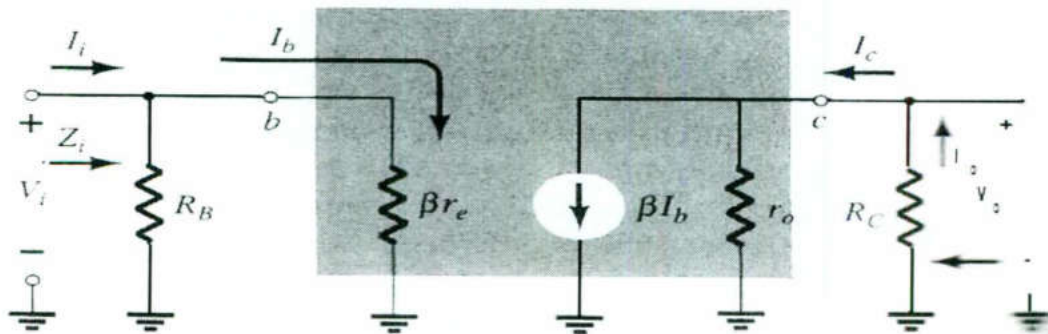


FIGURA 3 SUSTITUCIÓN DEL MODELO DE r_e EN LA RED DE LA FIGURA 2

El siguiente paso es determinar β , r_e y r_o . La magnitud de β se obtiene generalmente de una hoja de especificaciones o por medio de una medición directa con un trazador de curvas o con un instrumento de verificación de transistores. El valor de r_e deberá de obtenerse a partir de un análisis en dc del sistema, y la magnitud de r_e generalmente se obtiene mediante la hoja de especificaciones o con las características. Si se asume que β , r_e y r_o ya se han obtenido las siguientes ecuaciones para las características de dos puertos importantes del sistema.

Z_i : La figura 3 claramente revela que

$$Z_i = R_B \parallel \beta r_e \text{ ohms}$$

Para la mayoría de las situaciones R_B es mayor que βr_e en más de 10 veces (el análisis de los elementos en paralelo que la resistencia total de dos resistores en paralelo es siempre menor que el más pequeño de ellos y muy cercana a éste si uno es mucho el otro), lo que permite la siguiente aproximación:

$$Z_i \cong \beta r_e \quad R_B \geq 10 \beta r_e \text{ ohms}$$

Z_o : La impedancia de salida de cualquier sistema se define como la impedancia Z_o , determinada cuando $V_i = 0$. Para la figura 3, cuando $V_i = 0$, $I_i = I_b = 0$, lo que resulta en un circuito abierto equivalente para la fuente de corriente. El resultado es la configuración de la figura 4.

$$Z_o = R_C \parallel r_o \text{ ohms}$$

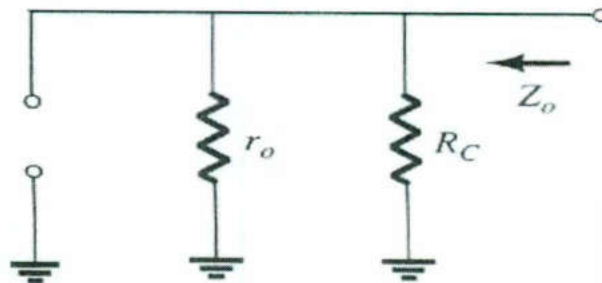


FIGURA 4

DETERMINACIÓN DE Z_o PARA LA RED DE LA FIGURA 3

Si $r_o \geq 10 R_C$ se aplica frecuentemente la aproximación $R_C \parallel r_o \cong R_C$ y

$$Z_o \cong R_C \quad r_o \geq 10 R_C$$

A_v : Los resistores r_o y R_C se encuentran en paralelo

$$A_v = \frac{V_o}{V_i} = - \frac{R_C \parallel r_o}{r_e}$$

Si $r_0 \geq 10R_C$

$$A_V = -\frac{R_C}{r_e} \quad r_0 \geq 10R_C$$

A_i = La ganancia de corriente se determina de la siguiente forma: Mediante la aplicación de la regla del divisor de corriente a los circuitos de entrada y salida

$$A_i = \frac{I_0}{I_i} = \frac{\beta R_B r_0}{(r_0 + R_C)(R_B + \beta r_e)}$$

Si $r_0 \geq 10R_C$ y $R_B \geq 10\beta r_e$,

$$A_i \cong \beta$$

$$A_i = -A_V \frac{Z_i}{R_C}$$

RELACION DE LA FASE: El signo negativo en la ecuación resultante para A_V muestra que ocurrió un desplazamiento de fase de 180° entre la señal de entrada y la de salida, como se muestra la figura 5.

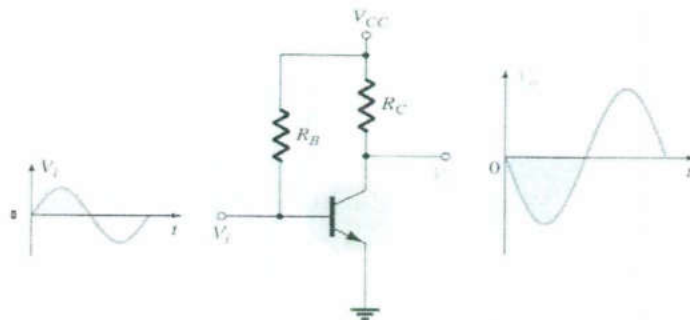


FIGURA 5

DEMOSTRACION DEL DESPLAZAMIENTO DE FASE DE 180° ENTRE LAS FORMAS DE ONDA Y DE SALIDA

PROCEDIMIENTO Y MEDICIONES

Implemente el circuito de la figura DE-P2b.

Valores iniciales del Osciloscopio:

CH-A 50 mV/DIV
Y position 0.00
DC

CH-B 1 V/DIV
Y position 0.00
DC

Time Base 0.05 mS/div
X position 0.00
Y/T

Observe el osciloscopio y registre los siguientes valores:

V_i pp =

V_o pp =

Responda la pregunta 1 del cuestionario.

Registre los siguientes valores:

$V_{CE} =$

$I_B =$

$I_C =$

Ecuaciones:

Ganancia de voltaje de ésta configuración, $A_v = V_o / V_i$

Ganancia de corriente de ésta configuración, $\beta = I_C / I_B$

CUESTIONARIO

1. ¿Cuál es la ganancia de voltaje de este amplificador?
2. ¿Cuál es la ganancia de corriente de este amplificador?
3. ¿Cómo está la fase de la señal de salida con respecto a la señal de entrada?
4. ¿Cuántos grados está defasada la señal de salida con respecto a la señal de entrada?
5. ¿Cuál es el voltaje óptimo de polarización V_{CEQ} ?
6. ¿Cómo podemos ajustar este voltaje?

Conclusiones (Interpretación de resultados, ¿se alcanzó el objetivo?, aplicaciones, etc.)



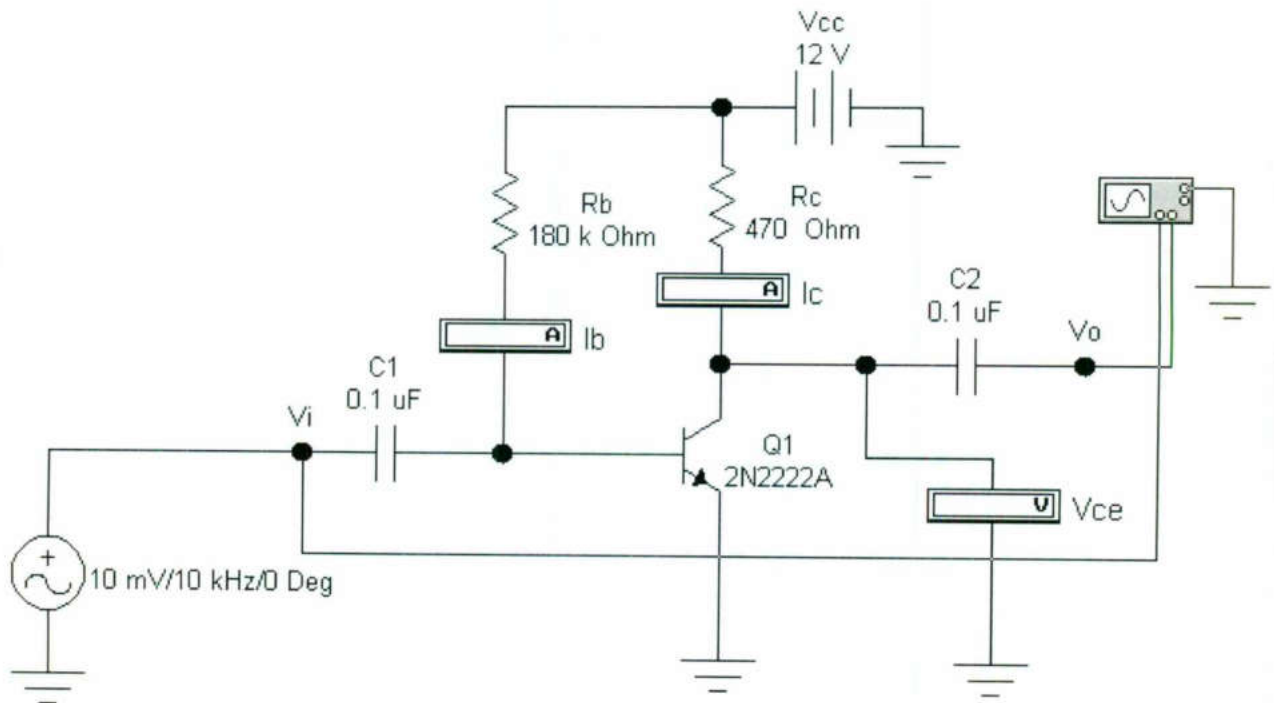


Fig. DE-P2b

Referencia:

Boylestad, Nashelsky, "ELECTRÓNICA, TEORÍA DE CIRCUITOS", Prentice Hall Hispanoamericana.

Profs. Ing. Sergio Zavaleta Guerrero, M. en I. Sergio Eduardo Cervantes Pérez.

AMPLIFICADOR TRANSISTORIZADO BJT EN EC CON POLARIZACION DE DIVISOR DE TENSION

OBJETIVO

Implementar, analizar y observar el funcionamiento de un amplificador con BJT en configuración de emisor común con polarización de divisor de tensión.

Leer en su texto el tema sobre el amplificador BJT en configuración de emisor común y polarización por divisor de tensión.

MARCO TEORICO

La configuración por divisor de voltaje posee una mayor estabilidad que la configuración de polarización fija, pero cuenta con aproximadamente la misma ganancia de voltaje, ganancia de corriente e impedancia de entrada. Gracias a los resistores de polarización, la impedancia de entrada puede ser menor que la configuración de polarización fija.

La siguiente figura muestra la red de polarización por *divisor de voltaje*. Recuerde que el nombre de la configuración es resultado de la polarización por divisor de voltaje en la parte de la entrada que determina el nivel de dc de V_B .

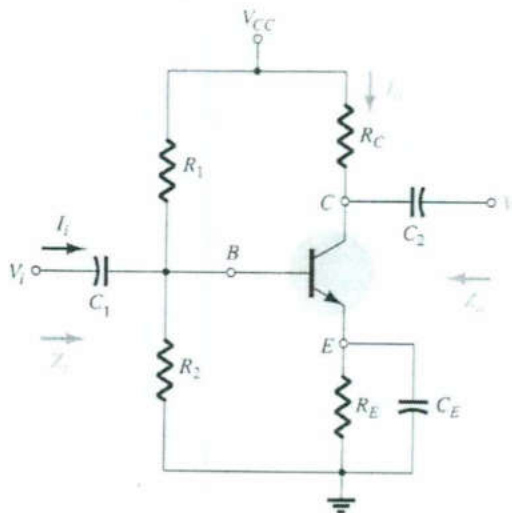


FIGURA 1 CONFIGURACIÓN DE PLARIZACIÓN POR DIVISOR DE VOLTAJE

NIVELES RELATIVOS DE LOS PARAMETROS IMPORTANTES DEL PRE-AMPLIFICADOR CON POARIZACION DE DIVISOR DE VOLTAJE

Z_i	Z_o	A_v	A_i
$= R_1 \parallel R_2 \parallel \beta r_e$	$= R_C \parallel r_o$ $\cong R_C$ $(r_o \geq 10R_C)$	$= - \frac{R_C \parallel r_o}{r_e}$ $\cong - \frac{R_C}{r_e}$	$= \frac{\beta(R_1 \parallel R_2)r_o}{(r_o + R_C)(R_1 \parallel R_2 + \beta r_e)}$ $= \frac{\beta(R_1 \parallel R_2)}{R_1 \parallel R_2 + \beta r_e}$ $(r_o \geq 10R_C)$

PROCEDIMIENTO Y MEDICIONES

Implemente el circuito de la figura DE-P2c.

Valores iniciales del Osciloscopio:

CH-A 50 mV/DIV
Y position 0.00
DC

CH-B 1 V/DIV
Y position 0.00
DC

Time Base 0.05 mS/div
X position 0.00
Y/T

Observe el osciloscopio y registre los siguientes valores:

V_i pp =

V_o pp =

Responda la pregunta 1 del cuestionario.

Registre los siguientes valores:

V_{CE} =

I_B =

I_C =

Ecuaciones:

Ganancia de voltaje de ésta configuración, $A_v = V_o / V_i$

Ganancia de corriente de ésta configuración, $\beta = I_C / I_B$

CUESTIONARIO

1. ¿Cuál es la ganancia de voltaje de este amplificador?
2. ¿Cuál es la ganancia de corriente de este amplificador?
3. ¿Cómo está la fase de la señal de salida con respecto a la señal de entrada?
4. ¿Cuántos grados está defasada la señal de salida con respecto a la señal de entrada?
5. ¿Cuál es el voltaje óptimo de polarización V_{CEQ} ?
6. ¿Cómo podemos ajustar este voltaje?

Conclusiones (Interpretación de resultados, ¿se alcanzó el objetivo?, aplicaciones, etc.)

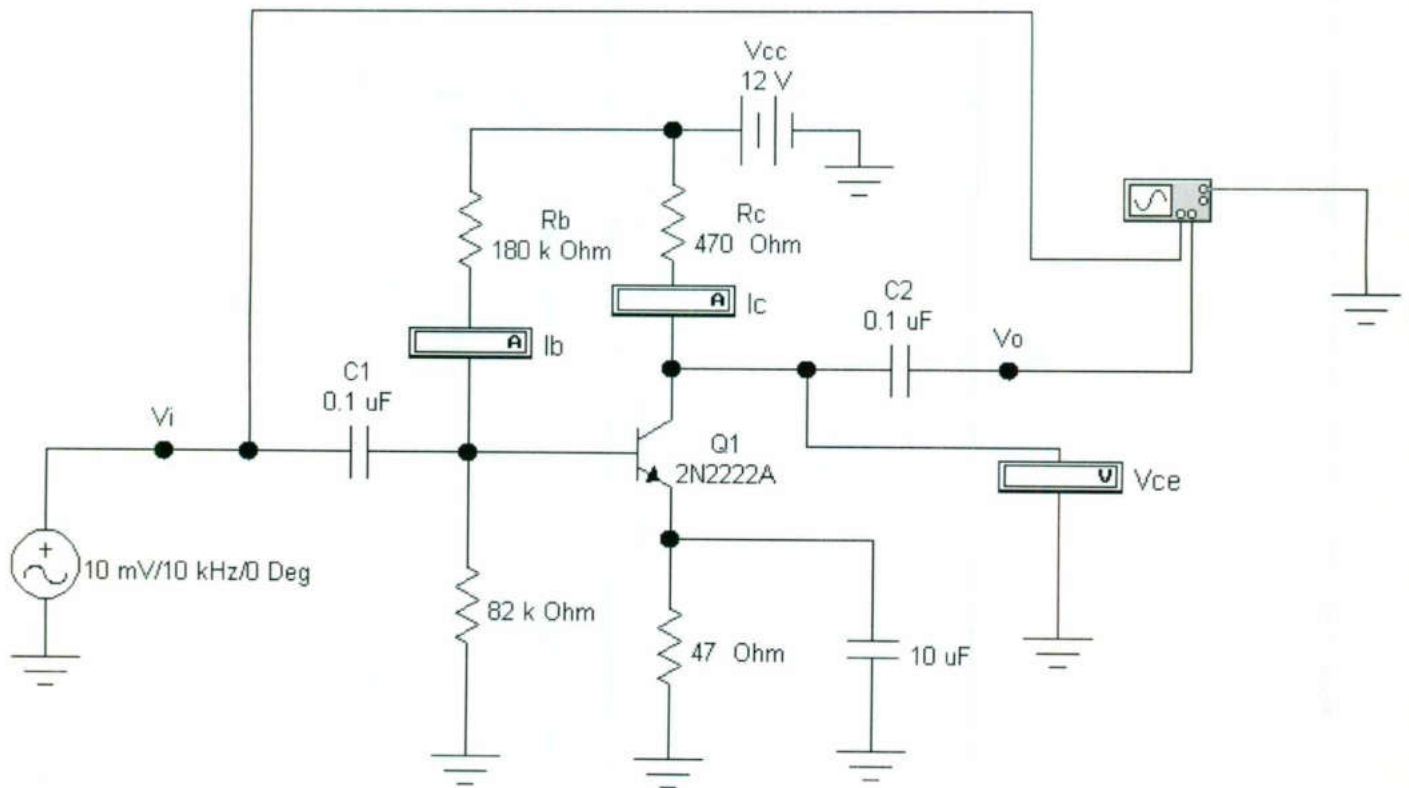


Fig. DE-P2c

Referencia:

Boylestad, Nashelsky, "ELECTRÓNICA, TEORÍA DE CIRCUITOS", Prentice Hall Hispanoamericana.

Profs. Ing. Sergio Zavaleta Guerrero, M. en I. Sergio Eduardo Cervantes Pérez.

AMPLIFICADOR TRANSISTORIZADO BJT EN EC CON POLARIZACIÓN FIJA CON Re Y SIN Ce

OBJETIVO

Implementar y analizar un amplificador transistorizado emisor común con polarización fija con Re y sin Ce.

Leer en su texto el tema sobre BJT como amplificador en emisor común con resistencia en el emisor sin condensador Ce.

MARCO TEÓRICO

En esta red se incorpora un resistor en el emisor sin desvío posee una mayor resistencia de entrada que la configuración con desvío, pero tendrá una ganancia mucho menor de voltaje que la configuración con desvío. Para ambas situaciones (con desvío y sin desvío), la impedancia de salida, por lo general, se asume que solo es R_C . La configuración sin desvío más importante se representa en la figura 1. El modelo equivalente de r_e se sustituye en la figura 2.

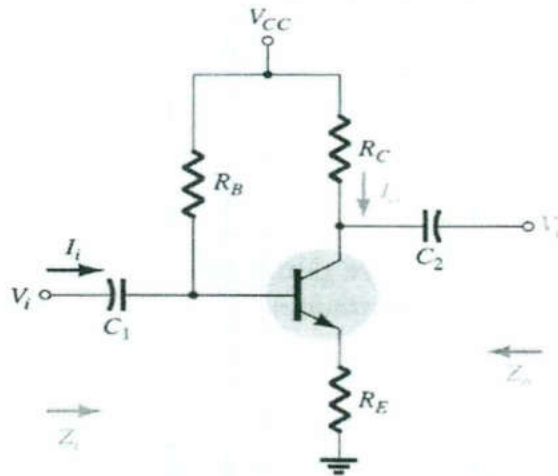


FIGURA 1 CONFIGURACIÓN DE EC CON POLARIZACIÓN EN EMISOR

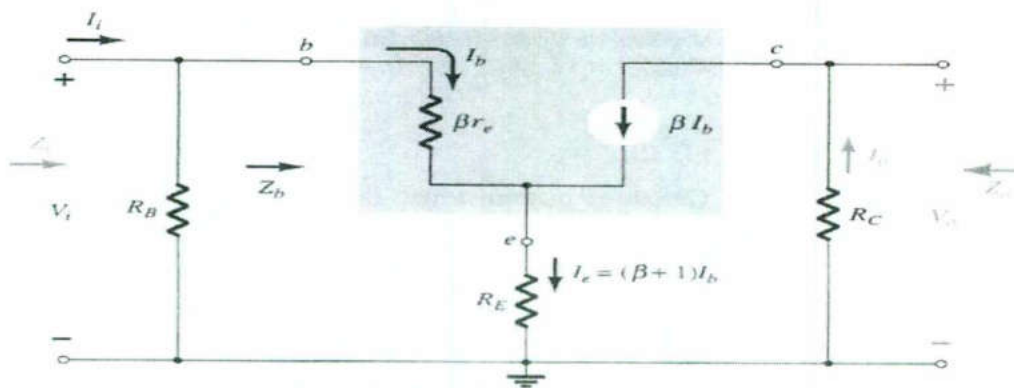


FIGURA 2 SUSTITUCIÓN DEL CIRCUITO EQUIVALENTE r_e EN LA RED EQUIVALENTE DE AC DE LA FIGURA 1

Z_i	Z_o	A_v	A_i
$= R_B \parallel Z_b$	$= R_C$	$= \frac{R_C}{r_e + R_E}$	$\cong - \frac{\beta R_B}{R_B + Z_b}$
$Z_b \cong \beta(r_e + R_E)$	(cualquier nivel de r_o)	$\cong - \frac{R_C}{R_E}$	
$\cong R_B \parallel \beta R_E$		($R_E \gg r_e$)	
($R_E \gg r_e$)			

PROCEDIMIENTO Y MEDICIONES

Implemente el circuito de la figura DE-P2d.

Valores iniciales del Generador de Función:

Onda Senoidal
Frecuencia 10 KHz
Duty Cycle 50
Amplitud 0.1V
Offset 0

Valores iniciales del Osciloscopio:

CH-A 200 mV/DIV	CH-B 1 V/DIV	Time Base 0.05 mS/div
Y position 0.00	Y position 0.00	X position 0.00
DC	DC	Y/T

Observe el osciloscopio y registre los siguientes valores:

V_i pp =
 V_o pp =

Responda la pregunta 1 del cuestionario.

Registre los siguientes valores:

V_{CE} =
 I_B =
 I_C =

Ecuaciones:

Ganancia de voltaje de ésta configuración, $A_v = V_o / V_i$

Ganancia de corriente de ésta configuración, $\beta = I_C / I_B$

CUESTIONARIO

1. ¿Cuál es la ganancia de voltaje de este amplificador?
2. ¿Cuál es la ganancia de corriente de este amplificador?
3. ¿Cómo está la fase de la señal de salida con respecto a la señal de entrada?
4. ¿Cuántos grados está defasada la señal de salida con respecto a la señal de entrada?
5. ¿Cuál es el voltaje óptimo de polarización V_{CEQ} ?
6. ¿Cómo podemos ajustar este voltaje?

Conclusiones (Interpretación de resultados, ¿se alcanzó el objetivo?, aplicaciones, etc.)

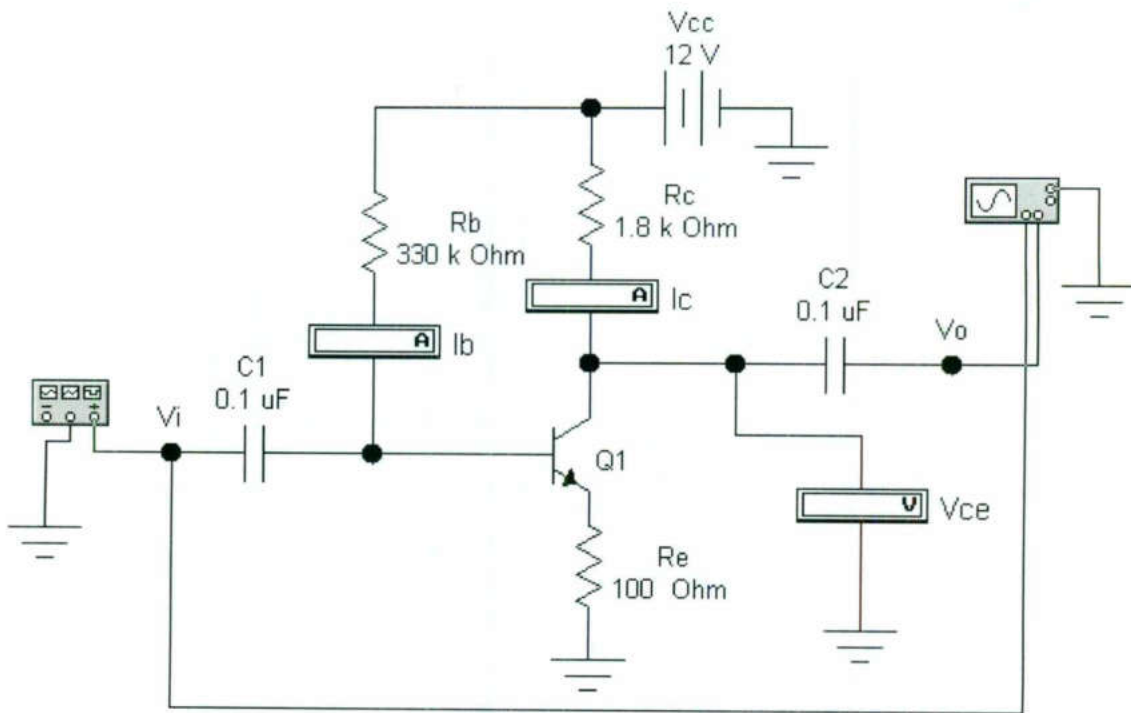


Fig. DE-P2d

Referencia:

Boylestad, Nashelsky, "ELECTRÓNICA, TEORÍA DE CIRCUITOS", Prentice Hall Hispanoamericana.

Profs. Ing. Sergio Zavaleta Guerrero, M. en I. Sergio Eduardo Cervantes Pérez.

AMPLIFICADOR TRANSISTORIZADO BJT EN C C O SEGUIDOR DE EMISOR

OBJETIVO

Implementar, analizar y observar el funcionamiento de un amplificador con BJT en configuración de seguidor de emisor o colector común.

Leer en su texto el tema sobre el amplificador BJT en configuración de seguidor de emisor o colector común.

MARCO TEORICO

La configuración de emisor-seguidor que se muestra en la figura 1 siempre tendrá un voltaje de salida ligeramente menor que la señal de entrada. Sin embargo, la impedancia de entrada puede ser muy grande, lo que hace muy útil para situaciones donde se requiere una primera etapa de alta impedancia de entrada, para "captar" lo mejor posible de la señal aplicada. Su impedancia de salida es extremadamente baja lo que vuelve una fuente excelente de señal para la segunda etapa de un amplificador multietapas.

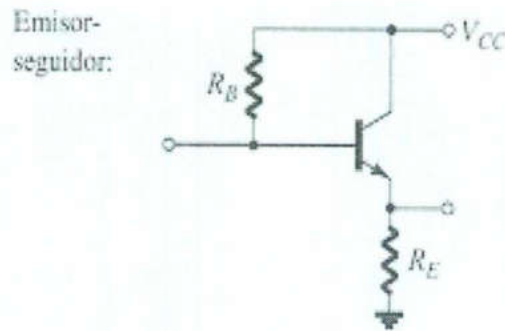


FIGURA 1
CONFIGURACION DE EMISOR-SEGUIDOR

NIVELES RELATIVOS DE LOS PARAMETROS IMPORTANTES DE LOS AMPLIFICADORES DE EMISOR-SEGUIDOR

Z_i	Z_o	A_v	A_i
$= R_B \parallel Z_b$ $Z_b \cong \beta(r_e + R_E)$ $\cong R_B \parallel \beta R_E$ $R_E \gg r_e$	$= R_E \parallel r_e$ $\cong r_e$ $(R_E \gg r_e)$	$= \frac{R_E}{R_E + r_e}$ $\cong 1$	$\cong -\frac{\beta R_B}{R_B + Z_b}$

PROCEDIMIENTO Y MEDICIONES

Implemente el circuito de la figura DE-P3a.

Valores iniciales del Generador de Función:

Onda Senoidal

Frecuencia 10 KHz

Duty Cycle 50

Amplitud 0.1V

Offset 0

Valores iniciales del Osciloscopio:

CH-A 100 mV/DIV

Y position 0.00

DC

CH-B 100 mV/DIV

Y position 0.00

DC

Time Base 0.05 mS/div

X position 0.00

Y/T

Observe el osciloscopio y registre los siguientes valores:

V_i pp =

V_o pp =

Responda la pregunta 1 del cuestionario.

Registre los siguientes valores:

$V_{CE} =$

$I_B =$

$I_E =$

Ecuaciones:

Ganancia de voltaje de ésta configuración, $A_v = V_o / V_i$

Ganancia de corriente de ésta configuración, $\beta = I_E / I_B$

CUESTIONARIO

1. ¿Cuál es la ganancia de voltaje de este amplificador?
1. ¿Cuál es la ganancia de corriente de este amplificador?
2. ¿Realmente este amplificador nos proporciona ganancia de voltaje?
3. ¿Cómo está la fase de la señal de salida con respecto a la señal de entrada?
4. ¿Cuántos grados está defasada la señal de salida con respecto a la señal de entrada?
5. ¿Cuál es el voltaje óptimo de polarización V_{CEQ} ?
6. ¿Cómo podemos ajustar este voltaje?

Conclusiones (Interpretación de resultados, ¿se alcanzó el objetivo?, aplicaciones, etc.)



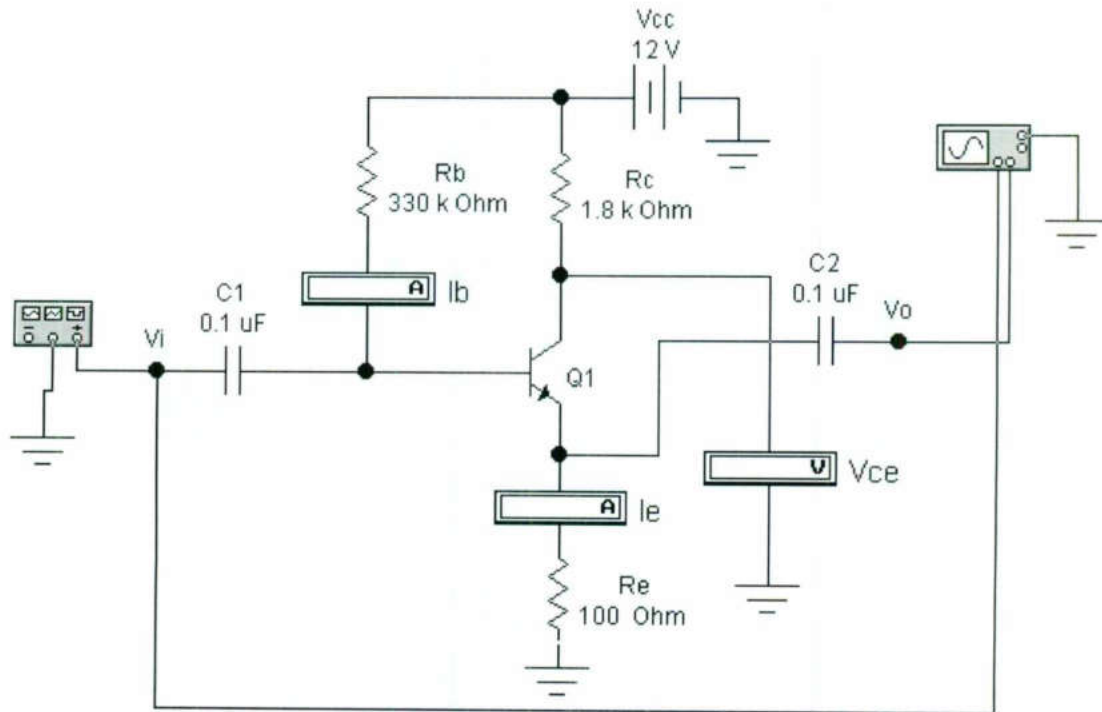


Fig. DE-P3a
Amplificador con BJT en colector común o seguidor de emisor

Referencia:

Boylestad, Nashelsky, "ELECTRÓNICA, TEORÍA DE CIRCUITOS", Prentice Hall Hispanoamericana.

Prof.s. Ing. Sergio Zavaleta Guerrero, M. en I. Sergio Eduardo Cervantes Pérez.

LABORATORIO DE DISEÑO ELECTRONICO
PRACTICA 3b

Prof. Ing. Sergio Zavaleta Guerrero, M. en I. Sergio Eduardo Cervantes Pérez.

AMPLIFICADOR TRANSISTORIZADO JFET EN SC CON AUTOPOLARIZACIÓN

OBJETIVO

Implementar, analizar y observar el funcionamiento de un amplificador JFET en fuente común.

Leer en su texto el tema sobre el amplificador JFET de canal N en configuración de fuente común.

MARCO TEÓRICO

La configuración de autopolarización elimina la necesidad de contar con dos fuentes de alimentación de dc. El voltaje de control de la compuerta a la fuente lo determina ahora el voltaje a través del resistor R_S que está conectado en la terminal de la fuente de la configuración como se muestra en la figura 1.

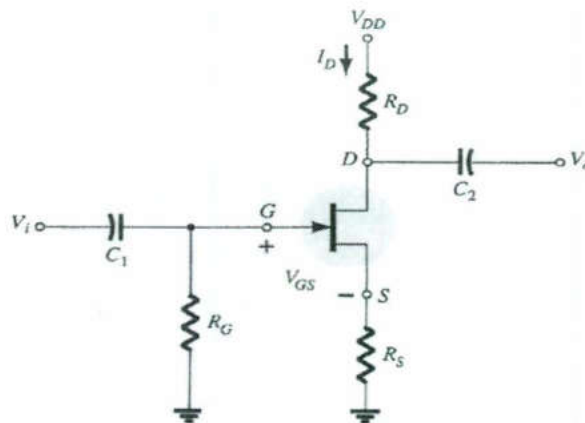


FIGURA 1
CONFIGURACIÓN DE AUTOPOLARIZACIÓN DE JFET

Para el análisis en dc, los capacitores pueden reemplazarse nuevamente por "circuitos abiertos" y el resistor R_G por un "corto circuito" equivalente ya que $I_G=0A$. El resultado es la red de la figura 2 para el análisis relevante en dc.

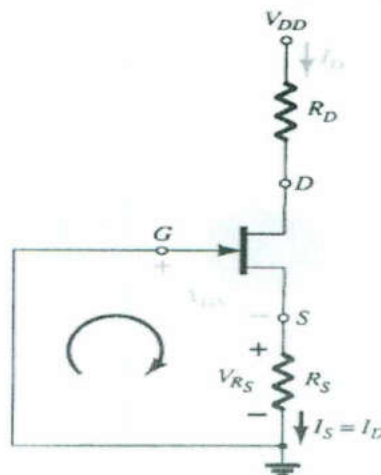


FIGURA 2
ANÁLISIS DE DC DE LA CONFIGURACIÓN DE AUTOPOLARIZACIÓN

La corriente a través de R_S es la corriente de fuente I_S , pero como $I_S = I_D$

$$V_{R_S} = I_D R_S$$

Para la malla cerrada indicada en la figura 3b.2 encontramos que

$$V_{GS} = -I_D R_S$$

En este caso observe que V_{GS} está en función de la corriente de salida I_D y que no tiene una magnitud fija como ocurría para la configuración de polarización fija.

La ecuación anterior está definida por la configuración de la red, y la ecuación de Shockley relaciona las cantidades de entrada y de salida del dispositivo. Ambas ecuaciones relacionan a las mismas dos variables lo que permite una solución tanto matemática como gráfica. Es posible obtener una solución matemática simplemente al sustituir la ecuación anterior en la ecuación de Shockley como se muestra a continuación:

$$\begin{aligned} I_D &= I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2 \\ &= I_{DSS} \left(1 - \frac{-I_D R_S}{V_P} \right)^2 \\ I_D &= I_{DSS} \left(1 + \frac{I_D R_S}{V_P} \right)^2 \end{aligned}$$

Al desarrollar el término cuadrático indicado y al reacomodar términos, se obtiene una ecuación como la siguiente

$$I_D^2 + K_1 I_D + K_2 = 0$$

Posteriormente es posible resolver esta ecuación cuadrática para encontrar la solución apropiada para I_D .

La secuencia anterior define al método matemático. El caso del método gráfico requiere que primero establezcamos las características de transferencia del dispositivo como se muestra en la figura 3. Ya que la ecuación $V_{GS} = -I_D R_S$ define una línea recta sobre la misma gráfica, es posible identificar dos puntos sobre la gráfica que se encuentren sobre la línea y luego dibujar una línea recta entre los dos puntos. La condición más obvia que se puede aplicar es $I_D = 0A$, porque se obtiene $V_{GS} = -I_D R_S = (0A) = 0V$. Por tanto, para la ecuación $V_{GS} = -I_D R_S$ un punto sobre la línea recta se encuentra definido por $I_D = 0A$ y $V_{GS} = 0V$ como aparece en la figura 3

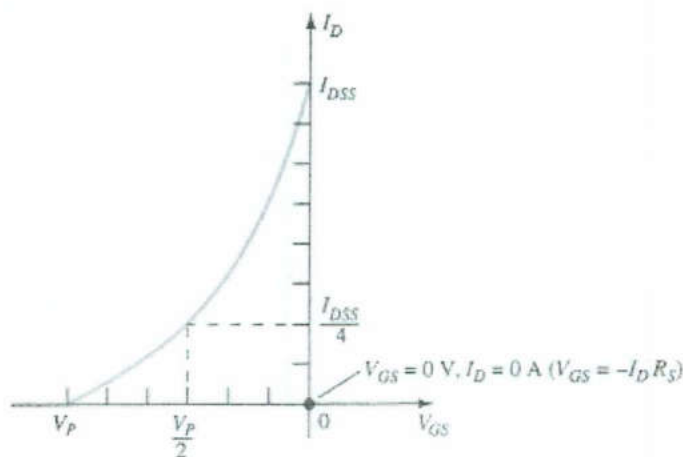


FIGURA 3
DEFINICIÓN DE UN PUNTO SOBRE LA LÍNEA DE AUTOPOLARIZACIÓN

PROCEDIMIENTO Y MEDICIONES

Implemente el circuito de la siguiente figura DE-P3b.

Valores iniciales del Generador de Función:

Onda Senoidal

Frecuencia 10 KHz

Duty Cycle 50

Amplitud 0.1V

Offset 0

Valores iniciales del Osciloscopio:

CH-A 100 mV/DIV

Y position 0.00

DC

CH-B 200 mV/DIV

Y position 0.00

DC

Time Base 0.05 mS/div

X position 0.00

Y/T

Observe el osciloscopio y registre los siguientes valores:

V_i pp =

V_o pp =

Responda la pregunta 2 del cuestionario.

Registre los siguientes valores:

$V_{DS} =$

$V_{GS} =$

$I_D =$

Ecuaciones:

Transconductancia teórica $g_m = g_{mo} [1 - (V_{gs} / V_p)]$, $g_{mo} = (2 I_{dss} / |V_p|)$, $I_{dss} = 0.4 \text{ mA}$, $V_p = -2V$

Transconductancia medida $g_m = I_D / V_{GS}$

$A_v = V_o / V_i$

CUESTIONARIO

1. ¿Qué significa g_m y g_{mo} ?
2. ¿Cuál es la ganancia de voltaje $A_v = V_o / V_i$ de este amplificador?
3. ¿Cómo está la fase de la señal de salida con respecto a la señal de entrada?
4. ¿Cuántos grados está defasada la señal de salida con respecto a la señal de entrada?
5. ¿Cuál es la transconductancia aplicando la ecuación teórica $g_m = g_{mo} [1 - (V_{gs} / V_p)]$?
6. ¿Cuál es la transconductancia real o medida $g_m = I_D / V_{GS}$?
7. ¿Es del orden esperado la transconductancia medida y por qué?
8. ¿Cuál es el voltaje óptimo V_{DSQ} de polarización entre drenaje y fuente?
9. ¿Cómo podemos ajustar este voltaje V_{DSQ} ?

Conclusiones (Interpretación de resultados, ¿se alcanzó el objetivo?, aplicaciones, etc.)



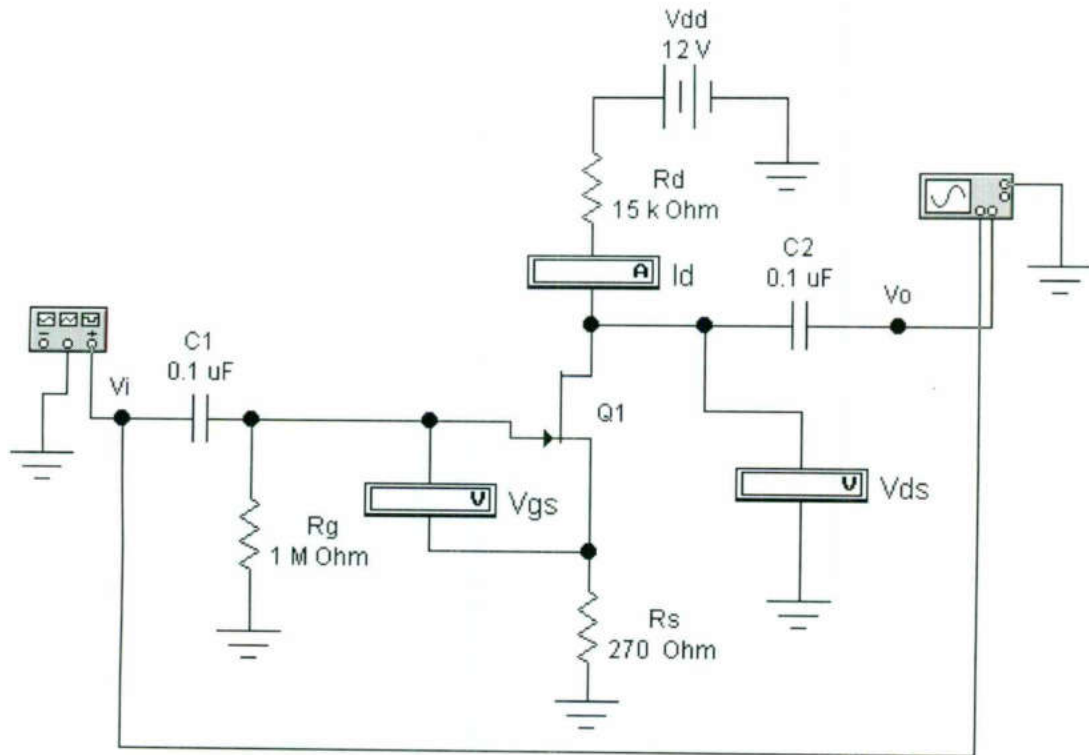


Fig. DE-P3b

Referencia:

Boylestad, Nashelsky, "ELECTRÓNICA, TEORÍA DE CIRCUITOS", Prentice Hall Hispanoamericana.

Profs. Ing. Sergio Zavaleta Guerrero, M. en I. Sergio Eduardo Cervantes Pérez.

AMPLIFICADOR TRANSISTORIZADO MOSFET EN SC CON POLARIZACION FIJA.

OBJETIVO

Implementar, analizar y observar el funcionamiento de un amplificador MOSFET de tipo incremental en fuente común.

Leer en su texto el tema sobre el amplificador MOSFET de tipo incremental de canal N en configuración de fuente común.

MARCO TEORICO

Recuerde que para el MOSFET de tipo incremental de canal-n, la corriente de drenaje es cero para aquellos niveles de voltaje compuerta-fuente menores que el nivel de umbral $V_{GS(Th)}$, como se indica en la figura 1. Para los niveles de V_{GS} mayores que $V_{GS(Th)}$, la corriente drenaje estará definida por

$$I_D = k(V_{GS} - V_{GS(Th)})^2 \quad \text{(Ecuación 1)}$$

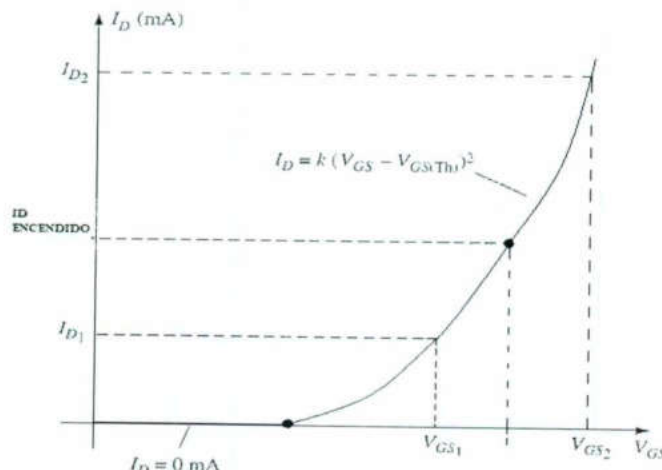


FIGURA 1

CARACTERISTICAS DE TRANSFERENCIA DE UN MOSFET DE TIPO INCREMENTAL

Debido a que las hojas de especificaciones normalmente proporcionan el voltaje de umbral y un nivel de corriente de drenaje ($I_{D(ENCENDIDO)}$) y su correspondiente nivel de $V_{GS(ENCENDIDO)}$, se definen inmediatamente dos puntos como se señala en la figura 1. Para completar la curva, deberá determinarse la constante k de la ecuación 1 a partir de los datos en la hoja de especificaciones, al sustituir dicha ecuación y resolver para k como sigue:

$$k = \frac{I_{D(ENCENDIDO)}}{(V_{GS(ENCENDIDO)} - V_{GS(Th)})^2} \quad \text{(Ecuación 2)}$$

Una vez definida k , se pueden determinar los otros niveles de I_{ID} para valores seleccionados de V_{GS} . Por lo general, un punto entre $V_{GS(Th)}$ y $V_{GS(ENCENDIDO)}$ y otro mayor que $V_{GS(ENCENDIDO)}$ serán suficientes para graficar la ecuación 1 (observe I_{D1} e I_{D2} en la figura 1).

Arreglo de polarización por retroalimentación

En la figura 2 se proporciona un popular arreglo de polarización para los MOSFETs de tipo incremental. El resistor R_G proporciona un voltaje suficientemente grande a la compuerta para llevar al MOSFET al "encendido". Dado que $I_G=0$ mA y $V_{RG}=0$ V, la red equivalente de dc se muestra como en la figura 3.

Ahora existe una conexión directa entre el drenaje y la compuerta, con lo que resulta

$$V_D = V_{GS}$$

$$V_{DS} = V_{GS} \text{ (Ecuación 3)}$$

Para el circuito de salida

$$V_{GS} = V_{DD} - I_D R_D$$

La cual se convierte en la siguiente ecuación después de sustituir en la ecuación 3

$$V_{GS} = V_{DD} - I_D R_D \text{ (Ecuación 4)}$$

Se obtiene una ecuación que relacione las mismas dos variables que la ecuación 1 lo que permite graficar cada una sobre el mismo conjunto de ejes.

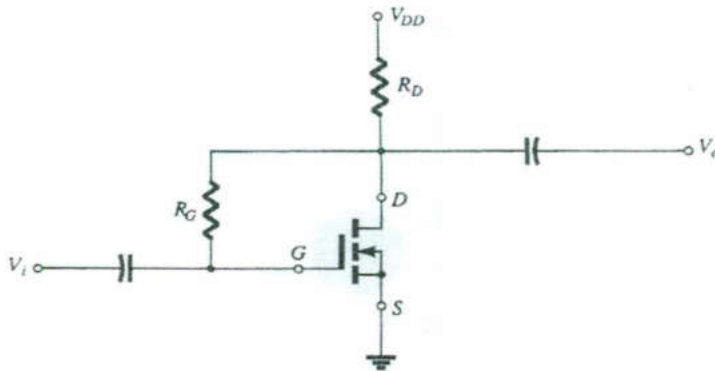


FIGURA 3
ARREGLO DE POLARIZACIÓN POR RETROALIMENTACIÓN

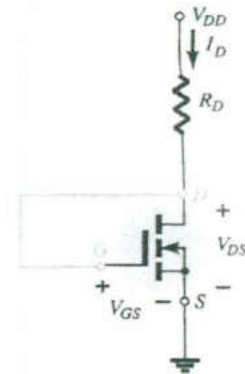


FIGURA 4
EQ. DE DC PARA LA RED DE LA FIGURA 3

Ya que la ecuación 4 es la ecuación de una línea recta, puede utilizarse el mismo procedimiento descrito, para determinar los dos puntos que definirán el trazo sobre la gráfica.

Al sustituir $I_D = 0$ mA en la ecuación 4 se obtiene

$$V_{GS} = V_{DD} \Big|_{I_D=0mA} \text{ (Ecuación 5)}$$

Al sustituir $V_{GS} = 0V$ en la ecuación 4, tenemos

$$I_D = \frac{V_{DD}}{R_D} \Big|_{V_{GS}=0V} \text{ (Ecuación 6)}$$

Las gráficas definidas por las ecuaciones 1 y 4 se muestran en la figura 5 junto con el punto de operación resultante.

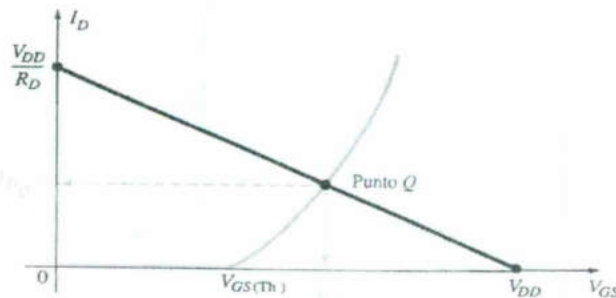


FIGURA 5 DETERMINACIÓN DEL PUNTO Q PARA LA RED DE LA FIGURA 2

PROCEDIMIENTO Y MEDICIONES

Implemente el circuito de la siguiente figura DE-P3c.

Valores iniciales del Generador de Función:

Onda Senoidal
Frecuencia 10 KHz
Duty Cycle 50
Amplitud 0.1V
Offset 0

Valores iniciales del Osciloscopio:

CH-A 100 mV/DIV	CH-B 100 mV/DIV	Time Base 0.05 mS/div
Y position 0.00	Y position 0.00	X position 0.00
DC	DC	Y/T

Observe el osciloscopio, registre los siguientes valores y responda la pregunta 2 del cuestionario.

V_i pp = V_o pp =

Registre los siguientes valores:

V_{DS} = V_{GS} = I_D =

Ecuaciones:

$$I_D = k (V_{GS} - V_T)^2, \quad k = 43.27 \mu A/V^2, \quad V_T = 3V,$$

$$g_m = I_D / V_{GS}, \quad V_{DS} = V_{GS}, \quad V_{GS} = V_{DD} - I_D R_D$$

$$A_v = V_o / V_i$$

CUESTIONARIO

1. ¿Qué significa g_m ?
2. ¿Cuál es la ganancia de voltaje $A_v = V_o / V_i$ de este amplificador?
3. ¿Cómo está la fase de la señal de salida con respecto a la señal de entrada?
4. ¿Cuántos grados está defasada la señal de salida con respecto a la señal de entrada?
5. ¿Cuál es el valor de I_D aplicando la ecuación y el valor de V_{GS} leído del voltímetro?
6. ¿Cuál es el valor medido de I_D ?
7. ¿Es del orden esperado la I_D medida con el amperímetro y por qué?
8. ¿Cuál es la transconductancia $g_m = I_D / V_{GS}$?
9. ¿Qué significa V_T ?
10. ¿Qué significa k ?

Conclusiones (Interpretación de resultados. ¿se alcanzó el objetivo?, aplicaciones, etc.)



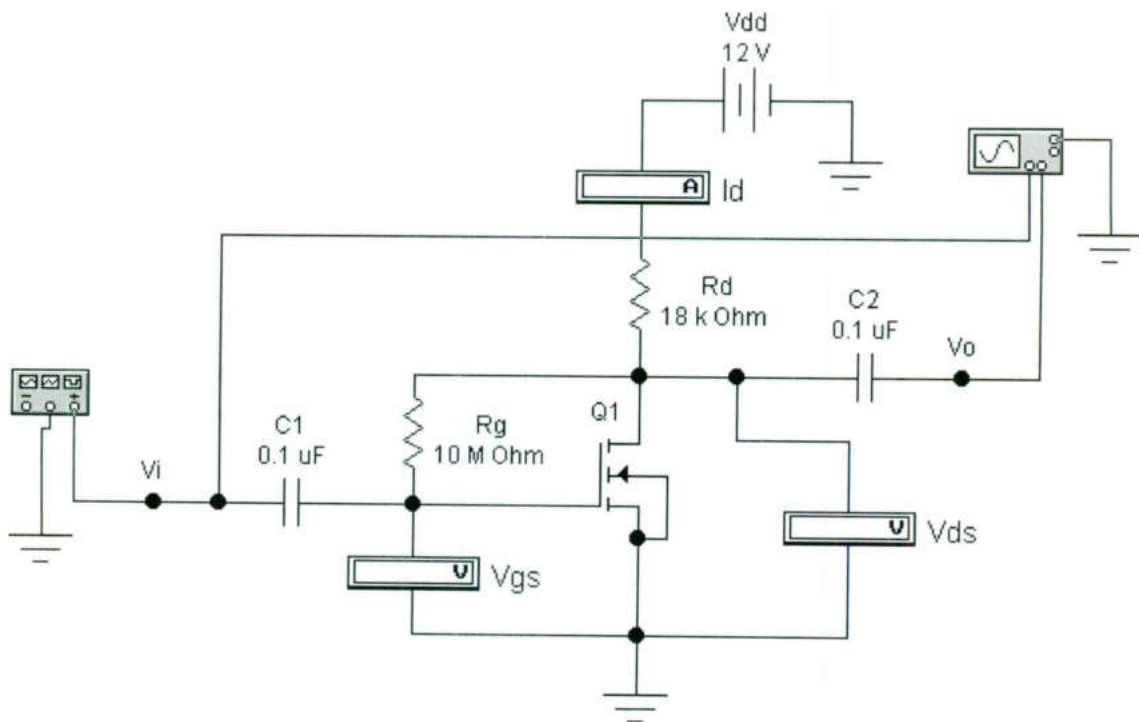


Fig. DE-P3c
Amplificador MOSFET de canal N de tipo incremental en fuente común

Referencia:

Boylestad, Nashelsky, "ELECTRÓNICA, TEORÍA DE CIRCUITOS", Prentice Hall Hispanoamericana.

Profs. Ing. Sergio Zavaleta Guerrero, M. en I. Sergio Eduardo Cervantes Pérez.

CONFIGURACIÓN DARLINGTON.

OBJETIVO

Implementar, analizar y observar el funcionamiento de la configuración Darlington con BJTs.

Leer en su texto el tema sobre la configuración Darlington con BJTs

MARCO TEÓRICO

Una conexión muy popular de dos transistores de unión bipolar para operar como un transistor con "superbeta" es la conexión Darlington, mostrada en la figura 1. La principal característica de la conexión Darlington es que el transistor compuesto actúa como una unidad simple una ganancia de corriente que es el producto de las ganancias de corriente de los transistores individuales. Si la conexión se realiza mediante el uso de dos transistores distintos con ganancias de corriente de β_1 y β_2 , la conexión Darlington proporcionará una ganancia de

$$\beta_D = \beta_1 \beta_2$$

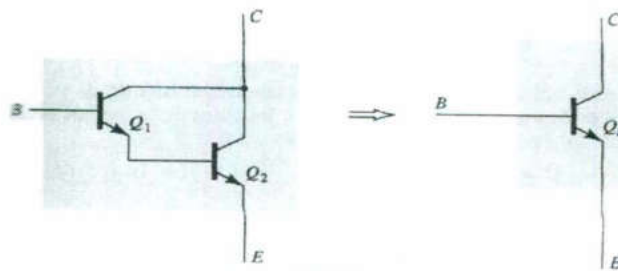


FIGURA 1
CONJUNTO DE TRANSISTOR DARLINGTON

Si los dos transistores coinciden de forma que $\beta_1 = \beta_2 = \beta$, la conexión Darlington proporcionará una ganancia de

$$\beta_D = \beta^2$$

Transistor Darlington encapsulado

Debido a que la conexión Darlington es muy común, es posible obtener un encapsulado sencillo que contenga a dos BJTs conectados internamente como un transistor Darlington. En la figura 2 se proporciona información de la hoja de especificaciones de un par Darlington típico. La ganancia de corriente presentada es la total del transistor Darlington, el dispositivo de forma externa sólo tiene tres terminales (base, emisor y colector). Se puede considerar a la unidad como un solo transistor Darlington que cuenta con una muy alta ganancia de corriente cuando se compara con otros transistores simples comunes.

Tipo 2N999
Encapsulado de transistor NPN de silicio conectado en Darlington

Parámetro	Condiciones de prueba	Min.	Máx.
V_{BE}	$I_C = 100 \text{ mA}$		1.8 V
$h_{FE} (\beta_D)$	$I_C = 10 \text{ mA}$	4000	
	$I_C = 100 \text{ mA}$	7000	70,000

FIGURA 2

INFORMACIÓN DE ESPECIFICACIONES DE UN TRANSISTOR DARLINGTON ENCAPSULADO (2N999)

POLARIZACIÓN EN DC DE UN CIRCUITO DARLINGTON

En la figura 3 se muestra un circuito básico Darlington, que cuenta con un transistor Darlington con una ganancia muy alta de corriente β_D . La corriente de base puede calcularse a partir de

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta_D R_E}$$

Mientras que esta ecuación es la misma que la de un transistor regular, el voltaje β_D es mucho mayor y el valor de V_{BE} es más grande, como se indica en los datos de la hoja de especificaciones de la figura 2. La corriente de emisor es entonces

$$I_E = (\beta_D + 1)I_B \approx \beta_D I_B$$

Los voltajes de dc son

$$V_E = I_E R_E$$

$$V_B = V_E + V_{BE}$$

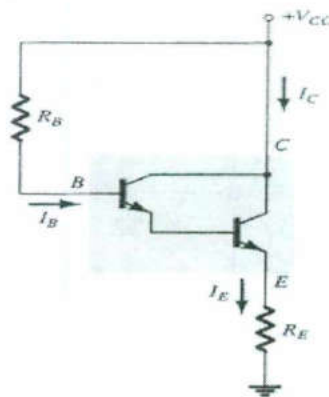


FIGURA 3
CIRCUITO DE POLARIZACIÓN DARLINGTON BÁSICO

Circuito equivalente de ac

En la figura 4 se muestra un circuito emisor-seguidor Darlington. La señal de ac de entrada se aplica a la base del transistor Darlington mediante el capacitor C_1 , mientras que la salida de ac, V_o , se obtiene del emisor a través del capacitor C_2 . En la figura 5 se dibuja el circuito equivalente de ac. El transistor Darlington se sustituye por un circuito equivalente compuesto por una resistencia de entrada r_i , y por una fuente de corriente de salida $\beta_D I_b$.

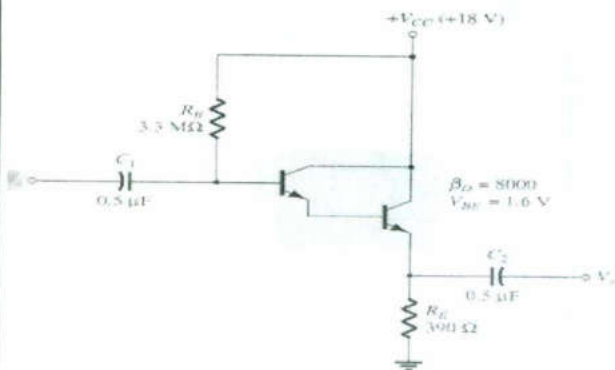


FIGURA 4
CIRCUITO DARLINGTON EMISOR SEGUIDOR

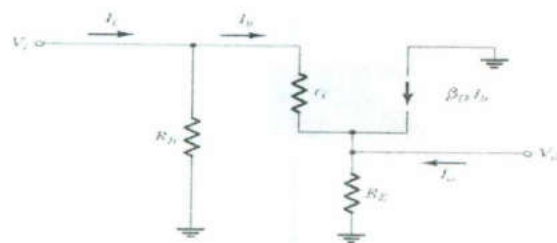


FIGURA 5
CIRCUITO DE AC DEL EMISOR-SEGUIDOR DARLINGTON

PROCEDIMIENTO Y MEDICIONES

Implemente el circuito de la figura DE-P3d.

Observe y registre los valores de los medidores para diferentes valores de Rb.

Rb	A1	A2	A3	A4	V1	V2
100 Kohms						
330 Kohms						
750 Kohms						

Ecuaciones:

$$\beta_1 = I_{C1} / I_{B1}, \quad \beta_2 = I_{C2} / I_{B2}, \quad \beta_T \approx \beta_1 \beta_2, \quad \beta_T = I_{C2} / I_{B1}$$

$$P = IV, \quad P = I^2 R, \quad P = V^2 / R$$

CUESTIONARIO

1. ¿Cuál es la corriente teórica que debe pasar normalmente por RL?
2. ¿Cuál es la corriente real que pasa por RL?
3. ¿El resultado de la pregunta 2 es del orden esperado y por qué?
4. ¿Cuál es la ganancia de corriente β_1 de Q1 con Rb = 100 K ohms?
5. ¿Cuál es la ganancia de corriente β_2 de Q2 con Rb = 100 K ohms?
6. ¿Cuál es la ganancia de corriente total con $\beta_T \approx \beta_1 \beta_2$ de esta configuración con Rb = 100 K ohms?
7. ¿Cuál es la ganancia de corriente total con $\beta_T = I_{C2} / I_{B1}$ de esta configuración con Rb = 100 K ohms?
8. ¿El resultado de la pregunta 7 es del orden esperado y por qué?
9. ¿Cómo podemos variar la corriente que pasa por la carga RL?
10. ¿Cuál es el valor óptimo de Rb y por qué?
11. ¿Cuál sería el valor ideal del V_{CE} (V2) de Q2 operando como interruptor y por qué?

Conclusiones (Interpretación de resultados, ¿se alcanzó el objetivo?, aplicaciones, etc.)



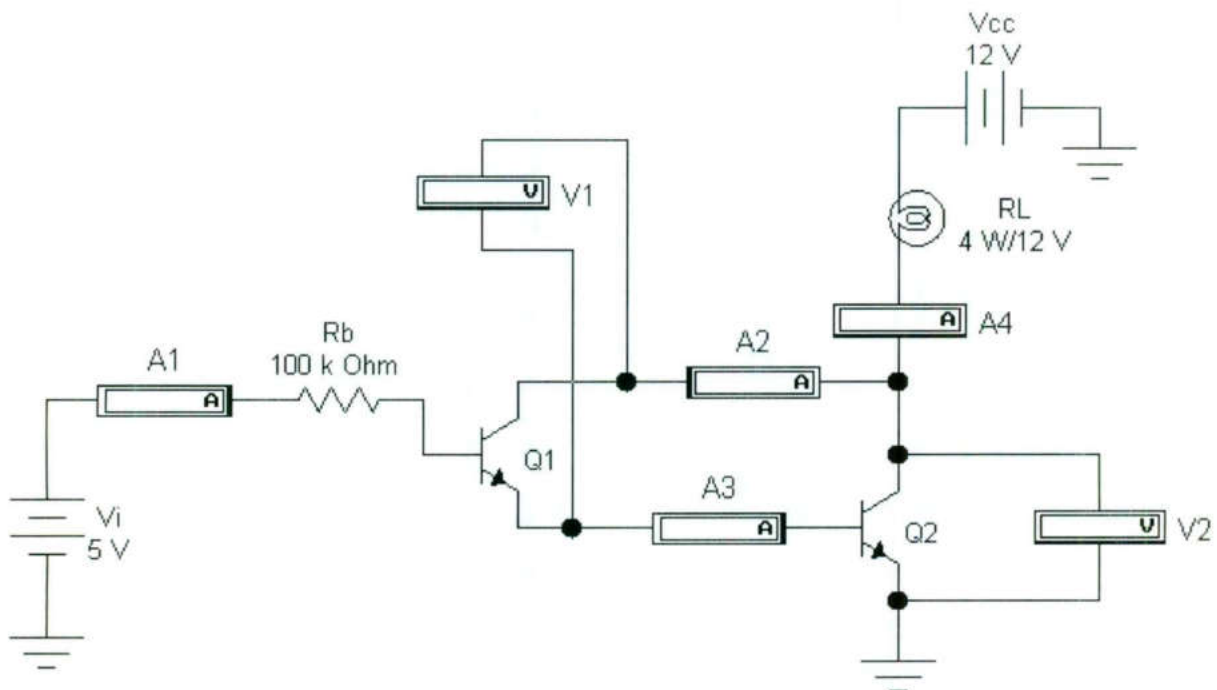


Fig. DE-P3d
Configuración Darlington

Referencia:

Boylestad, Nashelsky, "ELECTRÓNICA, TEORÍA DE CIRCUITOS", Prentice Hall Hispanoamericana.

Profs. Ing. Sergio Zavaleta Guerrero, M. en I. Sergio Eduardo Cervantes Pérez.

AMPLIFICADOR DE POTENCIA EN SIMETRÍA COMPLEMENTARIA

OBJETIVO

Implementar, analizar y observar el funcionamiento de un amplificador con BJT's en simetría complementaria

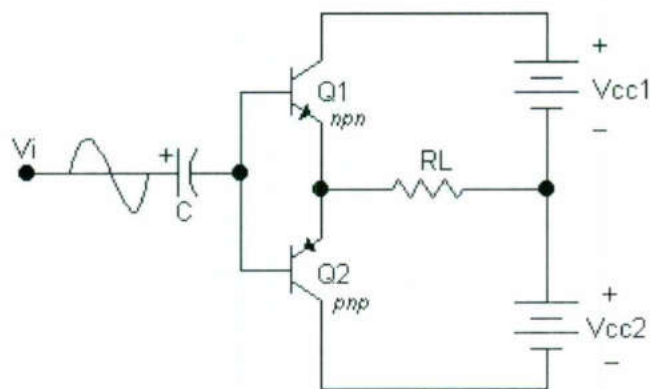
Leer en su texto el tema sobre amplificadores con BJT en simetría complementaria.

MARCO TEÓRICO

CIRCUITOS DE SIMETRÍA COMPLEMENTARIA

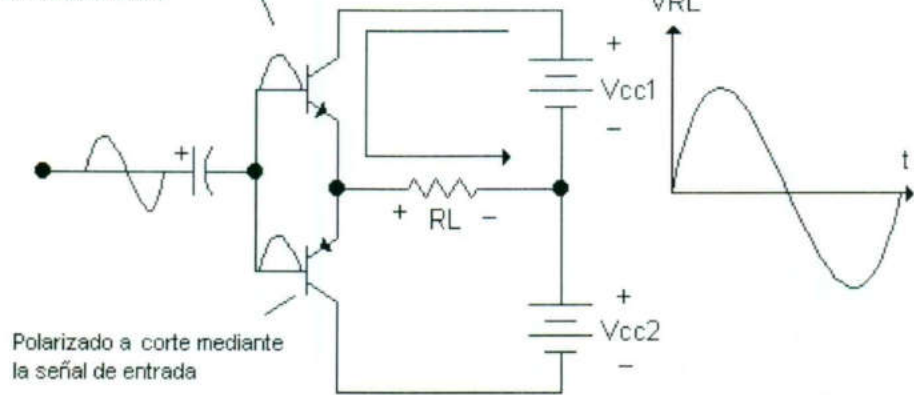
Con el uso de transistores complementarios (*nnp* y *pnnp*) es posible obtener una salida de ciclo completo a través de una carga empleando ciclos medios de operación de cada transistor, como se muestra en la figura 1 (a). Mientras que se aplica una señal de entrada simple a la base de ambos transistores, al ser estos de tipo opuesto, conducirán en medios ciclos opuestos de la entrada. El transistor *nnp* será polarizado para conducir, mediante la señal del medio ciclo positivo con un medio ciclo de salida resultante en el transistor de carga como se indica en la figura 1 (b). Durante el medio ciclo negativo de la señal de entrada, el transistor *pnnp* conduce cuando la entrada es negativa, como se muestra en la figura 1 (c).

Durante un ciclo completo de la entrada, se desarrolla un ciclo completo de la señal de salida a través de la carga. Debe ser evidente que una desventaja de este circuito es la necesidad de dos fuentes de alimentación. Otra desventaja, menos obvia, con el circuito complementario se muestra en la distorsión de cruce resultante en la señal de salida (véase figura 1 (d)). La *distorsión de cruce* se refiere al hecho de que durante el cruce de la señal de positivo a negativo (o viceversa) existe una falta de linealidad en la señal de salida. La operación del circuito no brinda una conmutación exacta de un transistor en corte a otro en saturación en la condición de voltaje cero.



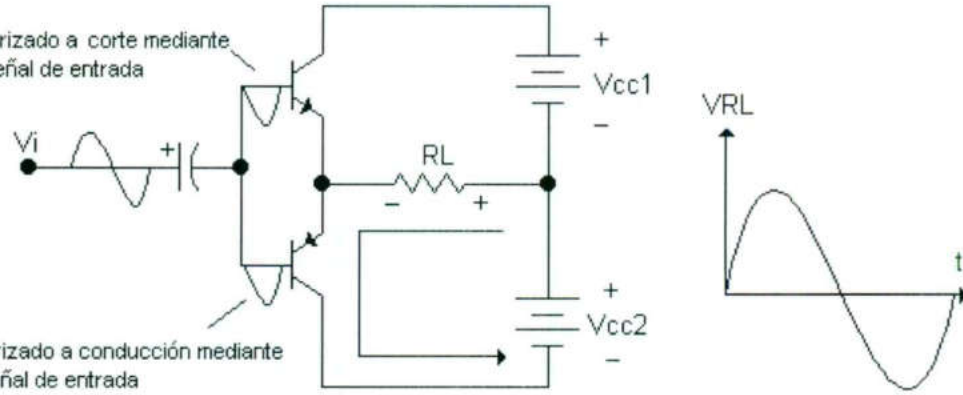
a)

Polarizado a conducción mediante la señal de entrada



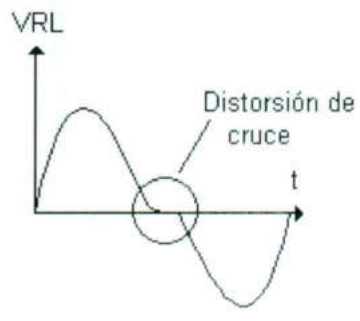
b)

Polarizado a corte mediante la señal de entrada



Polarizado a conducción mediante la señal de entrada

c)



d)

FIGURA 1. AMPLIFICADOR DE POTENCIA SIN TRANSFORMADOR EN CONTRAFASE.

Ambos transistores pueden estar en corte o conduciendo de manera parcial por lo que el voltaje de salida no sigue exactamente a la entrada y ocurre la distorsión. La polarización de transistores en la clase AB mejora la operación polarizándolos de modo que cada uno permanezca activado durante más de la mitad del ciclo.

Una versión mas practica de un circuito en contrafase utilizando transistores complementarios se ilustra en la figura 2. Obsérvese que la carga esta controlada a la salida de un emisor-seguidor de manera que la resistencia de carga corresponda a la resistencia baja de salida de la fuente controlada. El circuito emplea transistores complementarios en conexión Darlington para proporcionar una corriente de salida más alta y una resistencia de salida menor.

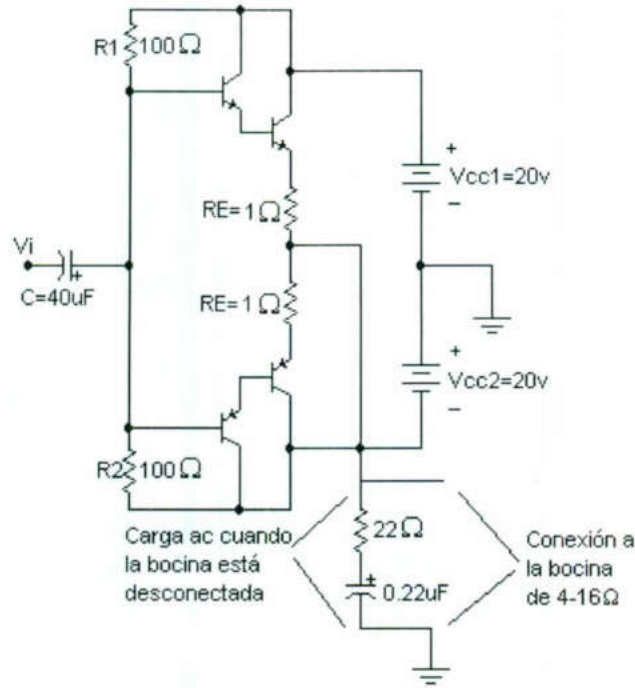


FIGURA 2

CIRCUITO EN CONTRAFASE DE SIMETRÍA COMPLEMENTARIA QUE EMPLEA TRANSISTORES DARLINGTON.

PROCEDIMIENTO Y MEDICIONES

Implemente el circuito de la figura DE-P4a.

Valores iniciales del Generador de Función:

Onda Senoidal
Frecuencia 1 KHz
Duty Cycle 50
Amplitud 10 V
Offset 0

Valores iniciales del Osciloscopio:

CH-A 5 V/DIV Y position -1.2 DC	CH-B 5 V/DIV Y position 1.2 DC	Time Base 0.20 mS/div X position 0.00 Y/T
--	---	--

Observe la forma de onda en el osciloscopio con $R_b = 1 \text{ M ohm}$ y con $R_b = 470 \text{ K ohms}$.

Ecuaciones:

$$A_v = V_o / V_i, \quad P_o(\text{ac}) = (V_L \text{ pico})^2 / 2R_L, \quad I_L(\text{p}) = V_L(\text{p}) / R_L, \quad I_{dc} = (2/\pi) I_L(\text{p}),$$

$$P_i(\text{dc}) = V_{cc} I_{dc}, \quad \eta = (P_o/P_i) 100\%, \quad P_Q = (P_i - P_o) / 2$$

CUESTIONARIO

1. ¿De que valor es A_v con $R_b = 1 \text{ M ohm}$?
2. ¿En realidad existe ganancia de voltaje?
3. ¿Existe distorsión de cruce?
4. ¿A que se debe la distorsión de cruce?
5. ¿Cómo podemos disminuir la distorsión de cruce?
5. ¿Existe defasamiento entre la señal de salida y la entrada?
6. ¿Nos proporciona ganancia de corriente este amplificador?
7. ¿Este amplificador es de potencia? ¿Por qué?
8. ¿Qué potencia $P_o(\text{ac})$ nos entrega?
9. ¿Qué corriente de pico $I_L(\text{p})$ entrega a la carga?
10. ¿Qué potencia $P_i(\text{dc})$ consume?
11. ¿Qué potencia P_Q disipa cada transistor?
12. ¿Cuál es la eficiencia η de este amplificador?

Conclusiones (Interpretación de resultados, ¿se alcanzó el objetivo?, aplicaciones, etc.)



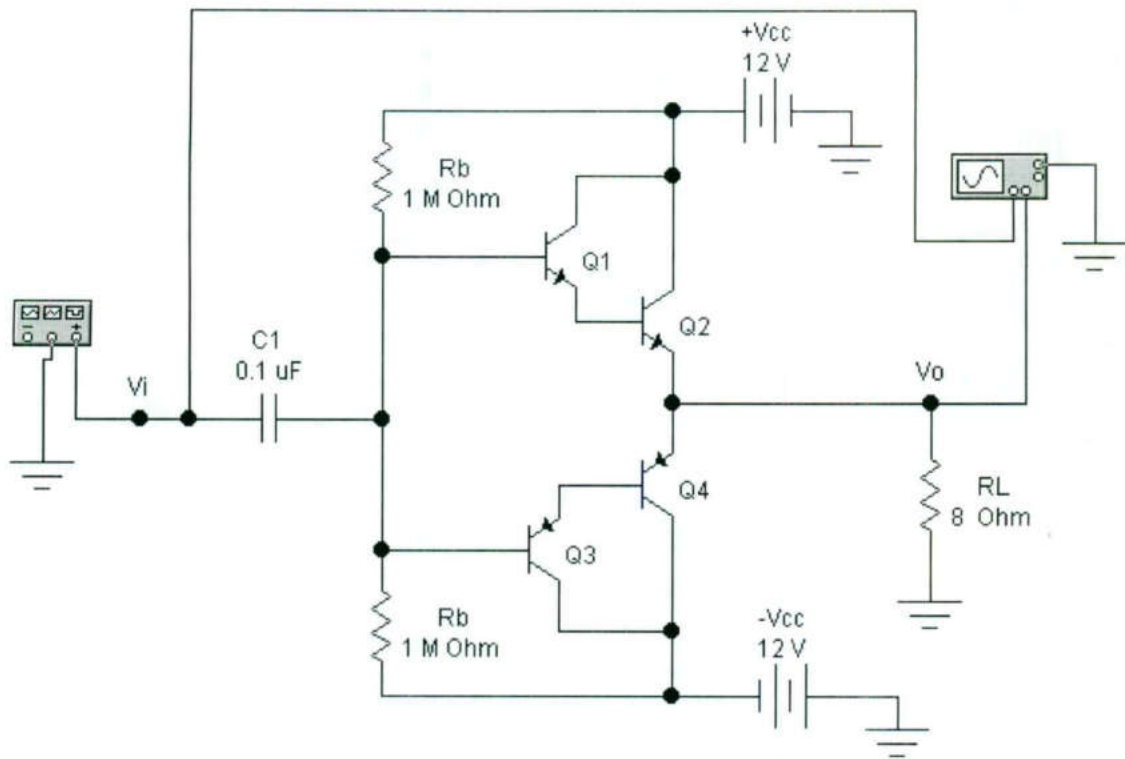


Fig. DE-P4a
Amplificador en simetría complementaria

Referencia:

Boylestad, Nashelsky, "ELECTRÓNICA, TEORÍA DE CIRCUITOS", Prentice Hall Hispanoamericana.

Profs. Ing. Sergio Zavaleta Guerrero, M. en I. Sergio Eduardo Cervantes Pérez.

EL BJT COMO INTERRUPTOR

OBJETIVO

Implementar, analizar y observar el funcionamiento de un BJT como interface de potencia para controlar un LED.

Leer en su texto el tema sobre transistores BJT en la configuración de interruptor.

MARCO TEORICO

El Transistor como interruptor

Además de su uso en amplificadores para señales variables en el tiempo, el transistor puede ser usado como interruptor. El transistor no duplica exactamente la acción de un interruptor de contactos mecánicos, pero presenta ciertas ventajas sobre éstos. La Figura 1 muestra un diagrama esquemático donde el transistor es empleado como interruptor.

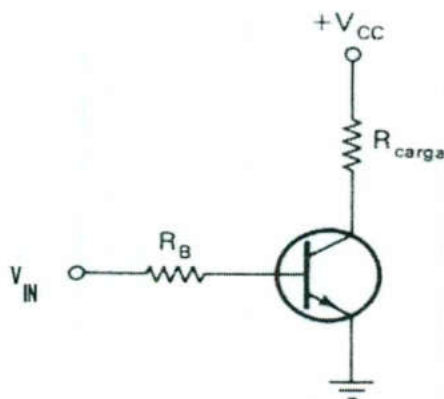


FIGURA 1 CIRCUITO ELEMENTAL DE UN TRANSISTOR COMO INTERRUPTOR

La Figura 1 muestra la resistencia de carga colocada en el circuito del colector y en serie con éste. El voltaje de entrada V_{IN} determina cuando el transistor como interruptor se encuentra *abierto*, impidiendo el flujo de corriente por la carga, o *cerrado*, permitiendo el flujo de corriente. Cuando V_{IN} es un voltaje bajo, no hay flujo de corriente por la unión base-emisor. Con una corriente de base nula, no hay corriente de colector, y por tanto, no circulará corriente por la carga. Bajo esta condición el transistor opera como un interruptor abierto en serie con la carga. Cuando el transistor opera de esta manera se dice que está CORTADO o EN CORTE.

Cálculos relacionados con el transistor como interruptor

Cuando un transistor como interruptor se supone EN CORTE, V_{IN} debe encontrarse por debajo de 0.6V si el transistor es de silicio. Esto asegura que no fluye la corriente de base al transistor, porque se necesita como mínimo 0.6V de polarización directa de la unión base-emisor para que exista corriente a través de ella. Para garantizar el CORTE del transistor, los circuitos de conmutación se diseñan de modo que V_{IN} sea menor a $0.30V_{CC}$ cuando el transistor se supone EN CORTE. Si el terminal de entrada se lleva a tierra, lo más probable es que el transistor se corte. Para energizar (dar corriente a) la carga, el transistor debe operar como un interruptor cerrado. Esto se consigue elevando V_{IN} a un valor suficientemente alto para llevar el transistor a *saturación*. La condición de saturación es aquella en la cual la corriente de colector es lo suficientemente grande para que todo el voltaje de alimentación, V_{CC} aparezca en los terminales de la resistencia de carga.

Idealmente, esta corriente de colector está dada por la expresión:

$$I_{C(SAT)} = \frac{V_{CC}}{R_{LD}}$$

Que es la ley de Ohm aplicada al circuito del colector. La corriente de base viene dada por la expresión

$$I_{B(SAT)} = \frac{I_{C(SAT)}}{\beta} = \frac{V_{CC}}{\beta R_{LD}}$$

La cual relaciona las corrientes directas del colector y base. El término β de la ecuación anterior significa el β_{dc} (ganancia de corriente directa) del transistor en oposición al β_{ac} . El β_{dc} y el β_{ac} pueden ser diferentes en algunos transistores. De todas maneras, para cerrar el interruptor, V_{IN} debe ser suficiente, para entregar la cantidad de corriente de base necesaria de acuerdo con la Ecuación anterior. Dado que el circuito de base es simplemente una resistencia en serie con la unión base-emisor, V_{IN} puede calcularse a partir de:

$$V_{IN} = I_{B(SAT)} R_B + 0.6V$$

$$V_{IN} = \frac{V_{CC} R_B}{\beta R_{LD}} + 0.6V$$

Si el voltaje de la base es igual o mayor al dado por la ecuación anterior, el transistor opera como un interruptor cerrado y la totalidad del voltaje de alimentación es aplicado a la carga.

En resumen, un transistor puede operar como un interruptor mecánico en serie con la carga; esto significa que la acción de abrir o cerrar el interruptor, la ejecuta el voltaje de entrada tal como un actuador mecánico, el pistón de un solenoide, o la armadura de un relé, que son métodos comunes para la operación de interruptores mecánicos. Los transistores usados como interruptor más comunes son del tipo *npn*. Ciertamente, los transistores del tipo *pnp* pueden ser igualmente usados, pero son menos frecuentes.

Comparación del transistor como interruptor con un interruptor mecánico.

La operación del transistor como interruptor se ha hecho suponiendo que se comporta como un cortocircuito cuando está cerrado. Esto no es del todo cierto. El transistor no puede saturarse hasta el punto de que el voltaje colector-emisor sea absolutamente cero. La mayoría de los transistores de silicio para pequeña señal tienen un voltaje de saturación colector-emisor, $V_{CE(SAT)}$, de alrededor 0.2 V. Los *transistores de conmutación* tienen un bajo $V_{CE(SAT)}$, generalmente del orden de 0.1V para valores razonables de corriente de carga. Para valores altos de corriente de carga, $V_{CE(SAT)}$ tiende a aumentar un poco. En la gran mayoría de los cálculos, no es necesario considerar el valor de $V_{CE(SAT)}$ pero es importante estar consciente de su magnitud cuando se hacen mediciones en circuitos de conmutación. Esta pequeña caída de voltaje es la principal desventaja del transistor como interruptor frente a un interruptor mecánico. La pequeña caída de voltaje es en sí un problema, porque esto impide que se puedan conectar en serie varios transistores operando como interruptores, como se hace con los interruptores mecánicos. Por ejemplo, los contactos de los relés comúnmente se conectan en serie entre ellos y con otros interruptores, como se muestra en la Figura 2(a). El circuito equivalente con transistores, Figura 2(b), no es una práctica aconsejada, porque las pequeñas caídas de los transistores se suman y producen una caída de voltaje apreciable.



FIGURA 2

(a) INTERRUPTORES MÉCANICOS CONECTADOS EN SERIE. TODOS LOS INTERRUPTORES DEBEN CERRARSE PARA COMPLEMENTAR EL CIRCUITO

(b) TRANSISTORES COMO INTERRUPTOR CONECTADOS EN SERIE. ESTO ES GENERALMENTE ADMISIBLE

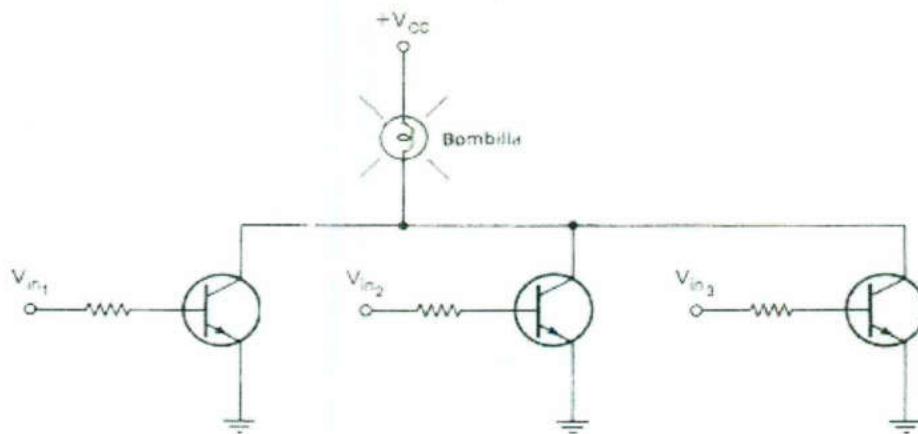


FIGURA 3

TRANSISTORES COMO INTERRUPTOR CONECTADOS EN PARALELO. CERRANDO UNO CUALQUIERA, SE ENCIENDE LA LAMPARA.

Sin embargo, el transistor como interruptor puede operar en paralelo tal como se muestra en la Figura 3. Los transistores presentan algunas ventajas sobre los interruptores mecánicos convencionales:

- No tienen partes móviles, por tanto no sufren desgaste y pueden operar un número ilimitado de veces. Los contactos de los interruptores convencionales están sujetos a desgaste y esto limita su vida útil a unos pocos millones de operaciones. Además, como los transistores no tienen contactos físicamente expuestos, es imposible que sustancias extrañas se adhieran a su superficie e impidan un buen cierre. Este problema es muy común en los interruptores mecánicos, sobre todo cuando están localizados en ambientes polvorientos o sucios.
- El transistor como interruptor es mucho más rápido que un interruptor convencional los cuales tienen tiempos de cierre del orden de los milisegundos, mientras que el transistor operando como interruptor tiene tiempos de cierre (tiempo de encendido) del orden de los microsegundos.
- El transistor como interruptor no presenta el *rebote* inherente de los interruptores mecánicos. El rebote es un problema que se presenta en los contactos de un interruptor, el cuál se cierra y abre varias veces (en una sucesión rápida) antes de efectuarse el cierre perfecto. La Figura 4 (a) muestra la forma de onda (ampliada) del voltaje en la carga contra el tiempo, cuando un interruptor mecánico energiza la carga. La Figura 4 (b) muestra la correspondiente forma de onda del voltaje en la carga cuando es un transistor operando como interruptor el que la energiza
- Cuando un transistor como interruptor acciona una carga inductiva, no se produce arco al momento de la desconexión. Cuando un interruptor mecánico que actúa sobre una carga inductiva se abre, la fuerza contraelectromotriz inducida, algunas veces produce un arco entre los contactos. Este arco no solamente deteriora la superficie de los contactos, sino que también puede ser peligroso en determinadas circunstancias

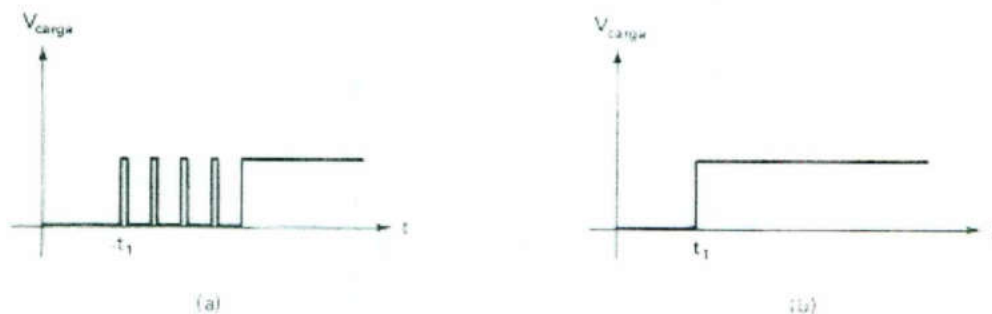


FIGURA 4

- FORMA DE ONDA DEL VOLTAJE QUE MUESTRA EL REBOTE DEL CONTACTO DE UN INTERRUPTOR MECÁNICO. EL INTERRUPTOR REBOTA CUATRO VECES ANTES DE PRODUCIRSE EL CIERRE FINAL.
- FORMA DE ONDA DE VOLTAJE EN UN TRANSISTOR, DONDE CLARAMENTE SE APRECIA LA AUSENCIA DEL REBOTE. EN AMBOS CASOS EL INTERRUPTOR ES ACCIONADO EN EL INSTANTE t_1

PROCEDIMIENTO Y MEDICIONES

Implemente el circuito de la figura DE-P4b

Registre las mediciones.

Tabla 1

SW1	I_{CE} (mA)	V_{CE} (V)
Abierto (conectado a tierra)		
Cerrado (conectado a V_i)		

Ecuaciones:

$$P = I^2 R$$

$$\text{LVK para la malla de salida: } V_{CC} = I_{LED} R_C + V_{LED} + V_{CE}$$

$$\text{LVK para la malla de entrada: } V_i = I_B R_B + V_{BE}$$

$$\text{Ganancia de corriente: } h_{FE} = \beta = I_C / I_B$$

CUESTIONARIO

1. ¿Cuál es el voltaje de funcionamiento de un LED comercial?
2. ¿Qué corriente teórica consume un LED comercial?
3. ¿Cuál es la función que desempeña la resistencia R_C ?
4. Encuentre el valor de R_C de forma analítica utilizando la LVK para la malla de salida.
5. Encuentre el valor de la potencia (Watts) de R_C utilizando la ecuación teórica.
6. ¿Cuales serían los valores comerciales de R_C (ohms y watts)?
7. Encuentre el valor de R_B de forma analítica utilizando la LVK para la malla de entrada, suponga que $\beta = 100$.
8. Encuentre el valor de la potencia (Watts) de R_B utilizando la ecuación teórica.
9. ¿Cuales serían los valores comerciales de R_B (ohms y watts)?
10. ¿Qué voltaje tiene que soportar el BJT entre Colector y Emisor?
11. ¿Qué corriente tiene que soportar el BJT entre Colector y Emisor?
12. ¿Qué características eléctricas máximas debe de tener este BJT?
13. ¿Cuál es el voltaje entre Colector y Emisor cuando el transistor esta a corte?
14. ¿Cuál es el voltaje entre Colector y Emisor cuando el transistor esta en saturación?
15. Repita esta práctica utilizando componentes reales y un transistor BJT BC547 y complete la Tabla 1.

Conclusiones (Interpretación de resultados, ¿se alcanzó el objetivo?, aplicaciones, etc.)

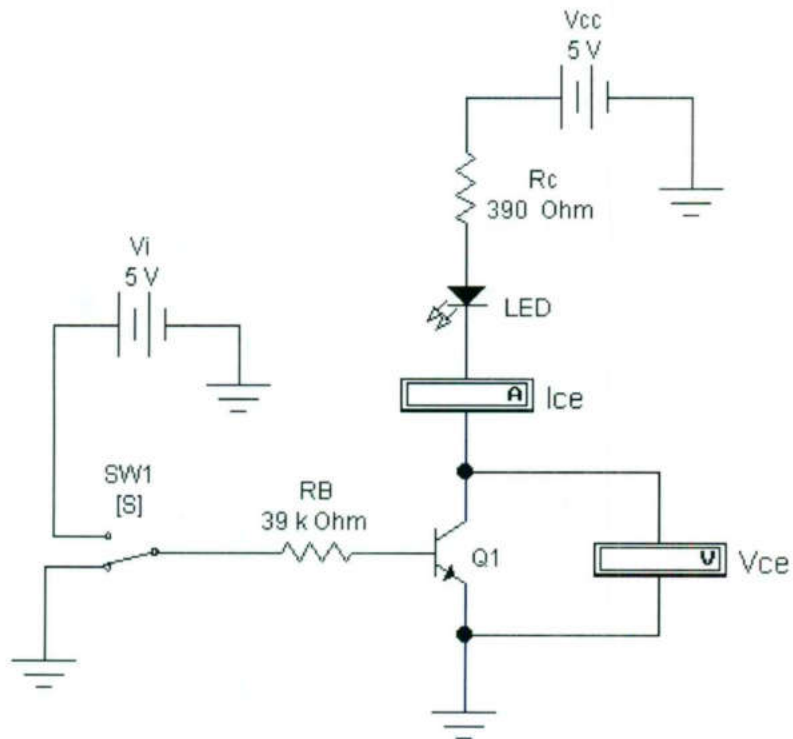


Fig. DE-P4b

Referencia:

Maloney, Timothy J., *Electrónica Industrial Moderna*, Prentice hall-Pearson

Profs. Ing. Sergio Zavaleta Guerrero, M. en I. Sergio Eduardo Cervantes Pérez.

AMPLIFICADOR DE POTENCIA CLASE D

OBJETIVO

Implementar y analizar un amplificador de potencia clase D.

Leer en su texto el tema sobre amplificadores de potencia clase D.

MARCO TEÓRICO

Amplificadores de Potencia

El propósito de un amplificador de potencia es proporcionar una tensión y corriente de salida con máxima excursión simétrica sin distorsión a una carga. En la práctica, un sistema amplificador puede consistir de varias etapas de amplificación y la última suele ser un amplificador de potencia. La carga alimentada por este amplificador de potencia puede ser un altavoz, un excitador, un motor o algún otro dispositivo analógico. La entrada al sistema amplificador es una señal que se amplifica a través de una o varias etapas de amplificación de voltaje o preamplificadores, y la salida del último preamplificador debe tener la suficiente amplitud de voltaje para poder excitar adecuadamente el amplificador de potencia de salida para que nos proporcione la potencia adecuada en la carga.

Los parámetros de mayor importancia del amplificador de potencia son:

1. La eficiencia en potencia del circuito (rendimiento).
2. La máxima cantidad de potencia que el circuito es capaz de manejar.
3. El acoplamiento de la impedancia de salida del amplificador en relación con la carga.

Amplificador de Potencia Clase D

Es un amplificador que utiliza señales de pulso (digitales) las cuales están moduladas en anchura por una señal analógica (PWM). La mayor ventaja de la operación de la clase D es que el amplificador se encuentra activado o encendido (empleando energía) solo para intervalos en que los pulsos están en estado alto, y la eficiencia total puede ser prácticamente muy alta.

Los amplificadores de clase D son más eficientes que los de la clase A, AB ó clase B, algunos amplificadores de clase D tienen una eficiencia del 80% a plena potencia, pueden incluso tener baja distorsión aunque no tan baja como los de la clase AB ó A.



FIGURA 1 DIAGRAMA GENERAL DE BLOQUES DE UN SISTEMA AMPLIFICADOR CLASE D

PWM

El PWM se puede implementar con un circuito como el de la figura 2, se inyecta una onda diente de sierra en V_i con frecuencia constante y la cual lleva el nombre de onda portadora. V_1 es un voltaje cuya velocidad de cambio o frecuencia debe ser mucho menor que V_i y la cual se le da el nombre de señal moduladora (que puede ser la señal proveniente de algún transductor), el op-amp es un comparador el cual compara la señal V_i contra la señal V_1 , por lo que la salida V_o del comparador es una señal cuadrada cuya frecuencia o ancho de pulso varía en proporción directa a la variación de V_1 , se dice por lo tanto que V_1 modula a V_o , ver figura 3.

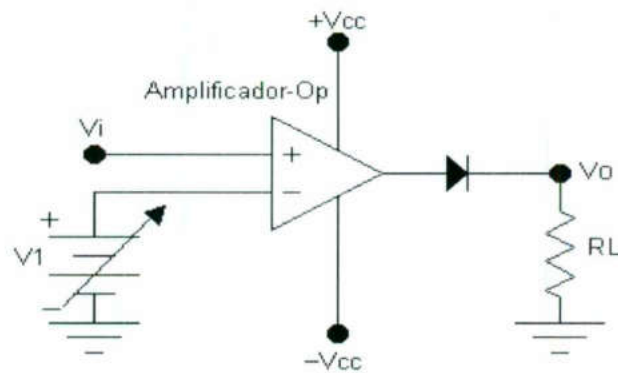


FIGURA 2

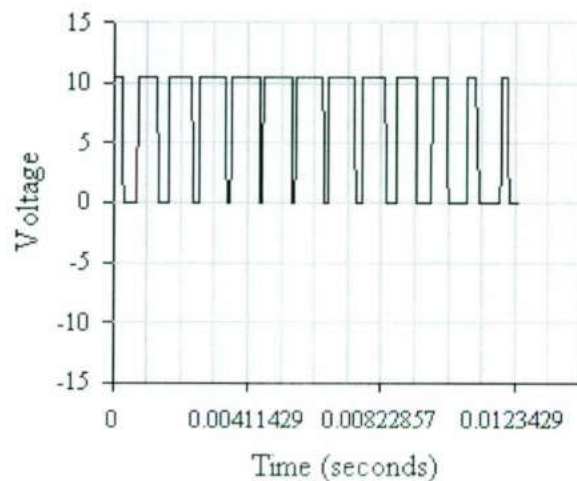


FIGURA 3

PROCEDIMIENTO Y MEDICIONES

Implemente el circuito de la figura DE-P4c.

Valores iniciales del Generador de Función:

Onda Triangular
Frecuencia 1 KHz
Duty Cycle 50
Amplitud 2V
Offset 0

Valores iniciales del Osciloscopio:

CH-A 5 V/DIV Y position 0.00 DC	CH-B 5 V/DIV Y position 0.00 DC	Time Base 2.00 mS/div X position 0.00 Y/T
--	--	--

Observe las señales en el osciloscopio, conteste la pregunta 1.

Ahora coloque los siguientes valores en el osciloscopio y cambie la conexión del osciloscopio de Vo1 a Vo2, conteste la pregunta 7.

CH-A 5 V/DIV Y position 0.00 DC	CH-B 5 V/DIV Y position 0.00 DC	Time Base 2.00 mS/div X position 0.00 Y/T
--	--	--

Ahora coloque los siguientes valores en el osciloscopio y cambie la conexión del osciloscopio de Vo2 a Vo3, conteste la pregunta 8.

CH-A 5 V/DIV Y position 0.00 DC	CH-B 5 V/DIV Y position 0.00 DC	Time Base 0.01 S/div X position 0.00 Y/T
--	--	---

CUESTIONARIO

1. ¿La señal V_i modula V_{o1} en amplitud o en anchura?
2. ¿Cuál es la configuración de este op-amp?
3. ¿Por qué cambia el ancho del pulso de la señal de salida?
4. ¿Qué relación hay entre la señal V_i y el ancho del pulso de V_{o1} ?
5. ¿Cuál es la señal moduladora?
6. ¿Por qué recibe este nombre de señal moduladora?
7. ¿La señal en V_{o2} es senoidal o digital?
8. ¿La señal en V_{o3} corresponde aproximadamente a la señal V_i que deseamos amplificar?
9. Explique el funcionamiento del circuito

Conclusiones (Interpretación de resultados, ¿se alcanzó el objetivo?, aplicaciones, etc.)

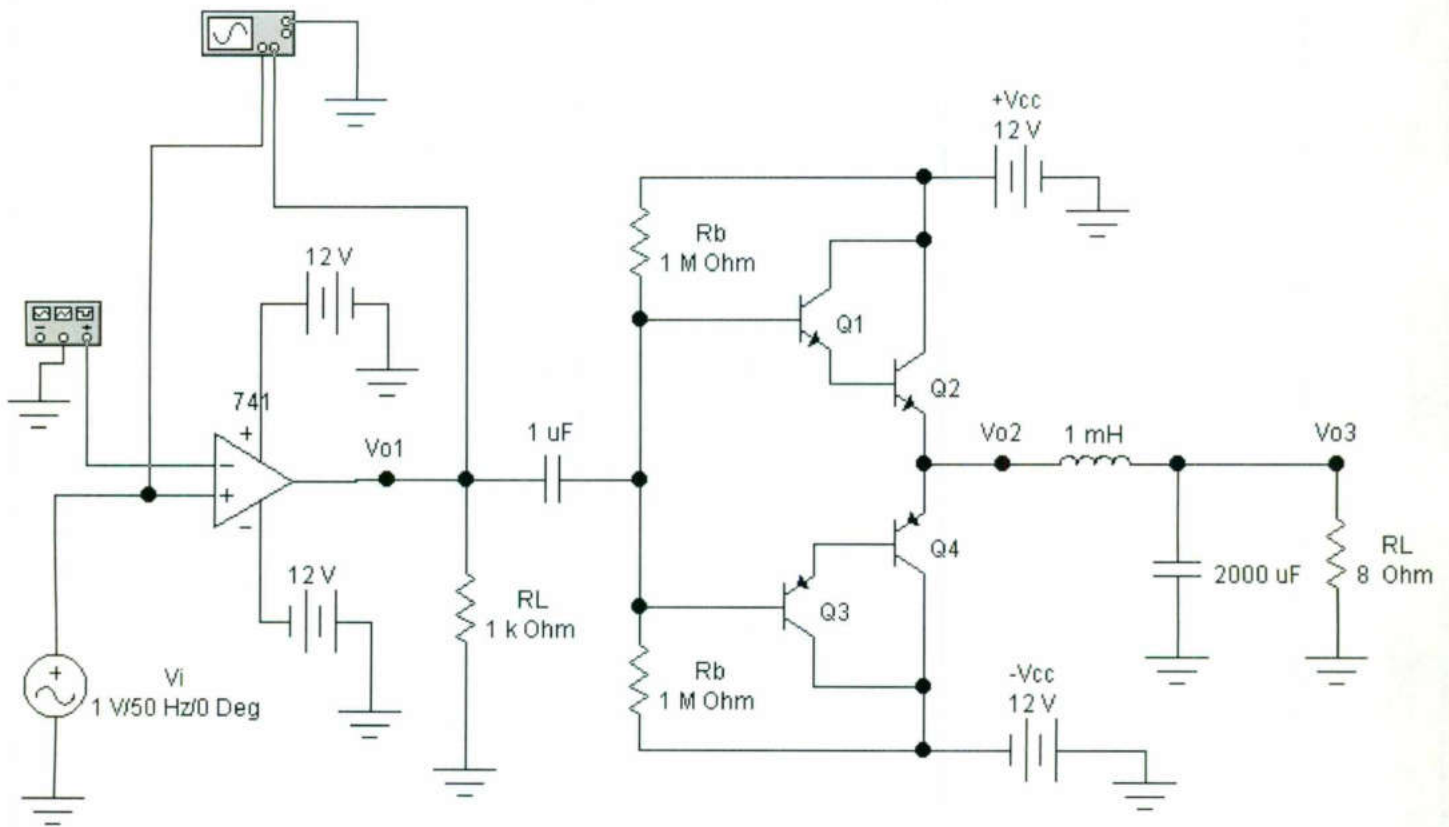


Fig. DE-P4c

REFERENCIAS

C. J. Savant, M. S. Roden & G. Carpenter, **Diseño Electrónico, Circuitos & Sistemas**, Benjamín/Cummings Publishing Company, Segunda Edición, 1991.

R. Boylestad & L. Nashelsky, **Electrónica: Teoría de Circuitos**, Prentice-Hall, Quinta Edición, 1994.

DRIVER DE POTENCIA TIPO PUENTE H

OBJETIVO

Implementar, analizar y observar el funcionamiento del driver de potencia tipo puente H para controlar el sentido de giro de un motor de DC.

Leer en su texto el tema sobre el transistor operado a corte y saturación, y motores de DC.

Los puentes-H (llamados "H BRIDGES" en inglés) son circuitos que permiten controlar motores eléctricos de corriente directa en dos direcciones desde un circuito digital (TTL, CMOS, el puerto de una computadora, desde un microcontrolador, etc.). Se llaman "Puentes H" porque precisamente su forma recuerda (muy vagamente) a una letra "H". Vamos a empezar por el primer problema que se tiene cuando se quiere controlar desde un circuito digital un dispositivo electromecánico (ya sea un motor, un relevador, un alambre muscular o un stepper): ¿Cómo conectarlo? Pues el más importante consejo es: NUNCA lo conectes directamente a la salida digital de tu circuito. Por dos razones que mencionaremos a continuación:

Razón 1: Un circuito digital tradicional generalmente no tiene la capacidad de corriente necesaria para hacer que un motor eléctrico de voltajes (y mucho menos capacidad tiene el puerto paralelo de una computadora). Si conectas directamente un motor, un foco incandescente o algún otro elemento que consuma mucha corriente, lo más probable es que tu circuito se sobrecaliente y se quemé en unos segundos. La manera más sencilla de manejar un elemento electromecánico pequeño con un circuito digital es utilizando un TRANSISTOR como interruptor. Así tu circuito digital solo prende y apaga el transistor y el transistor es el que prende y apaga el motor.

Razón 2: Casi todos los dispositivos electromecánicos (aunque sean pequeños) son muy inductivos. ¿Qué significa eso? Significa que no permiten ser apagados de golpe. Es decir, cuando tú desconectas un motor eléctrico que está funcionando, el motor (debido a que es un dispositivo inductivo) trata todavía de mantener por una fracción de segundo la corriente circulando a través de él. Y durante este pequeñísimo tiempo puede generarse una chispa en la parte del circuito que realizó la desconexión. Esta chispa puede muy fácilmente dañar circuitos electrónicos. Según el tamaño del motor y según la corriente que esté utilizando, esta chispa puede o no ser visible, pero siempre existe a menos que se coloque en paralelo con el motor un diodo de protección. Este diodo tiene como finalidad servir de "desahogo" para esta corriente residual que aparece después de que se apaga el motor. Así que, en resumen, este es el circuito que necesitamos para prender y apagar un motor eléctrico pequeño de corriente directa desde un circuito digital, figura 1.

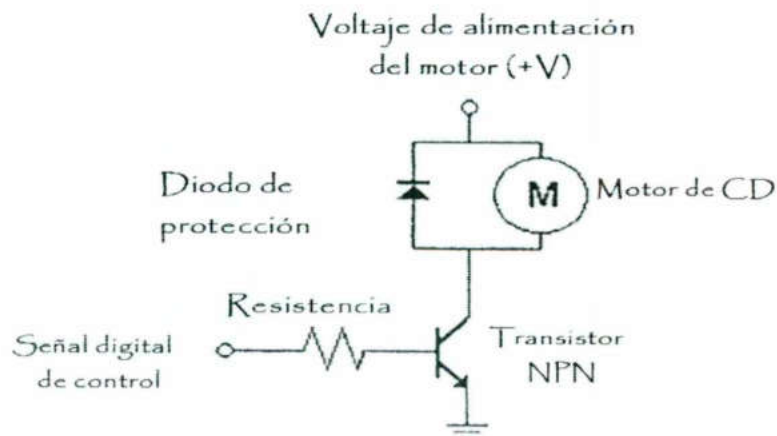


FIGURA 1

Este es solamente un circuito muy básico que te puede dar una idea de cómo diseñar el tuyo. Para saber qué tipo exacto de transistor utilizar, qué tipo de diodo y qué tipo de resistencia, tienes que saber primero cuánta corriente necesita tu motor para funcionar (puedes medirla con un amperímetro) y en base a eso buscas el diodo y el transistor más adecuados. Incluso puedes utilizar más de un transistor (conectándolos en configuración Darlington). Eso se hace en caso de que la corriente que necesite tu motor sea mayor que la que te pueden dar los transistores que tengas disponibles. Por ejemplo, si deseas prender y apagar el motor de un walkman puedes utilizar un circuito como este (se utilizaron dos transistores en configuración Darlington), figura 2.

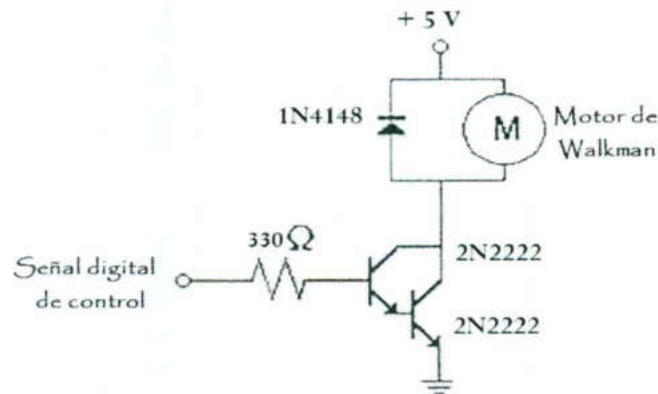


FIGURA 2

Quizás este circuito no sirva para todos los motores de todos los walkmans de todas las marcas, Si su motor se mueve demasiado rápido, entonces usen una resistencia de un valor un poco mayor (400 o 500 ohms por ejemplo).

Pues esa es básicamente la forma en que un circuito digital puede prender y apagar un motor. Ahora bien: ¿Cómo hacer para que el motor se mueva hacia adelante y hacia atrás? (Es decir, en DOS direcciones). Pues es aquí donde entran los PUNTES H.

Diagrama esquemático de un puente H. Un puente H es básicamente un arreglo de cuatro interruptores acomodados de la siguiente manera, figura 3.

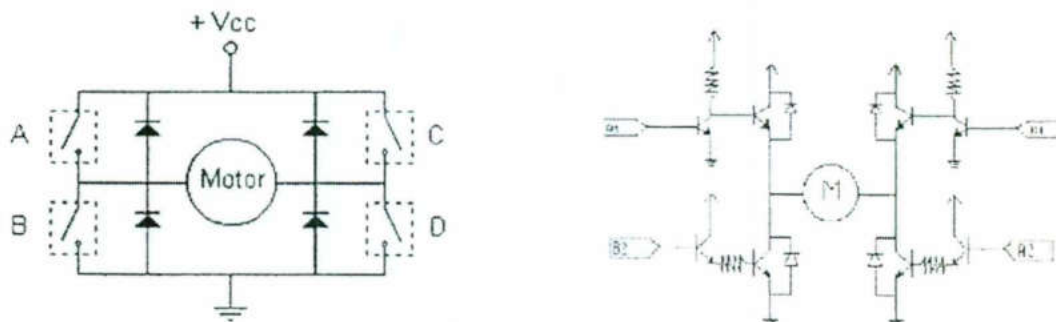


FIGURA 3

Estos interruptores (A, B, C y D) pueden ser de transistores bipolares (como el de arriba), de mosfets, de jfets, de relevadores o de cualquier combinación de elementos. El punto central es: los puentes H se utilizan para que un motor eléctrico de corriente directa funcione EN DOS SENTIDOS (adelante y atrás) sin tener que manejar voltajes negativos.

Si se cierran solamente los contactos A y D la corriente circulará en un sentido a través del motor (o del relevador o de cualquier sistema que esté conectado ahí en medio), y si se cierran solamente los contactos B y C la corriente circulará en sentido contrario. De preferencia nunca cierres los contactos A y B al mismo tiempo (tampoco C y D) porque podrías fundir un fusible en alguna parte. Observa también que un puente H necesita de cuatro diodos de protección para el motor.

Existen circuitos que ya traen internamente los cuatro transistores y algunas protecciones de cortocircuito.

PROCEDIMIENTO Y MEDICIONES

Implemente el circuito de la figura EP-P4d.

Complete la Tabla 1.

Registre la lectura del voltímetro conectado al Motor, el cual tiene una relación de 1V por revolución y la corriente del motor I_c .

Tabla 1

SW	Conectado a +12V	Conectado a 0V	V_{CE1}	V_{CE2}	V_{CE3}	V_{CE4}	RPM	I_c
A	Si	No						
B	Si	No						
C	No	Si						
D	No	Si						

Complete la Tabla 2.

Registre la lectura del voltímetro conectado al Motor, el cual tiene una relación de 1V por revolución y la corriente del motor I_c .

Tabla 2

SW	Conectado a +12V	Conectado a 0V	V_{CE1}	V_{CE2}	V_{CE3}	V_{CE4}	RPM	I_c
A	No	Si						
B	Si	No						
C	No	Si						
D	Si	No						

Complete la Tabla 3.

Registre la lectura del voltímetro conectado al Motor, el cual tiene una relación de 1V por revolución y la corriente del motor I_c .

Tabla 3

SW	Conectado a +12V	Conectado a 0V	V_{CE1}	V_{CE2}	V_{CE3}	V_{CE4}	RPM	I_c
A	Si	No						
B	No	Si						
C	Si	No						
D	No	Si						

Ecuaciones:

$$V_{CE \text{ sat}} \approx 0.2V$$

$$V_{CE \text{ corte}} \approx V_{CC}$$

CUESTIONARIO

1. ¿Cuál es el voltaje de funcionamiento de este motor?
2. ¿Cuál es el consumo de corriente de este motor?
3. ¿Cuál es la corriente que tienen que soportar los transistores entre Colector y Emisor?
4. ¿Cuál es el voltaje entre Colector y Emisor que tiene que soportar los transistores?
5. ¿Cómo sabemos que un transistor se encuentra en saturación (conducción) o en corte (no conducción)?
6. ¿Cuántas son las revoluciones por minuto del motor si el voltímetro conectado nos entrega 1V por revolución?
7. ¿Cómo sabemos que el motor gira en un sentido y en el otro?
8. ¿Cuál es la función que desempeñan los diodos D1, D2, D3, y D4?
9. Explique el funcionamiento de este circuito.
10. Repita esta práctica utilizando componentes reales, 2 transistores BJT TIP30, 2 transistores BJT TIP31, 4 diodos 1N4001, Motor de 12V DC tipo grabadora, utilice al inicio resistencias de 10 Kohms para RB1, RB2, RB3 y RB4 y vaya disminuyendo el valor hasta que los transistores entren en saturación, complete las Tablas 1, 2 y 3.

Conclusiones (Interpretación de resultados, ¿se alcanzó el objetivo?, aplicaciones, etc.)

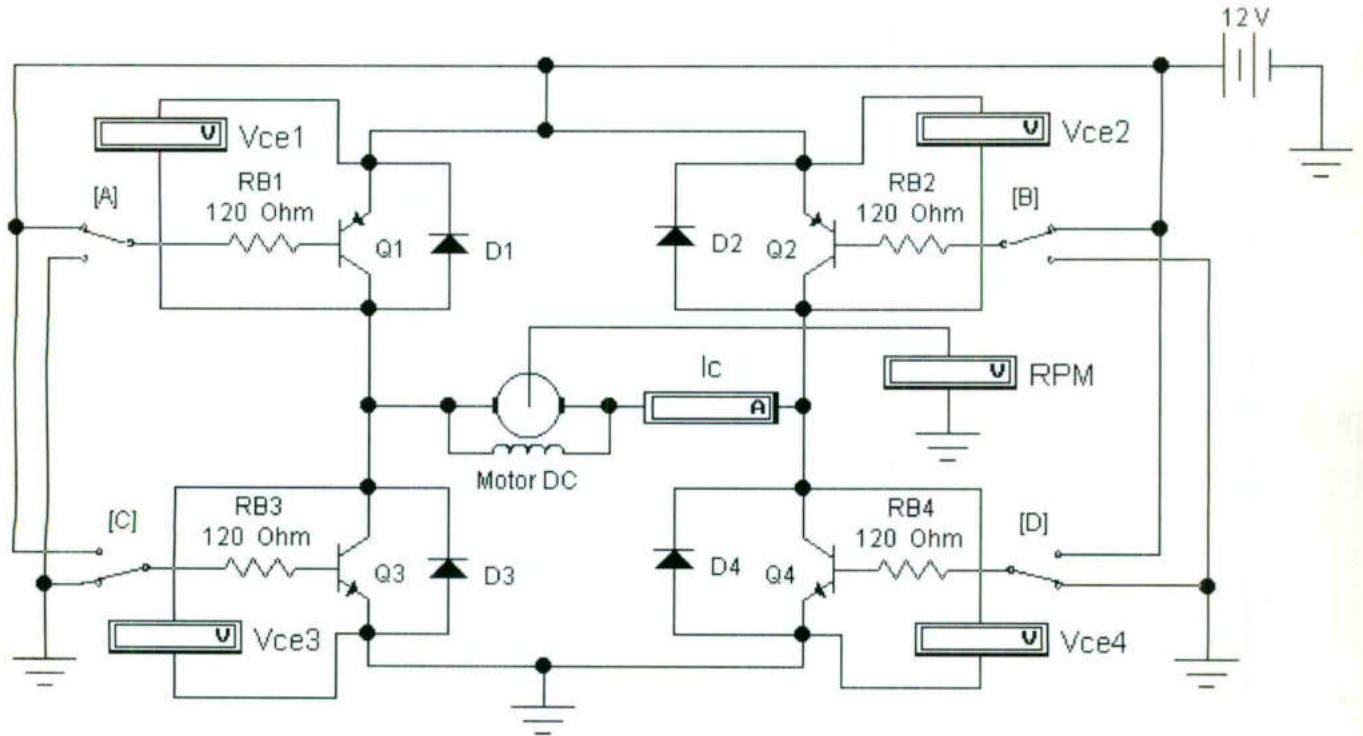


Fig. EP-P4d

Referencia:

Boylestad – Nashelsky, "ELECTRONICA: TEORIA DE CIRCUITOS Y DISPOSITIVOS ELECTRONICOS", Pearson Educación.

Stephen J. Chapman, "MAQUINAS ELECTRICAS", Mc Graw Hill.

Profs. Ing. Sergio Zavaleta Guerrero. M. en I. Sergio Eduardo Cervantes Pérez.

ACOPLAMIENTO DE LA FAMILIA TTL A LA CMOS

OBJETIVO

Implementar y analizar un acoplamiento de una familia TTL a una familia CMOS.

Leer en su texto el tema sobre acoplamientos entre familias lógicas.

MARCO TEÓRICO

PARAMETROS LIMITE DE VOLTAJE Y CORRIENTE DE ENTRADA Y SALIDA PARA COMPUERTAS TTL Y CMOS

Parámetro	CMOS	TTL			
	74HC	74	74LS	74S	74AS
$V_{IH(min)}$	3.15 V	2.00 V	2.00 V	2.00 V	2.00 V
$V_{IL(max)}$	1.00 V	0.80 V	0.80 V	0.80 V	0.80 V
$V_{OH(min)}$	4.90 V	2.40 V	2.70 V	2.70 V	2.70 V
$V_{OL(max)}$	0.10 V	0.40 V	0.40 V	0.50 V	0.50 V
$I_{IH(max)}$	1 μ A	40 μ A	20 μ A	50 μ A	200 μ A
$I_{IL(max)}$	-1 μ A	-1.6 mA	-400 μ A	-2 mA	-2 mA
$I_{OH(max)}$	-4 mA	-400 μ A	-400 μ A	-1 mA	-2 mA
$I_{OL(max)}$	4 mA	16 mA	8 mA	20 mA	20 mA

CONEXIÓN TTL - CMOS

Cuando se requiere excitar una entrada CMOS utilizando una salida TTL, la conexión no es tan simple como en los casos CMOS-TTL. Como se desprende de la tabla anterior, los integrados TTL entregan voltajes mínimos de salida para nivel alto (H), $V_{OH(MIN)}$, de 2.4 a 2.7 volts. El voltaje mínimo requerido por una compuerta CMOS para considerarlo como estado H, ($V_{IH(MIN)}$), es de 3.15 volts. Por lo tanto el nivel de salida de un TTL no es suficiente para excitar una entrada CMOS en nivel H. Como se verifica de la tabla 5.1, no ocurre lo mismo para el nivel bajo (L), donde los voltajes sí son compatibles.

Para poder establecer una conexión confiable TTL-CMOS, se requiere agregar una resistencia pull-up, R_p , conectada a V_{CC} , como se muestra en la figura (a), para ayudar a aumentar el voltaje de salida de la compuerta TTL. Cuando la salida TTL está en estado L, debe absorber tanto la corriente de la resistencia como la corriente de la entrada CMOS, $I_{IL(MAX)}$. Este requerimiento permite determinar la resistencia R_p de acuerdo a la siguiente ecuación:

$$R_p = \frac{V_{cc} - V_{OL(min)}}{I_{OL(TTL)} + nI_{IL(CMOS)}}$$

Donde n es el número de entradas CMOS alimentadas por la compuerta TTL e

$$I_{OL(TTL)} + nI_{IL(CMOS)} = I_{RP}$$

como se muestra en la figura (b).

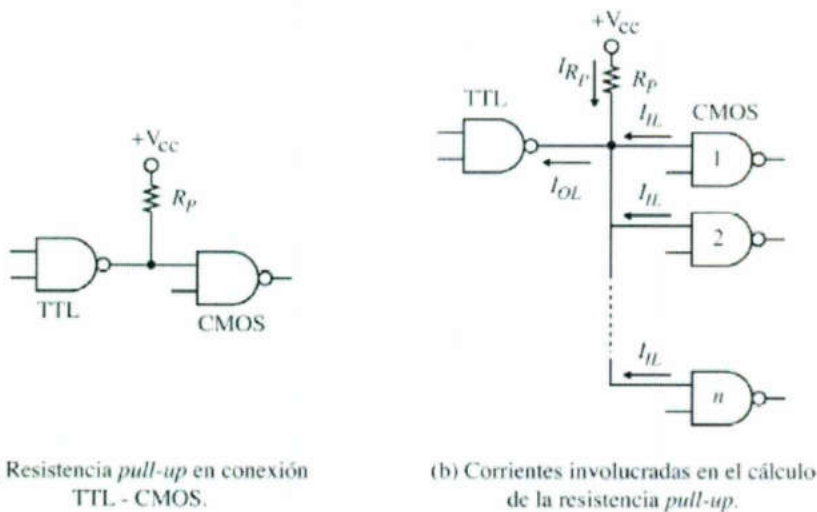


FIGURA 1
CONEXIÓN DE UNA SALIDA TTL A ENTRADAS CMOS.

PROCEDIMIENTO Y MEDICIONES

Implemente el circuito de la figura DE-P5a.

Ajuste el Word Generator (Generador de palabra binaria) según los siguientes valores:

Address	Pattern	Trigger	Frequency
Edit 0000	Up Counter	Internal	1Hz
Current 0000			
Initial 0000			
Final 0003			

Corra el programa

Complete la tabla de verdad de la compuerta OR

CUESTIONARIO

1. ¿Cuál es la Función Booleana de la compuerta OR?
2. ¿Cual es la función que desempeña el Word Generator?

Conclusiones (Interpretación de resultados, ¿se alcanzó el objetivo?, aplicaciones, etc.)

Tabla de verdad
Compuerta OR

B	A	F
0	0	
0	1	
1	0	
1	1	



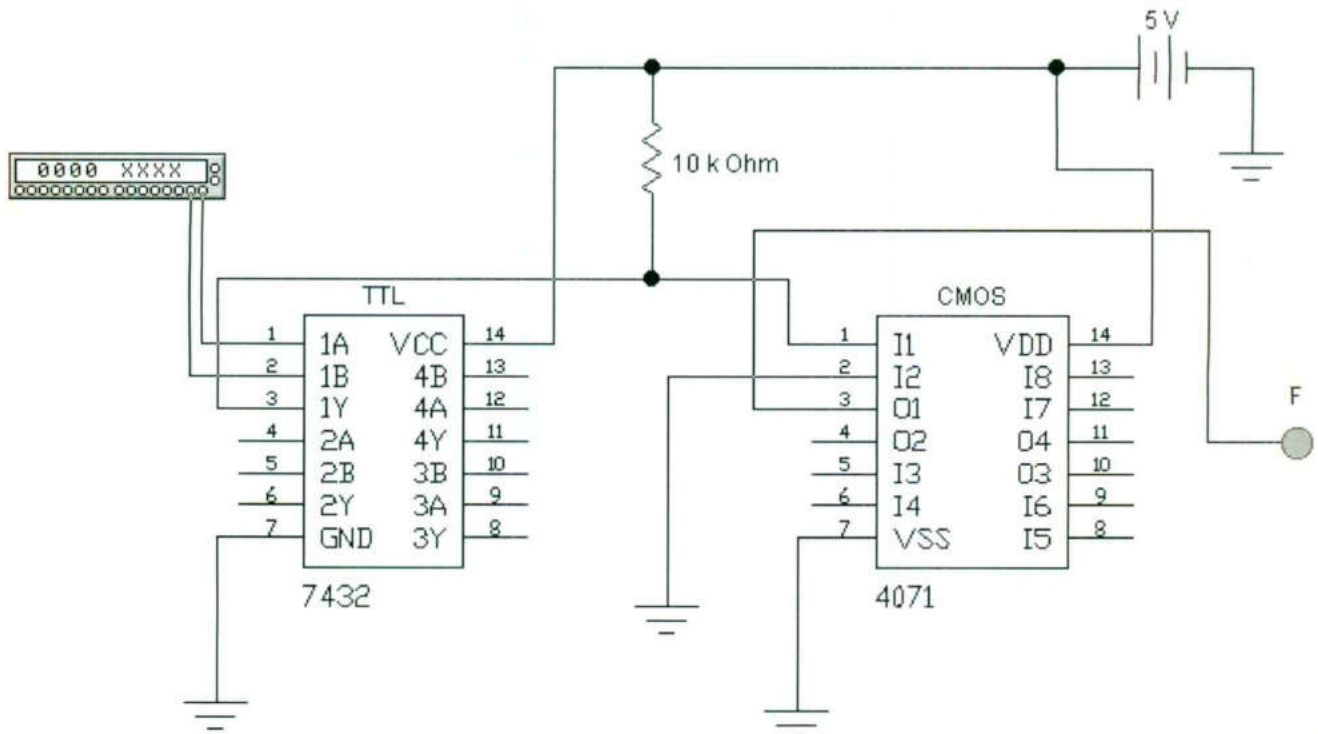


Fig. DE-P5a

Referencia:

Ronald J. Tocci, "Sistemas Digitales, Principios y Aplicaciones", Prentice Hall Hispanoamericana.

Profs. Ing. Sergio Zavaleta Guerrero, M. en I. Sergio Eduardo Cervantes Pérez.

ACOPLAMIENTO DE LA FAMILIA CMOS A LA TTL

OBJETIVO

Diseñar, implementar y analizar un acoplamiento entre la familia CMOS y la familia TTL.

Leer en su texto el tema sobre acoplamientos entre familias lógicas.

MARCO TEÓRICO

Cuando se conectan integrados digitales de dos tecnologías diferentes como son TTL y CMOS, el principal problema se representa con las tensiones y las corrientes de entrada y salida de cada una de ellas. Por este motivo es importante tener en cuenta los valores de la siguiente tabla que muestra los parámetros de voltaje y corrientes para el peor caso.

PARAMETROS LIMITE DE VOLTAJE Y CORRIENTE DE ENTRADA Y SALIDA PARA COMPUERTAS TTL Y CMOS

Parámetro	CMOS	TTL			
	74HC	74	74LS	74S	74AS
$V_{IH(min)}$	3.15 V	2.00 V	2.00 V	2.00 V	2.00 V
$V_{IL(max)}$	1.00 V	0.80 V	0.80 V	0.80 V	0.80 V
$V_{OH(min)}$	4.90 V	2.40 V	2.70 V	2.70 V	2.70 V
$V_{OL(max)}$	0.10 V	0.40 V	0.40 V	0.50 V	0.50 V
$I_{IH(max)}$	1 μ A	40 μ A	20 μ A	50 μ A	200 μ A
$I_{IL(max)}$	-1 μ A	-1.6 mA	-400 μ A	-2 mA	-2 mA
$I_{OH(max)}$	-4 mA	-400 μ A	-400 μ A	-1 mA	-2 mA
$I_{OL(max)}$	4 mA	16 mA	8 mA	20 mA	20 mA

CONEXIÓN CMOS-TTL

Cuando una salida CMOS alimenta una entrada TTL. La tabla muestra que el voltaje mínimo de salida para un nivel H, $V_{OH(MIN)}$, para una compuerta CMOS es de 4.9 volts. Como este valor es mayor que el voltaje mínimo que requiere una compuerta TTL para un nivel H, $V_{IH(MIN)} = 2$ volts, entonces podemos decir que CMOS es compatible con TTL para el nivel de entrada H.

De la misma forma, un circuito CMOS tiene un voltaje máximo de salida para nivel bajo, $V_{OL(MAX)}$, de 0.1 volt. Como este valor es menor que el voltaje máximo que acepta un TTL para el nivel L, $V_{IL(MAX)}$, que es de 0.8 volts, los CMOS también son compatibles con los TTL para el nivel L.

Del punto de vista de la corriente, una salida CMOS puede absorber 4 mA ($I_{OL(MAX)}$) para el estado de salida L, garantizando el voltaje de salida adecuado. Cuando excita una entrada TTL, la salida CMOS debe ser capaz de absorber 1,6 mA ($I_{IL(MAX)}$) a cada entrada TTL. Esto limita el fan-out de la puerta CMOS a dos entradas TTL.

Cuando una compuerta CMOS excita una entrada TTL LS (Schottky de bajo consumo), debe ser capaz de absorber 400 μ A por cada entrada. En este caso el fan-out está limitado a 10 compuertas.

En los casos en que se requiere excitar entradas TTL S (Schottky) o TTL AS (Schottky avanzada) con salidas CMOS, el fan-out es igual a 2 para ambos casos.

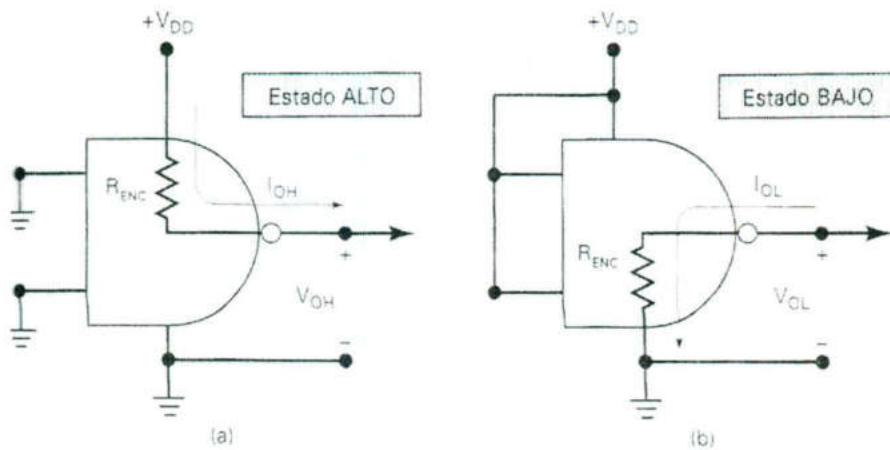


FIGURA 1
CIRCUITOS DE SALIDA CMOS EQUIVALENTES PARA AMBOS ESTADOS LOGICOS

PROCEDIMIENTO Y MEDICIONES

Implemente el circuito de la figura DE-P5b.

Ajuste el Word Generator (Generador de palabra binaria) según los siguientes valores:

Address	Pattern	Trigger	Frequency
Edit 0000	Up Counter	Internal	1Hz
Current 0000			
Initial 0000			
Final 0003			

Corra el programa

Complete la tabla de verdad de la compuerta OR

CUESTIONARIO

1. ¿Cuál es la Función Booleana de la compuerta OR?
2. ¿Cual es la función que desempeña el Word Generator?

Conclusiones (Interpretación de resultados, ¿se alcanzó el objetivo?, aplicaciones, etc.)

Tabla de verdad
Compuerta OR

B	A	F
0	0	
0	1	
1	0	
1	1	



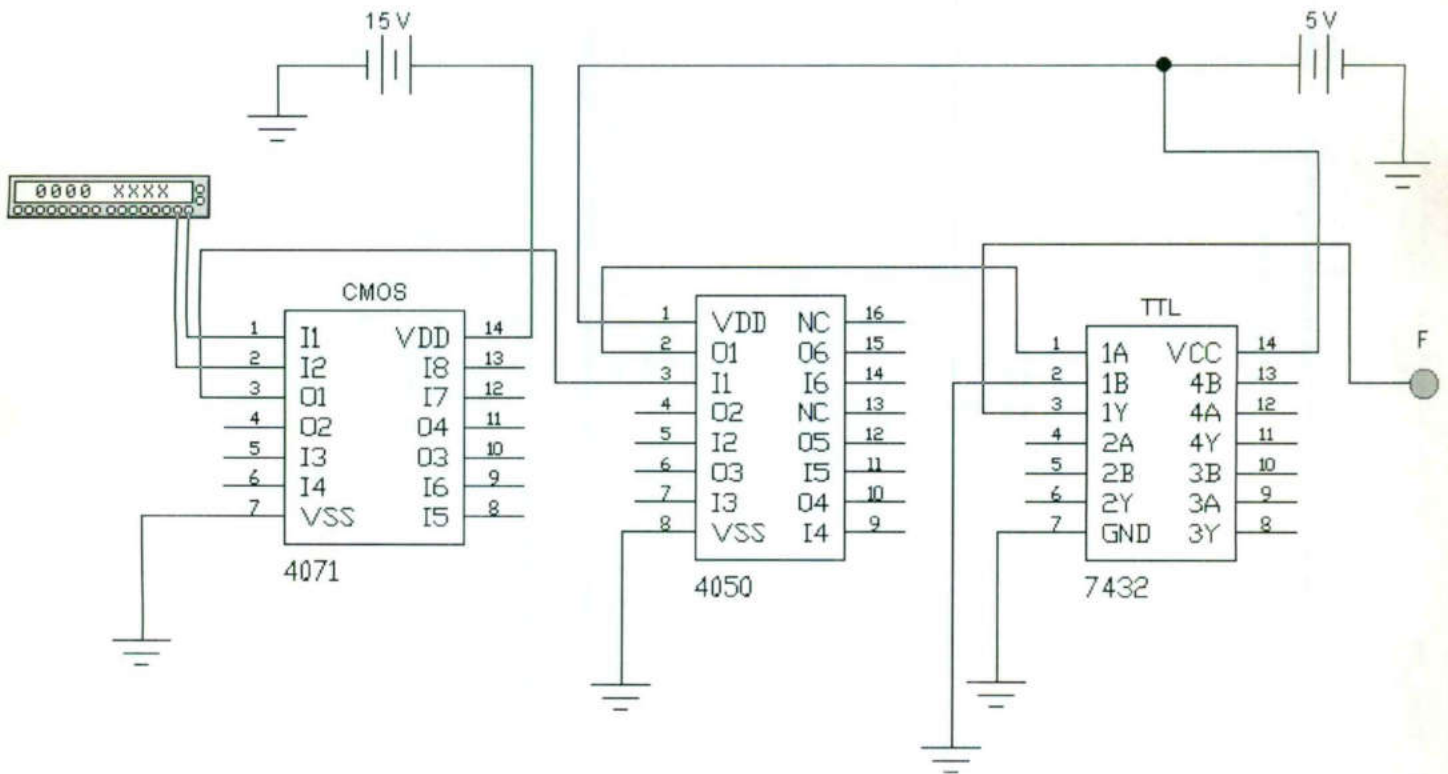


Fig. DE-P5b

Referencia:

Ronald J. Tocci, "Sistemas Digitales, Principios y Aplicaciones", Prentice Hall Hispanoamericana.

Profes. Ing. Sergio Zavaleta Guerrero, M. en I. Sergio Eduardo Cervantes Pérez.

DAC CON RED TANDEM BINARIA

OBJETIVO

Implementar, analizar y observar el funcionamiento de un DAC en la configuración de Red en Escalera.

Leer en su texto el tema sobre el funcionamiento de un DAC en la configuración de Red Tandem Binaria, en Escalera o Red R-2R.

MARCO TEORICO

La red, *tandem binaria* rebasa en mucho los problemas de la red de resistencias ponderadas. El circuito de la red binaria D/A se ve en la Figura 1. Sólo se requieren dos valores de resistencias. Los procesos de manufactura de Circuitos Impresos son tales, que esto se puede obtener con un alto grado de exactitud. Desde el nodo I, la resistencia a la fuente de voltaje digital y a tierra, es $2R$. Mirando desde el nodo II, la resistencia a la fuente digital y la resistencia a tierra ambas son $2R$, ya

que $\frac{(2R)(2R)}{2R + 2R} + R = 2R$.

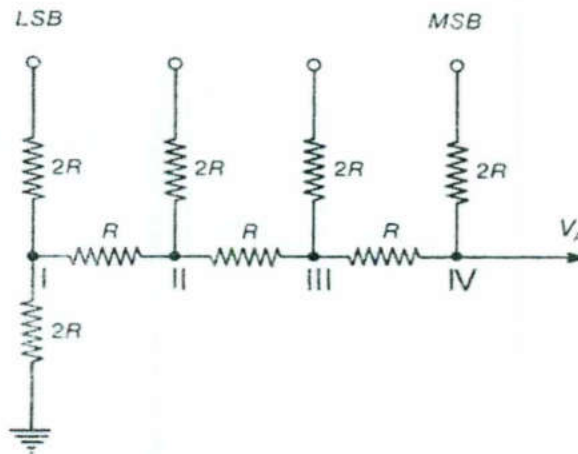


FIGURA 1

CONVERTIDOR DE RED BINARIA D/A

De igual modo, la resistencia a los mismos puntos (fuente de voltaje digital y tierra) es $2R$ para los nodos III y IV. Estas afirmaciones son estrictamente verdaderas sólo si la resistencia interna de la fuente digital es cero. Los voltajes analógicos en relación a los valores BDC se pueden calcular directamente. Por ejemplo la red binaria para 1000 está dada en la figura 2. El circuito equivalente establece con facilidad que $V_A = V/2$. Para el carácter 0100 el circuito se muestra en la Figura 3, junto con el circuito equivalente de Thevenin. Claramente $V_A = V/4$. Llevando adelante este procedimiento para 0010 y 0001 produce $V_A = V/8$ y $V_A = V/16$, respectivamente. Al usar nuevamente los valores de voltaje TTL, en la tabla 6a.4 se tabulan los distintos valores de salida. Se incluye la última columna en la tabla para ilustrar la condición en la que se usa el interruptor analógico.

Obviamente la red tándem se puede ampliar para considerar más bits de datos digitales. En forma alternativa, si se va a representar en BCD mas de un solo dígito decimal, tales como unidades, decenas y centenas, entonces se necesitan redes tandem en paralelo.

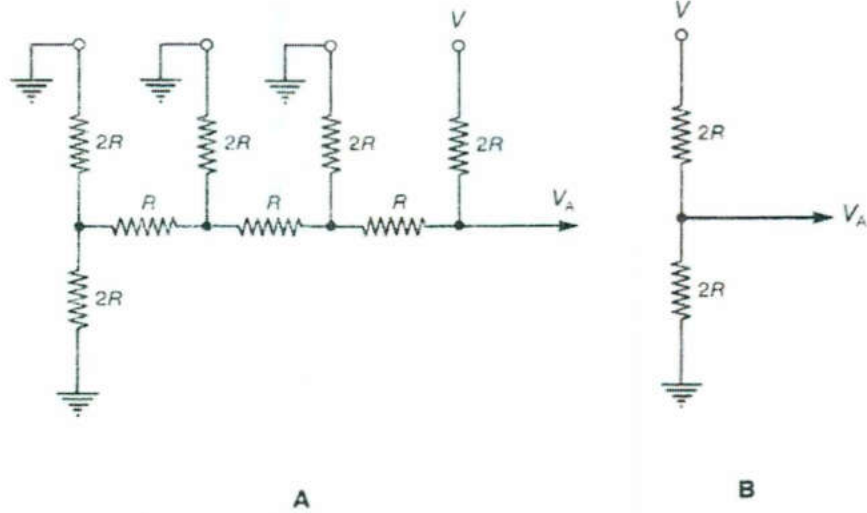


FIGURA 2 RED BINARIA EQUIVALENTE A 1000. IZQUIERDA: CIRCUITO REAL; DERECHA: CIRCUITO EQUIVALENTE

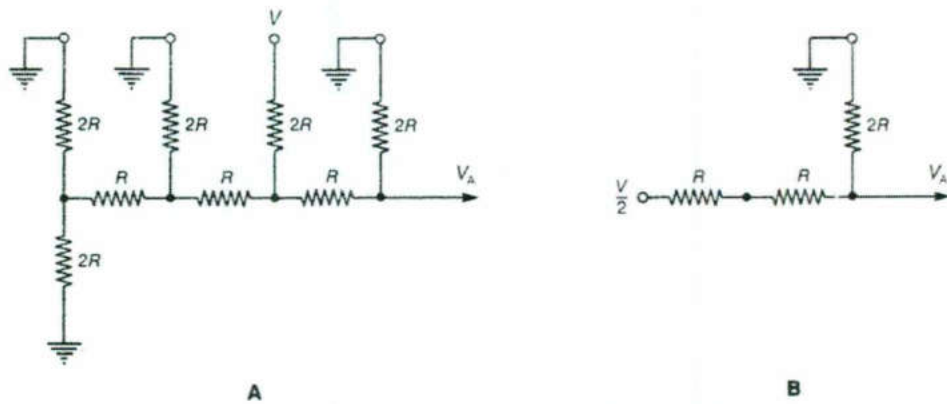


FIGURA 3 RED TANDEM BINARIA PARA 0100. IZQUIERDA: CIRCUITO REAL; DERECHA: CIRCUITO EQUIVALENTE

Decimal	BCD	V_A (volts)	
		$V_1=3.0$	$V_2=8.0$
0	0000	0.000	0.000
1	0001	0.188	0.500
2	0010	0.375	1.000
3	0011	0.563	1.500
4	0100	0.750	2.000
5	0101	0.938	2.500
6	0110	1.025	3.000
7	0111	1.213	3.500
8	1000	1.500	4.000
9	1001	1.688	4.500

TABLA 4

PROCEDIMIENTO Y MEDICIONES

Implemente el circuito de la figura DE-P6a.

Ajuste el Word Generator (Generador de palabra binaria) según los siguientes valores:

Address	Pattern	Trigger	Frequency
Edit 0000	Up Counter	Internal	1 KHz
Current 0000			
Initial 0000			
Final 000F			

Valores iniciales del Osciloscopio:

CH-A 2 V/DIV	CH-B -- V/DIV	Time Base 5.00 mS/div
Y position 0.00	Y position 0.00	X position 0.00
DC	DC	Y/T

Corra el programa

Observe la forma de onda en el osciloscopio y registre las mediciones

Señal en el CH-A, V max = Volts, F = Hz,

V del primer escalón = (conteste la pregunta 5 del cuestionario)

Complete la tabla de verdad (pregunta 6 y 7 del cuestionario)

Ecuaciones:

$V_o = (K)$ (entrada digital); donde K es un factor de proporcionalidad y es igual al voltaje del primer escalón.

CUESTIONARIO

1. ¿Cuál es la salida analógica del circuito?
2. ¿Qué significa K?
3. ¿Qué significan las siglas LSB y MSB?
4. ¿Qué significan las siglas DAC y que función desempeña este circuito?
5. ¿Cuál es la resolución de este convertidor?
6. ¿Cuál es el voltaje de cada escalón utilizando la ecuación de V_o ? (los resultados regístrelos en la tabla de verdad)
7. ¿Cuál es el voltaje de cada escalón leído en el osciloscopio? (las lecturas regístrelas en la tabla de verdad)
8. ¿Los resultados medidos con el osciloscopio son del orden esperado y por qué?

Conclusiones (Interpretación de resultados, ¿se alcanzó el objetivo?, aplicaciones, etc.)





TABLA DE VERDAD
DAC, Fig. DE-P6a.

D (MSB)	C	B	A (LSB)	Vo (Volts) (Ecuación)	Vo (Volts) (Osciloscopio)
0	0	0	0		
0	0	0	1		
0	0	1	0		
0	0	1	1		
0	1	0	0		
0	1	0	1		
0	1	1	0		
0	1	1	1		
1	0	0	0		
1	0	0	1		
1	0	1	0		
1	0	1	1		
1	1	0	0		
1	1	0	1		
1	1	1	0		
1	1	1	1		

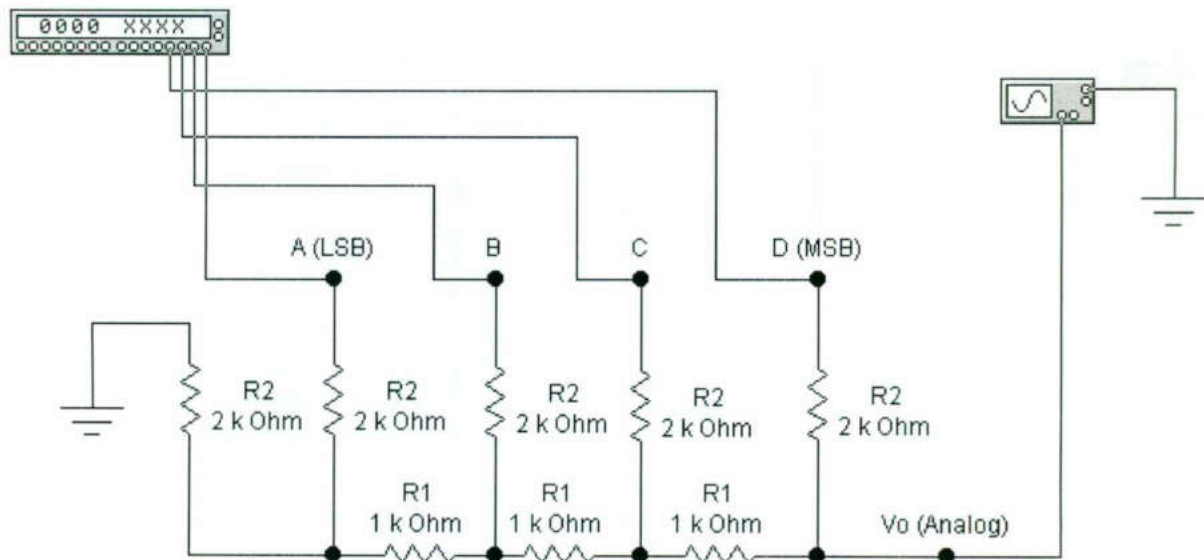


Fig. DE-P6a

Referencia:

Ronald J. Tocci, "Sistemas Digitales, Principios y Aplicaciones", Prentice Hall Hispanoamericana.

Profs. Ing. Sergio Zavaleta Guerrero, M. en I. Sergio Eduardo Cervantes Pérez.

DAC CON OP-AMP

OBJETIVO

Implementar, analizar y observar el funcionamiento de un op-amp utilizado en la aplicación de DAC.

Leer en su texto el tema sobre el funcionamiento de un op-amp utilizado en la aplicación de DAC.

MARCO TEORICO

La Figura 1 (a) muestra el circuito básico para un DAC de 4 bits. Las entradas A, B, C y D son entradas binarias que se supone tienen valores de 0 V o 5 V. El *amplificador operacional* sirve como amplificador sumador, el cual produce la suma de los factores de ponderación de estos voltajes de entrada. El amplificador sumador multiplica cada voltaje de entrada por la proporción de la resistencia de retroalimentación a la resistencia de entrada correspondiente R_{ENT} . En este circuito $R_R = 1$ k Ω , de manera que el amplificador sumador pasa el voltaje en D sin atenuación. La entrada C tiene $R_{ENT}=2$ k Ω , de manera que será atenuada en $1/2$. En forma análoga, la entrada B será atenuada en $1/4$ y la entrada A en $1/8$.

Por consiguiente, la salida del amplificador se puede expresar como :

$$V_{SAL} = \left(V_D + \frac{1}{2}V_C + \frac{1}{4}V_B + \frac{1}{8}V_A \right)$$

El signo negativo está presente debido a que el amplificador sumador es un amplificador inversor. La salida del amplificador sumador evidentemente es un voltaje analógico que representa una suma de los factores de ponderación de las entradas digitales, como lo muestra la tabla de la Figura 1 (b). Esta tabla muestra todas las posibles condiciones de entrada y el voltaje de salida del amplificador resultante. La salida es evaluada con cualquier condición de entrada, poniendo las entradas apropiadas en 0 V o 5 V. Por ejemplo, si la entrada digital 1010, entonces $V_D=V_B=5V$ y $V_C=V_A=0V$. Así, al utilizar la ecuación anterior

$$V_{SAL} = -\left(5V + 0V + \frac{1}{4} \times 5V + 0V \right) = -6.25V$$

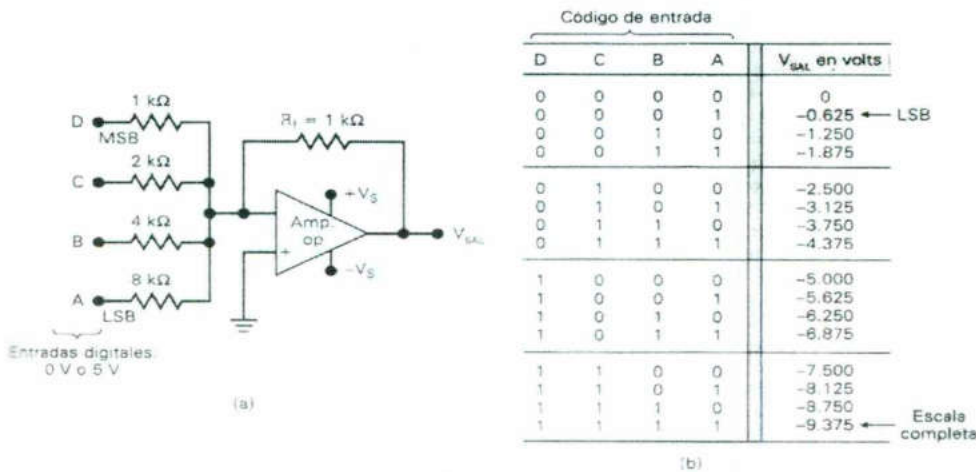


FIGURA 1
DAC SIMPLE QUE UTILIZA UN AMPLIFICADOR OPERACIONAL EN CONFIGURACIÓN DE SUMADOR CON RESISTENCIAS DE PONDERACIÓN BINARIAS

La resolución de este convertidor D/A es igual a la asignación del factor de ponderación del LBS, que es $\frac{1}{8} \times 5V = 0.625V$. Como se muestra en la tabla, la salida analógica aumenta en 0.625V a medida que el número de entrada binario avanza a un paso.

Si se observan los valores de las resistencias en la figura 1, no debe ser ninguna sorpresa que éstos muestren factores de ponderación binarios. En otras palabras, comenzando con resistencia correspondiente al MBS, los valores de las resistencias aumentan por un factor de 2. Esto produce la ponderación deseada en el voltaje de salida.

Exactitud de la conversión

La tabla de la Figura 1 (b) da los valores ideales de V_{SAL} en los diversos casos de entrada. La aproximación que logre este circuito al producir estos valores depende principalmente de dos factores: (1) la precisión de las resistencias de entradas y retroalimentación y (2) la precisión de los niveles de voltaje de entrada. Las resistencias pueden hacerse muy exactas (dentro de 0.01% de los valores deseados) por ajuste, pero los niveles de voltaje de entrada deben manejarse en forma distinta. Las entradas digitales no pueden tomarse directamente de las salidas de los FFs o compuertas lógicas, puesto que los niveles lógicos de salida de estos dispositivos no son valores exactos como 0 V y 5 V, sino que varían en un intervalo determinado. Por esta razón, se necesita añadir cierta circuitería entre cada digital y su resistencia de entrada al amplificador sumador, esta se muestra en la figura 2.

Cada entrada digital controla un interruptor semiconductor similar a la compuerta a transmisión CMOS. Cuando la entrada es ALTO, el interruptor se cierra y entonces se conecta a la resistencia de entrada un voltaje de referencia de precisión; cuando la entrada es BAJO, el interruptor se abre. El voltaje de referencia de precisión produce un voltaje preciso y muy estable, necesario para obtener una salida analógica exacta.

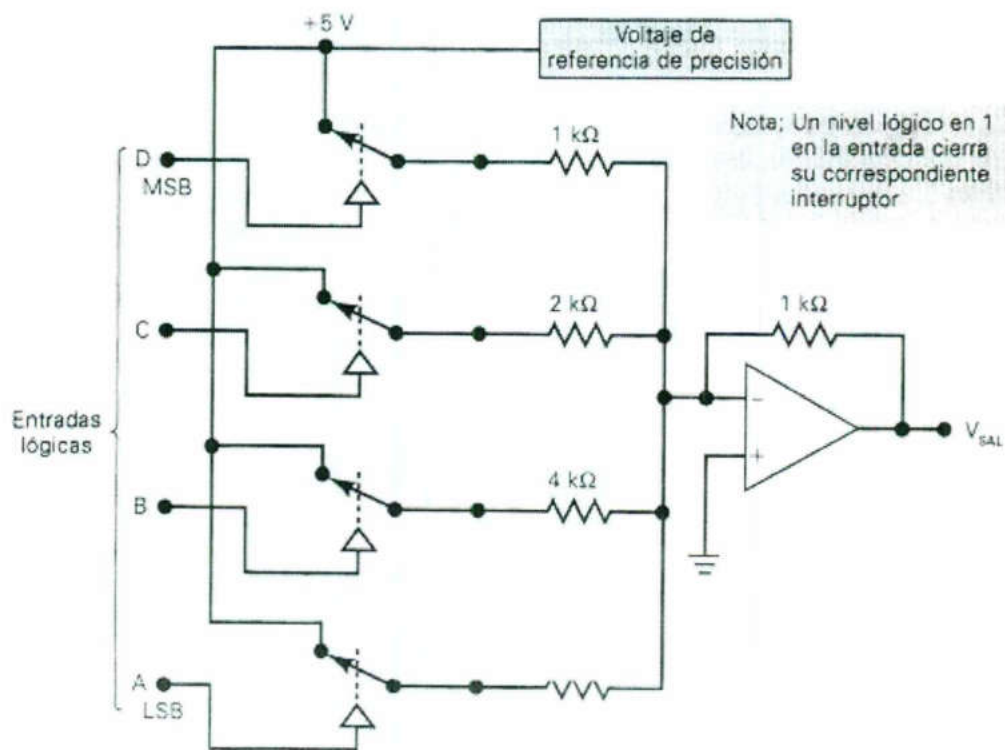


FIGURA 2
 CONVERTIDOR D/A COMPLETO DE 4 BITS
 INCLUYENDO UN VOLTAJE DE REFERENCIA DE PRECISIÓN

DAC con salida de corriente

La figura 3 (a) muestra un esquema básico para generar una corriente de salida analógica que sea proporcional a la entrada binaria. El circuito mostrado es un DAC de 4 bits que emplea resistencias con factores de ponderación binarios. El circuito utiliza cuatro trayectorias paralelas para la corriente, cada una controlada por un interruptor semiconductor tal como la compuerta de transmisión CMOS. El estado de cada interruptor está controlado por los niveles lógicos de las entradas binarias. La corriente que circula por cada trayectoria está determinada por un voltaje de referencia preciso V_{REF} , y una resistencia de precisión que forma parte de la trayectoria. Las resistencias están ponderadas en forma binaria y la corriente total, I_{SAL} , es igual a la suma de todas las corrientes. La trayectoria correspondiente al MSB tiene la resistencia de valor más pequeño, R ; la siguiente trayectoria una resistencia cuyo valor es dos veces el del primero, y así sucesivamente. La corriente de salida puede circular por una carga R_L que es mucho más pequeña que R para que, de esta manera, no tenga ningún efecto sobre el valor de la corriente. Idealmente, R_L debe ser un cortocircuito a tierra.

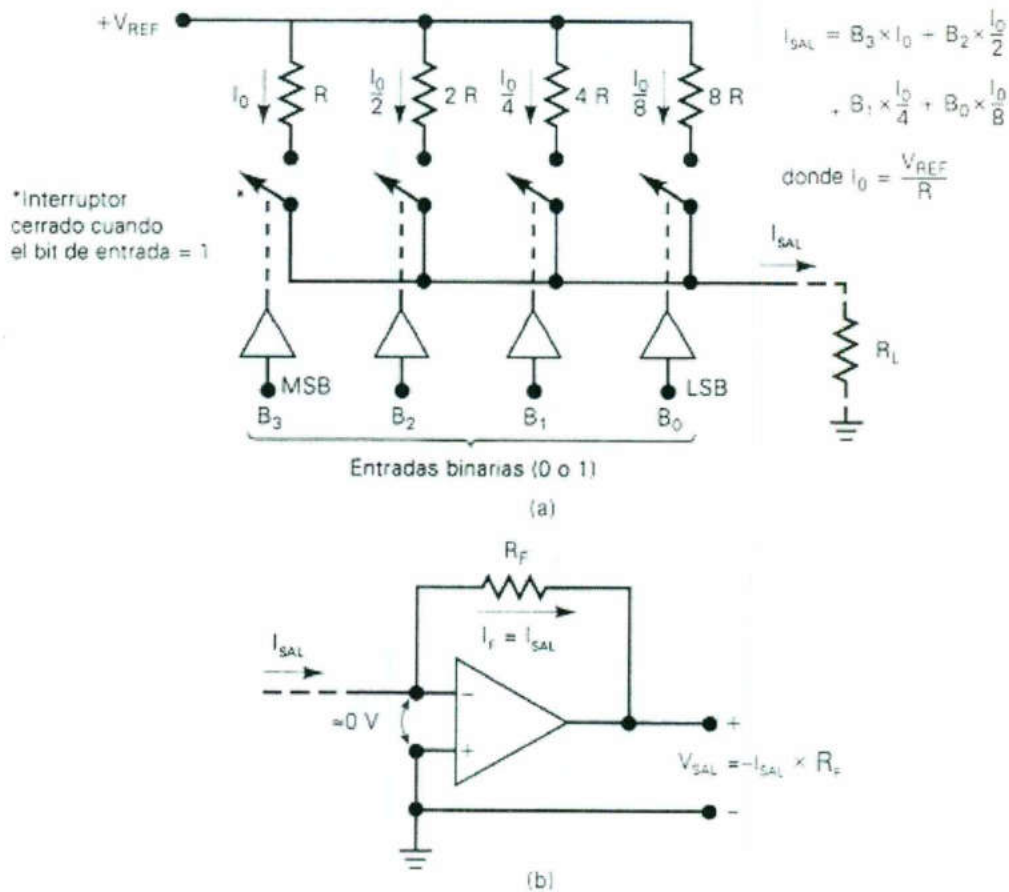


FIGURA 3
 (a) DAC BÁSICO CON SALIDA DE CORRIENTE;
 (b) CONECTADO A UN AMPLIFICADOR OPERACIONAL CONVERTIDOR DE CORRIENTE DE VOLTAJE

PROCEDIMIENTO Y MEDICIONES

Implemente el circuito de la figura DE-P6b.

Ajuste el Word Generator (Generador de palabra binaria) según los siguientes valores:

Address	Pattern	Trigger	Frequency
Edit 0000	Up Counter	Internal	1 KHz
Current 0000			
Initial 0000			
Final 000F			

Valores iniciales del Osciloscopio:

CH-A 2 V/DIV	CH-B -- V/DIV	Time Base 5.00 mS/div
Y position 0.00	Y position 0.00	X position 0.00
DC	DC	Y/T

Corra el programa

Observe la forma de onda en el osciloscopio y registre las mediciones

Señal en el CH-A, V max = Volts, F = Hz,

V del primer escalón = (conteste la pregunta 6 del cuestionario)

Complete la tabla de verdad (preguntas 7 y 8 del cuestionario)

Ecuaciones:

$$V_o = - (V_D + (V_C)/2 + (V_B)/4 + (V_A)/8)$$

CUESTIONARIO

1. ¿Cuál es la salida analógica del circuito?
2. ¿Por qué el voltaje de salida es negativo?
3. ¿Qué tenemos que agregar para que la señal se convierta en positiva?
4. ¿Qué significan las siglas LSB y MSB?
5. ¿Qué significan las siglas DAC y que función desempeña este circuito?
6. ¿Cuál es la resolución de este convertidor?
7. ¿Cuál es el voltaje de cada escalón utilizando la ecuación de V_o ? (los resultados regístrelos en la tabla de verdad)
8. ¿Cuál es el voltaje de cada escalón leído en el osciloscopio? (las lecturas regístrelas en la tabla de verdad)
9. ¿Los resultados medidos con el osciloscopio son del orden esperado y por qué?

Conclusiones (Interpretación de resultados, ¿se alcanzó el objetivo?, aplicaciones, etc.)



TABLA DE VERDAD
DAC, Fig. DE-P6b.

D (MSB)	C	B	A (LSB)	Vo (Volts) (Ecuación)	Vo (Volts) (Osciloscopio)
0	0	0	0		
0	0	0	1		
0	0	1	0		
0	0	1	1		
0	1	0	0		
0	1	0	1		
0	1	1	0		
0	1	1	1		
1	0	0	0		
1	0	0	1		
1	0	1	0		
1	0	1	1		
1	1	0	0		
1	1	0	1		
1	1	1	0		
1	1	1	1		

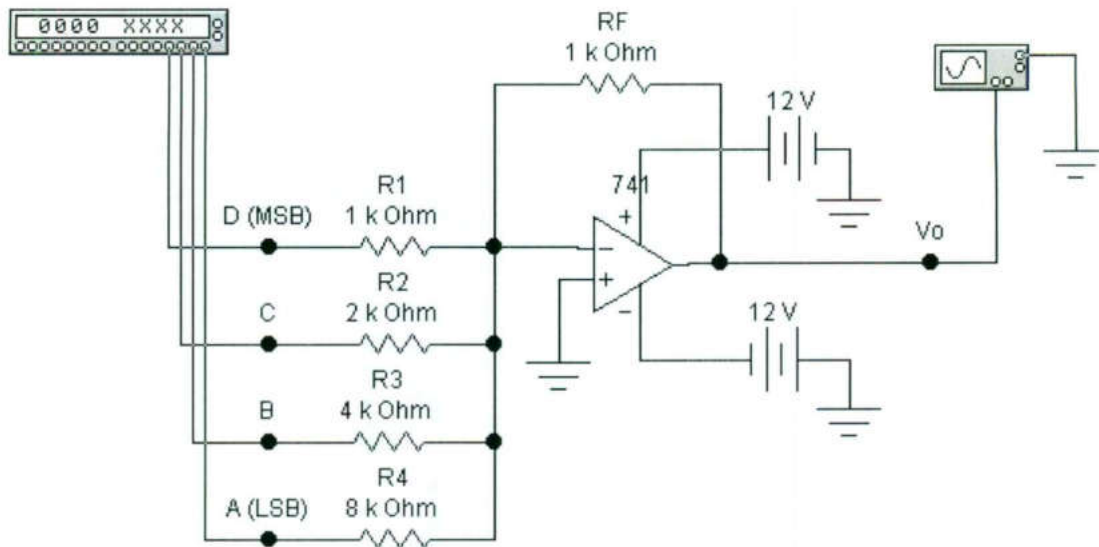


Fig. DE-P6b

Referencia:

Ronald J. Tocci, "Sistemas Digitales, Principios y Aplicaciones", Prentice Hall Hispanoamericana.

Profs. Ing. Sergio Zavaleta Guerrero, M. en I. Sergio Eduardo Cervantes Pérez.

DAC EN CIRCUITO INTEGRADO

OBJETIVO

Implementar, analizar y observar el funcionamiento de un DAC como circuito integrado.

Leer en su texto el tema sobre el funcionamiento de un DAC como circuito integrado.

MARCO TEORICO

El AD7524, un CI CMOS, que venden varios fabricantes, es un convertidor de digital a analógico de 8 bits que utiliza una red de escalera $R/2R$. Su símbolo de bloque aparece en la figura 1(a). Este DAC tiene una entrada de 8 bits que se puede enclavaren el interior bajo el control de las entradas de seleccionar microcircuito o Chip SELEC (\overline{CS}) y ESCRIBIR (\overline{WR}). Cuando ambas entradas de control están BAJAS, las entradas digitales de datos D_7 hasta D_0 producen la corriente analógica de salida $OUT1$. ($OUT2$, por lo general, está a tierra). Cuando cualquiera de las entradas de control se va ALTA, se mantienen a los datos digitales de entrada y la salida analógica permanece en el valor correspondiente a los datos digitales fijados. Los cambios subsecuentes en las entradas digitales no tendrán efecto en $OUT1$ cuando se encuentran en este estado enclavado.

El tiempo máximo típico de establecimiento del AD7524 es de 100 ns, y su exactitud a escala completa es de $\pm 0.2\%$ F.S. El V_{REF} puede variar entre voltajes negativos y positivos de 0 a 25 volts, por lo cual se pueden producir corrientes de salida de ambas polaridades. La corriente de salida se puede convertir a voltaje con el empleo de un amplificador operacional conectado, como se muestra en la figura 1 (b). Observe que la resistencia de retroalimentación del amplificador operacional ya es parte del microcircuito del DAC.

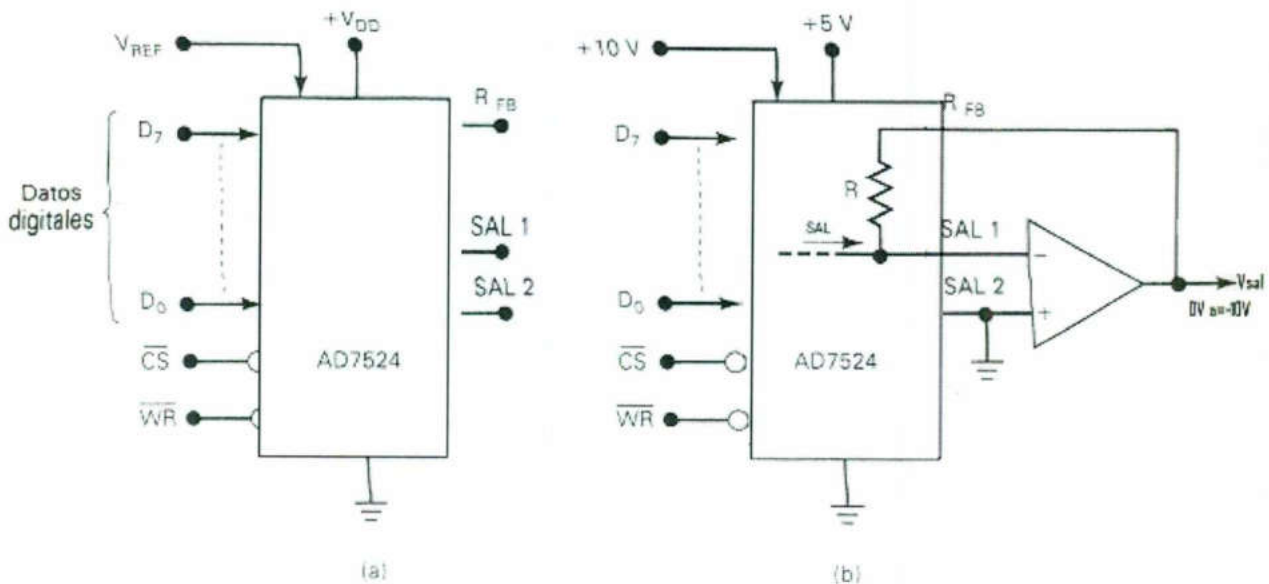


FIGURA 1

(a) DAC AD7524 DE 8 BITS CON ENTRADAS ENCLAVADAS

(b) AD7524 CONECTADO PARA PRODUCIR VOLTAJE DE SALIDA ANALÓGICO, VARIANDO DE 0V A APROXIMADAMENTE -10V

APLICACIONES DEL DAC

CONTROL: La salida digital de una computadora puede convertirse en una señal de control analógica para ajustar la velocidad de un motor, la temperatura de un horno o bien controlar casi cualquier variable física.

PRUEBAS AUTOMATICAS: Las computadoras pueden ser programadas para generar señales analógicas (a través de un DAC) que se necesitan para probar circuitos analógicos. La respuesta de la salida analógica del circuito de prueba normalmente se convertirá en un valor digital por un ADC y se alimentará a la computadora para ser almacenada, exhibida y algunas veces analizada.

RECONSTRUCCIÓN DE LA SEÑAL: En muchas aplicaciones se digitaliza una señal analógica lo cual significa que varios puntos sucesivos de ésta se convierten en su equivalente digital. Guardan en la memoria. Esta conversión se lleva a cabo con un convertidor analógico-digital (ADC). El DAC puede entonces utilizarse para convertir los datos digitales en memoria de regreso, un punto a la vez, a una señal analógica, reconstruyendo de esta manera la señal original. Esta combinación de digitalización y reconstrucción se emplea en los osciloscopios de almacenamiento digital, los sistemas de audio de disco compacto, y la grabación digital de cintas para audio.

CONVERSION A/D: Varios tipos de ADC emplean DACs como parte de su circuitería.

PROCEDIMIENTO Y MEDICIONES

Implemente el circuito de la figura DE-P06c.

Ajuste el Word Generator (Generador de palabra binaria) según los siguientes valores:

Address	Pattern	Trigger	Frequency
Edit 0000	Up Counter	Internal	100 Hz
Current 0000			
Initial 0000			
Final 00FF			

Valores iniciales del Osciloscopio:

CH-A 5 V/DIV	CH-B -- V/DIV	Time Base 0.50 S/div
Y position 0.00	Y position 0.00	X position 0.00
DC	DC	Y/T

Corra el programa

Observe la forma de onda en el osciloscopio y registre las mediciones

Señal en el CH-A, V max = Volts, F = Hz,

V del primer escalón = (conteste la pregunta 2 del cuestionario)

Complete la tabla de verdad (preguntas 4 y 5 del cuestionario)

Ecuaciones:

$V_o = (K)$ (entrada digital); donde K es un factor de proporcionalidad y es igual al voltaje del primer escalón.

CUESTIONARIO

1. ¿Cuál es la salida analógica del circuito?
2. ¿Cuál es la resolución de este convertidor?
3. ¿Por qué tenemos que agregar un op-amp a la salida de éste DAC?
4. ¿Cuál es el voltaje de cada escalón utilizando la ecuación de V_o ? (los resultados regístrelos en la tabla de verdad)
5. ¿Cuál es el voltaje de cada escalón leído en el osciloscopio? (las lecturas regístrelos en la tabla de verdad)
6. ¿Los resultados medidos con el osciloscopio son del orden esperado y por qué?
7. ¿Cómo podemos aumentar la resolución de un DAC?

Conclusiones (Interpretación de resultados, ¿se alcanzó el objetivo?, aplicaciones, etc.)

TABLA DE VERDAD
DAC, Fig. DE-P06c.

Decimal	B7 (MSB)	B6	B5	B4	B3	B2	B1	Bo (LSB)	V_o (Volts) (Ecuación)	V_o (Volts) (Osciloscopio)
0	0	0	0	0	0	0	0	0		
1	0	0	0	0	0	0	0	1		
2	0	0	0	0	0	0	1	0		
3	0	0	0	0	0	0	1	1		
4	0	0	0	0	0	1	0	0		
5	0	0	0	0	0	1	0	1		
6	0	0	0	0	0	1	1	0		
7	0	0	0	0	0	1	1	1		
--	--	--	--	--	--	--	--	--		
15	0	0	0	0	1	1	1	1		
--	--	--	--	--	--	--	--	--		
31	0	0	0	1	1	1	1	1		
--	--	--	--	--	--	--	--	--		
63	0	0	1	1	1	1	1	1		
--	--	--	--	--	--	--	--	--		
127	0	1	1	1	1	1	1	1		
--	--	--	--	--	--	--	--	--		
--	--	--	--	--	--	--	--	--		
255	1	1	1	1	1	1	1	1		



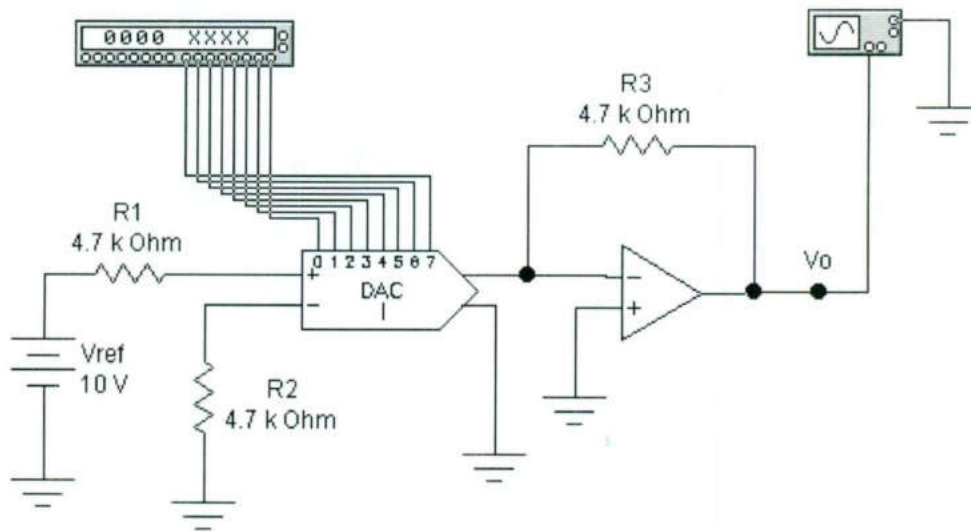


Fig. DE-P06c

Referencia:
Ronald J. Tocci, "Sistemas Digitales, Principios y Aplicaciones", Prentice Hall Hispanoamericana.

Prof. Ing. Sergio Zavaleta Guerrero, M. en I. Sergio Eduardo Cervantes Pérez.

ADC DE RAMPA DIGITAL

OBJETIVO

Implementar, analizar y observar el funcionamiento de un convertidor analógico-digital (ADC) de Rampa Digital.

Leer en su texto el tema sobre el ADC de Rampa Digital.

MARCO TEÓRICO

Una de las versiones más sencillas del ADC general de la figura 1 es la que emplea un contador binario como registro y permite que el reloj incremente el estado del contador un paso a la vez hasta que $V_{AX} < V_A$. Este tipo de convertidor recibe el nombre de *ADC de rampa digital* debido a que la forma de onda en V_{AX} es una rampa (en realidad, una escalera) como la que se muestra en la figura 2. Otro nombre con el que también se le conoce es *ADC tipo contador*.

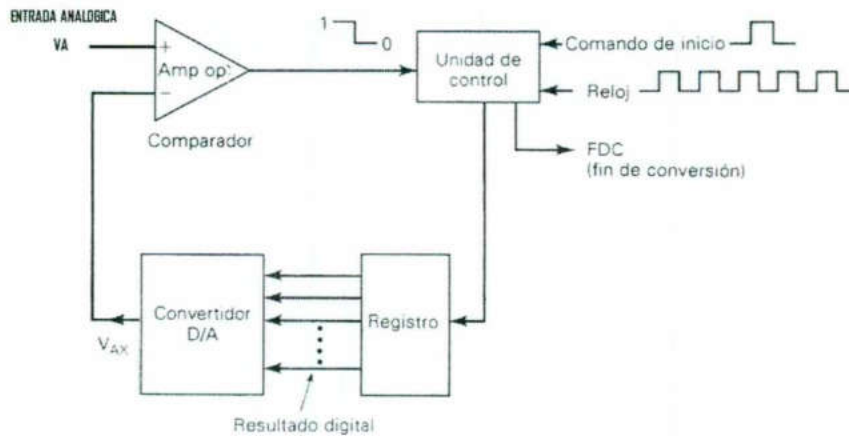


FIGURA 1

DIAGRAMA DE BLOQUES GENERAL DE UN ADC

La figura 2 es el diagrama de un ADC de rampa digital. Contiene un contador, un DAC, un comparador analógico y una compuerta AND de control. La salida del comparador también proporciona la señal de fin de conversión activa en BAJO, \overline{FCD} . Si suponemos que V_A , el voltaje analógico de entrada al convertidor, es positivo, la operación del mismo es a siguiente:

1. Se aplica el pulso INICIO para poner el contador en cero. El estado ALTO de INICIO también inhibe el paso de los pulsos de reloj por la compuerta AND y de aquí hacia el contador. 2
2. Cuando las entradas del DAC son todas cero, la salida de éste es $V_{AX}=0$ V.

3. Dado que $V_A > V_{AX}$, la salida del comparador, \overline{FCD} es ALTO.
4. Cuando INICIO regresa al estado BAJO, se habilita la compuerta AND y entonces los pulsos de reloj pasan hacia el contador.
5. A medida que el contador avanza, la salida del DAC, V_{AX} , aumenta un paso a la vez, como se muestra en la figura 7c.2 (b).
6. Este proceso continúa hasta que V_{AX} , alcanza un paso que excede a V_A por una cantidad igual o mayor que V_T (por lo general, de 10 a 100 μV). En ese momento \overline{FCD} cambia hacia el estado BAJO e inhibe el flujo de pulsos hacia el contador, motivo por el cual éste deja de contar.
7. El proceso de conversión está terminado, lo que es señalado por la transición de ALTO hacia BAJO de la señal \overline{FCD} ; el contenido del contador es la presentación digital de V_A .
8. El contador retiene el valor digital hasta que el siguiente pulso INICIO de comienzo otra vez al proceso de conversión.

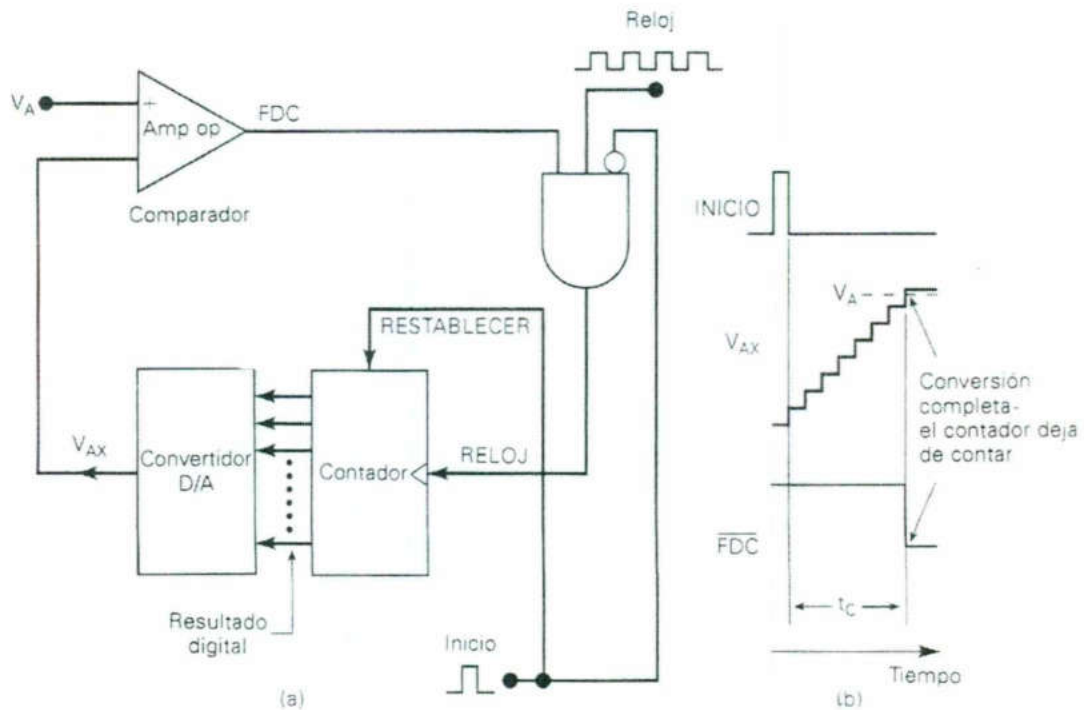


FIGURA 2
CONVERTIDOR ADC DE RAMPA DIGITAL

PROCEDIMIENTO Y MEDICIONES

Implemente el circuito de la figura DE-P7a.

Valores iniciales del Generador de Función:

Onda Cuadrada
Frecuencia 50 Hz
Duty Cycle 50
Amplitud 2.5 V
Offset 2.5

Valores iniciales del Osciloscopio:

CH-A 5 V/DIV	CH-B 1 V/DIV	Time Base 0.02 mS/div
Y position -3.00	Y position -1.00	X position 0.00
DC	DC	Y/T

Corra el programa

Observe la forma de onda en el osciloscopio

Señal en el CH-B, V del primer escalón = (conteste la pregunta 3 del cuestionario)

Ecuaciones:

$F = 1/T$, donde T es el periodo

CUESTIONARIO

1. ¿Qué significan las siglas ADC y que función desempeña este circuito?
2. ¿Cuál es el valor del voltaje analógico representado por V_a que se pretende digitalizar?
3. ¿Cuál es el voltaje del tamaño del escalón?
4. ¿Cuál es la resolución de este convertidor?
5. ¿Cuál fue el valor digital de la conversión del voltaje analógico V_a ?
6. ¿Cuál es la frecuencia del reloj?
7. ¿Cuántos pulsos se necesitaron para lograr la conversión?
8. ¿Cuánto tiempo se tardó en la conversión?
9. ¿Cuál es el voltaje analógico máximo que puede digitalizar de forma directa?
10. ¿Cuál sería el tiempo máximo de conversión? (de la pregunta 8).
11. ¿Explique el funcionamiento de este ADC?

Conclusiones (Interpretación de resultados, ¿se alcanzó el objetivo?, aplicaciones, etc.)



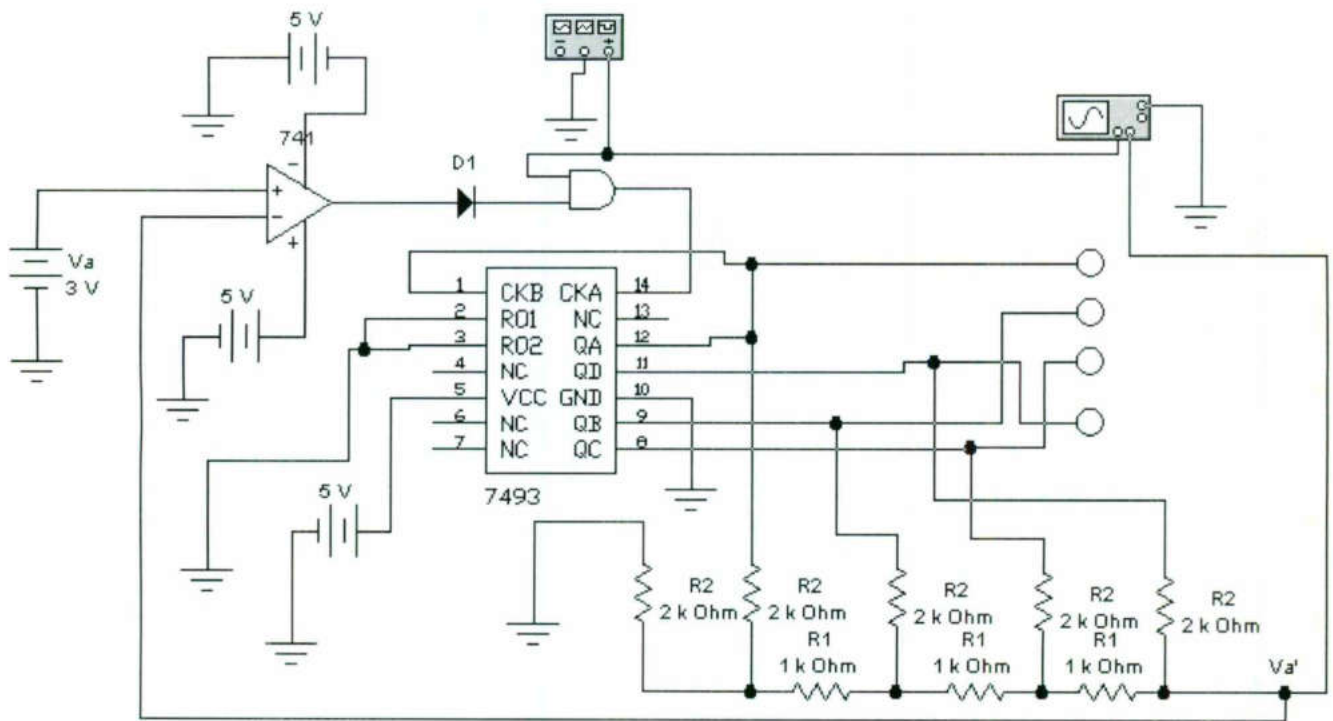


Fig. DE-P7a.

Referencia:

Ronald J. Tocci, "Sistemas Digitales, Principios y Aplicaciones", Prentice Hall Hispanoamericana.

Profs. Ing. Sergio Zavaleta Guerrero, M. en I. Sergio Eduardo Cervantes Pérez.

ADC DE APROXIMACIONES SUCESIVAS (SAC)

OBJETIVO

Implementar, analizar y observar el funcionamiento de un SAC como circuito integrado.

Leer en su texto el tema sobre el funcionamiento de un SAC como circuito integrado.

MARCO TEÓRICO

El convertidor de aproximaciones sucesivas es uno de los tipos de convertidor más utilizados. Tiene una circuitería más compleja que el ADC de rampa digital, pero un tiempo de conversión más pequeño. Además, los convertidores de aproximaciones sucesivas (CAS) tienen un tiempo fijo de conversión que no depende del valor de la señal analógica.

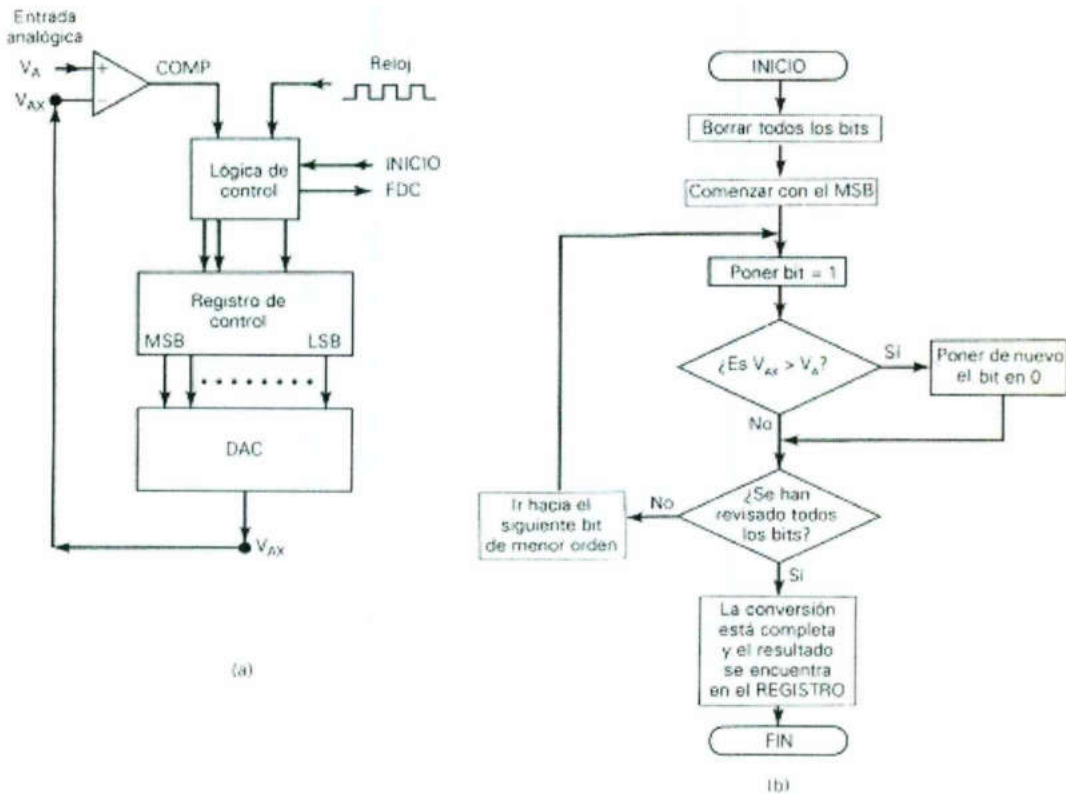


FIGURA 1
 ADC DE APROXIMACIONES SUCESIVAS: (a) DIAGRAMA SIMPLIFICADO; (b) DIAGRAMA DE FLUJO PARA LA OPERACIÓN

La configuración básica, mostrada en la figura 1(a), es similar a la del ADC de rampa digital. Sin embargo, el CAS no utiliza un contador para generar la entrada al DAC sino que emplea un registro. La lógica de control modifica bit por bit el contenido del registro hasta que el contenido de éste se conviene en el equivalente digital de la entrada analógica V_A dentro la resolución del convertidor. La secuencia básica de operación está dada por el diagrama de flujo de la figura 1 (b). Se muestra un convertidor sencillo de cuatro bits con un tamaño de paso igual a un volt. Aunque en la práctica muchos CAS tienen más bits y una resolución más pequeña que las del ejemplo, la operación será exactamente la misma.

Supongamos que la entrada analógica es $V_A=10.4$ V. La operación del convertidor comienza cuando la lógica de control borra todos los bits del registro y, con ello, los pone en 0; es así como $Q_3=Q_2=Q_1=Q_0=0$. Escribiremos esta condición como $[Q]=0000$. Lo anterior hace que la salida del DAC sea $V_{AX}=0$ V, como se indica en el tiempo t_0 del diagrama de temporización en la figura 2. Con $V_{AX} < V_A$, la salida del comparador es ALTO.

En el siguiente paso (tiempo t_1), la lógica de control pone el MSB del registro en 1, de modo que $[Q]=1000$. Esto hace que $V_{AX}=8$ V. Dado que $V_{AX} < V_A$, la salida COMP permanece en ALTO. Este nivel le indica a la lógica de control que la puesta del MSB no causó que V_{AX} excediera V_A ; por tanto, el MSB se mantiene en 1.

Ahora la lógica de control avanza hacia el siguiente bit, Q_2 . Lo pone en 1 para producir $[Q]=1100$ y con ello $V_{AX}=12$ V en t_2 . Dado que $V_{AX} > V_A$, la salida COMP cambia hacia el estado BAJO. Esto indica a la lógica de control que el valor de V_{AX} , es demasiado grande; por tanto, la lógica de control pone a Q_2 en cero en t_3 . De este modo, el contenido del registro regresa a 1000 y V_{AX} regresa a 8 V.

El siguiente paso ocurre en t_4 , donde la lógica de control pone en 1 el bit correspondiente a Q_1 de modo que $[Q]=1010$ y $V_{AX}=10$ V. Con $V_{AX} < V_A$, COMP es ALTO y le indica a la lógica de control que mantenga Q_1 en 1. El paso final ocurre en t_5 , que es donde la lógica de control pone el bit Q_0 en 1 con lo que $[Q]=1011$ y $V_{AX}=11$ V. Dado que $V_{AX} > V_A$, COMP cambia hacia el estado BAJO para indicar que V_{AX} es demasiado grande, y entonces la lógica de control pone de regreso a Q_0 en 0 en t_6 .

En ese punto, se han procesado todos los bits del registro, la conversión está completa y la lógica de control activa la señal de salida FDC para indicar que en el registro se encuentra el equivalente digital de V_A . Para este ejemplo, la salida digital correspondiente a $V_A=10.4$ es $[Q]=1010$. Observe que en realidad 1010 es equivalente a un voltaje de 10 V, el cual es menor que la entrada analógica; esta es una característica del método de aproximaciones sucesivas.

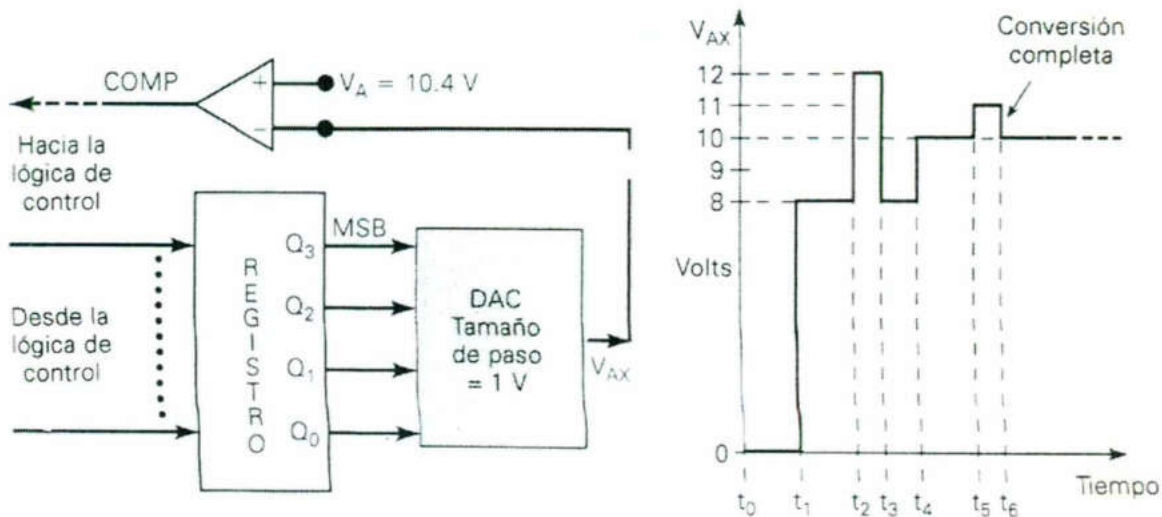


FIGURA 2
ILUSTRACIÓN DEL FUNCIONAMIENTO DE UN CAS DE 4 BITS UTILIZANDO UN DAC CON TAMAÑO DE PASO IGUAL CON 1 V Y $V_A=10.4$ V

PROCEDIMIENTO Y MEDICIONES

Implemente el circuito de la figura DE-P7c.

Valores iniciales del Generador de Función:

Onda Triangular
Frecuencia 500 Hz
Duty Cycle 50
Amplitud 5 V
Offset 5

Valores iniciales del Osciloscopio:

CH-A 5 V/DIV	CH-B 5 V/DIV	Time Base 0.20 mS/div
Y position 0.00	Y position 0.00	X position 0.00
DC	DC	Y/T

Corra el programa y observe la forma de onda en el osciloscopio.

Señal en el CH-B, V del primer escalón = (conteste la pregunta 2 del cuestionario)

Ahora cambie la Frecuencia del Generador de Función a 15 Hz para poder apreciar mejor los cambios en la salida digital.

Corra el programa y observe la salida digital, el número binario mayor corresponderá al máximo voltaje alcanzado por la señal analógica (conteste la pregunta 5 del cuestionario)

CUESTIONARIO

1. ¿Qué significan las siglas SAC y cual es la función que desempeña este circuito?
2. ¿Cuál es la resolución de este convertidor aproximadamente?
3. ¿Cuál es la frecuencia del reloj?
4. ¿Cuál es el voltaje analógico máximo que puede digitalizar de forma directa?
5. ¿Cuál es el número digital en Hexadecimal de la conversión de 10V de la señal analógica?
6. ¿Cuántos pulsos se necesitaron para lograr la conversión digital de 10V de la señal analógica?
7. ¿Cuánto tiempo se tardó el SAC en la conversión de 10V de la señal analógica?
8. ¿Qué significa EOC y que función desempeña?
9. ¿Qué significa OE y que función desempeña?
10. ¿Qué significa SOC?
11. ¿Qué significa +VREF ?
12. ¿Qué significa -VREF?
13. ¿Qué significa VIN?
14. ¿Qué significa D0 - D7?

Conclusiones (Interpretación de resultados, ¿se alcanzó el objetivo?, aplicaciones, etc.)



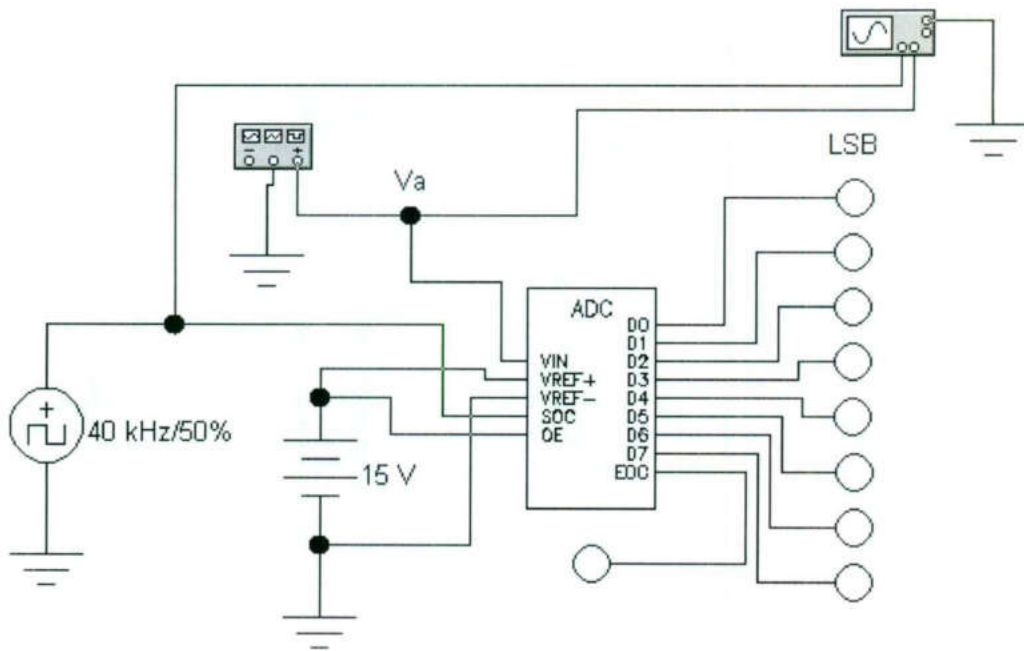


Fig. DE-P7c

Referencia:
Ronald J. Tocci, "Sistemas Digitales, Principios y Aplicaciones", Prentice Hall Hispanoamericana.

Profs. Ing. Sergio Zavaleta Guerrero, M. en I. Sergio Eduardo Cervantes Pérez.

MUESTREO Y RETENCION (SAMPLE AND HOLD)

OBJETIVO

Implementar, analizar y observar el funcionamiento de un circuito de muestreo y retención.

Leer en su texto el tema sobre el funcionamiento de un circuito de muestreo y retención.

MARCO TEORICO

Para convertir una señal analógica en digital se requiere de un proceso basado en cuatro fases: muestreo, retención, cuantificación y codificación.

Muestreo

Se trata de una técnica que consiste en tomar una serie de muestras de la amplitud instantánea de la señal a intervalos regulares de tiempo obteniendo de este modo una serie de pulsos modulados en amplitud (PAM) (Figura 1). La frecuencia de muestreo f_c debe permitir la reconstrucción completa de la señal original a partir de las muestras tomadas, lo que determina que dicha frecuencia sea al menos, el doble de la frecuencia máxima $f_{\max}(x(t))$ de la señal a muestrear $x(t)$, condición impuesta por el teorema de Nyquist y fundamento básico de la teoría de muestreo, que se representa en la expresión

$$f_c \geq 2f_{\max}(x(t))$$

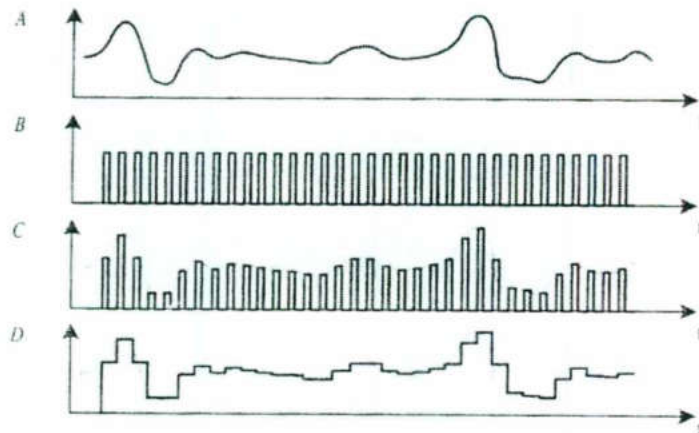


FIGURA 1 CRONOGRAMA DEL PROCESO DE MUESTREO Y RETENCION

Donde

- A.- Señal a muestrear $x(t)$
- B.- Señal muestreadora de frecuencia f_c
- C.- Señal A tras el proceso de muestreo
- D.- Señal C tras el proceso de retención

Retención

La tensión instantánea muestreada debe ser retenida entre dos impulsos consecutivos de muestreo para permitir que el circuito convertidor analógico-digital realice la conversión en el tiempo que precisa T_C . Las operaciones de muestreo y retención se obtienen a partir de circuitos específicos denominados de muestreo y retención (Sample and Hold) gobernados a partir del terminal V_{sh} , como se muestra en la Figura 2.

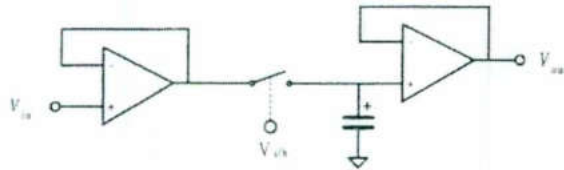


FIGURA 2 CIRCUITO BASICO DE MUESTREO Y RETENCIÓN

PROCEDIMIENTO Y MEDICIONES

Implemente el circuito de la figura DE-P7d.

Valores iniciales del Generador de Función:

Onda Senoidal
Frecuencia 100 Hz
Duty Cycle 50
Amplitud 2.5V
Offset 2.5

Valores iniciales del Osciloscopio:

CH-A 2 V/DIV	CH-B 2 V/DIV	Time Base 1.00 mS/div
Y position 0.00	Y position -3.00	X position 0.00
DC	DC	Y/T

Corra el programa
Observe la forma de onda en el osciloscopio

Coloque ahora los siguientes valores en el Osciloscopio:

CH-A 2 V/DIV	CH-B 5 V/DIV	Time Base 1.00 mS/div
Y position 0.00	Y position -2.00	X position 0.00
DC	DC	Y/T

Y conecte el CH-B a la salida del generador de pulsos, en el punto B.

Corra el programa
Observe la forma de onda en el osciloscopio

CUESTIONARIO

1. ¿Cuál es la frecuencia de muestreo de este circuito?
2. ¿Qué nos dice el teorema del muestreo?
3. ¿Estamos dentro de lo que marca este teorema?
4. ¿Para que se necesita muestrear la señal en algunos casos?
5. ¿Qué significan las siglas S-H?
6. ¿Qué significa muestrear?
7. ¿Explique el funcionamiento del circuito?

Conclusiones (Interpretación de resultados, ¿se alcanzó el objetivo?, aplicaciones, etc.)

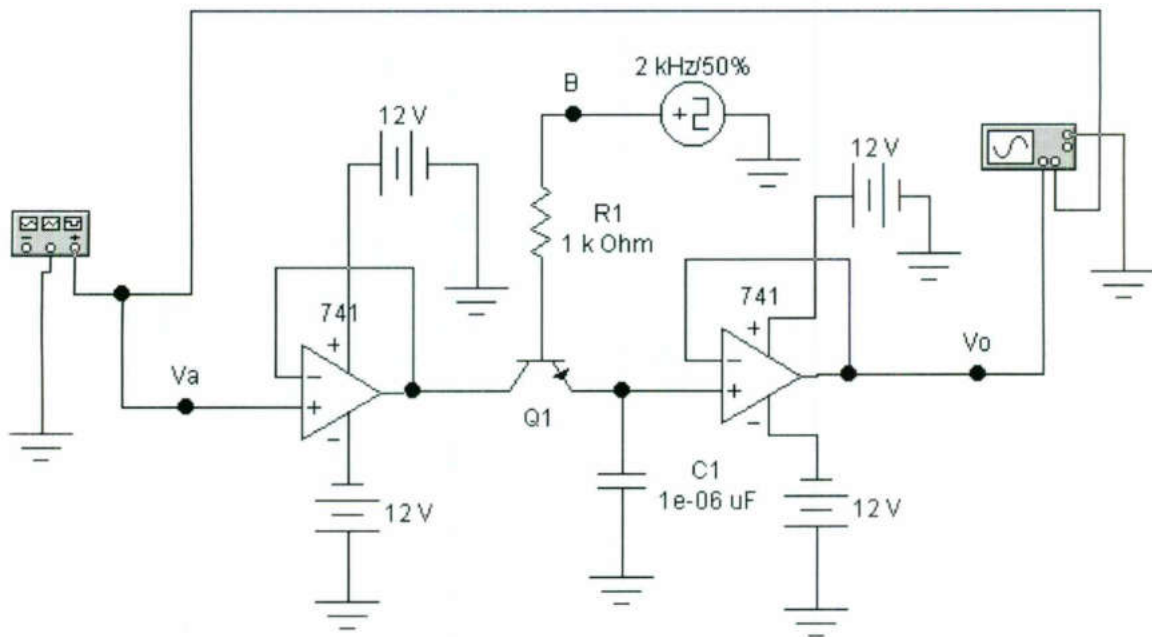


Fig. DE-P7d

Referencia:

Ronald J. Tocci, "Sistemas Digitales, Principios y Aplicaciones", Prentice Hall Hispanoamericana.

Profs. Ing. Sergio Zavaleta Guerrero, M. en I. Sergio Eduardo Cervantes Pérez.

COMPUERTA DE TRANSMISIÓN CMOS

OBJETIVO

Implementar, analizar y observar el funcionamiento de un interruptor bilateral CMOS.

Leer en su texto el tema sobre compuerta de transmisión bilateral CMOS.

MARCO TEORICO

Un circuito CMOS especial que no tiene contraparte TTL o ECL es la *compuerta de transmisión o interruptor bilateral*, el cual actúa esencialmente como un interruptor de un polo un tiro controlado por un nivel lógico de entrada. Esta compuerta de transmisión pasará señales ambas direcciones y es útil en aplicaciones digitales y analógicas.

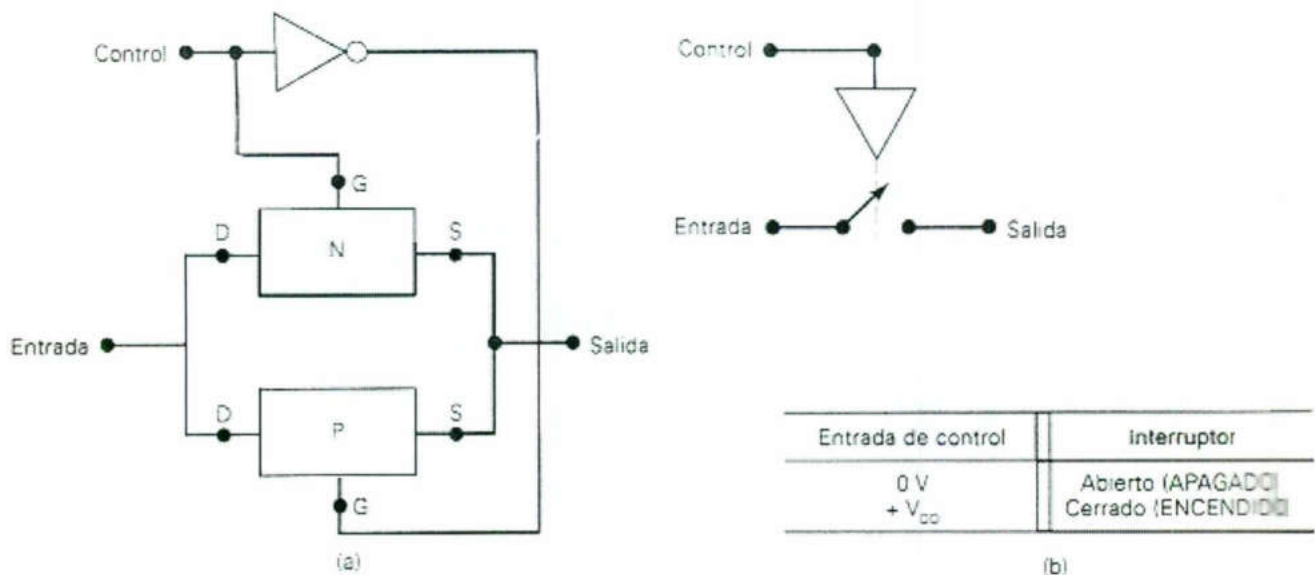


FIGURA 1

INTERRUPTOR BILATERAL CMOS (COMPUERTA DE TRANSMISIÓN)

La figura 1 (a) muestra la configuración básica del interruptor bilateral. Este consta de P-MOSFET y un N-MOSFET en paralelo, de modo que ambas polaridades del voltaje de entrada pueden ser cambiadas. La entrada CONTROL y su inverso se utilizan encender el interruptor (cerrado) y apagarlo (abierto). Cuando el CONTROL es ALTO ambos MOSFET se encienden y el interruptor está cerrado. Cuando el CONTROL es BAJO ambos MOSFET se apagan y el interruptor está abierto. Idealmente, este circuito opera como un relevador electromecánico. En la práctica, no obstante, no es un cortocircuito perfecto cuando el interruptor está cerrado; la resistencia del interruptor R_{ENT} es generalmente de 200 Ω . En el estado abierto, la resistencia del interruptor es muy grande, comúnmente de $10^{12} \Omega$, que para la mayor parte de los propósitos es un circuito abierto. El símbolo que aparece figura 1 (b) se utiliza para representar el interruptor bilateral. A este circuito se le llama interruptor *bilateral* puesto que las terminales de entrada y salida pueden ser intercambiadas. Las señales aplicadas a la entrada del interruptor pueden ser señales digitales o analógicas siempre y cuando estén dentro de los límites de 0 a V_{DD} volts. La figura 2 (a) muestra el diagrama lógico tradicional para el CI 4016, el cual contiene cuatro interruptores bilaterales, los cuales también se encuentran disponibles en la serie 74HC como un 74HC4016. Cada interruptor está controlado de independiente con su propia entrada de control. Por ejemplo, el estado ENCENDIDO/APAGADO del interruptor de la parte superior está controlado por la entrada $CONT_A$. Dado los interruptores son bidireccionales, cualquiera de sus terminales puede servir como en o salida, como lo señala la etiqueta.

El símbolo **IEEE/ANSI** para este CI aparece en la figura 2 (b). Cada rectángulo pequeño contiene un interruptor bilateral pero, como es costumbre, sólo se marca el rectángulo superior con la anotación IEEE para la dependencia interna. Al observar el rectángulo superior, se nota que la entrada de control tiene como etiqueta XI. El símbolo "X" se utiliza para denotar una entrada de control que maneja la transmisión bidireccional entre las terminales de entrada/salida que tienen una numeración similar. El "1" en la etiqueta XI indica que esta entrada controla la transmisión entre las terminales que tienen al 1 como etiqueta interna. Fuera del rectángulo se encuentra una flecha con dos cabezas sobre las terminales del interruptor para denotar su operación bidireccional. La "herradura" se utiliza para indicar que estas terminales pueden manejar señales analógicas y que, por tanto, no están restringidas solo a niveles digitales.

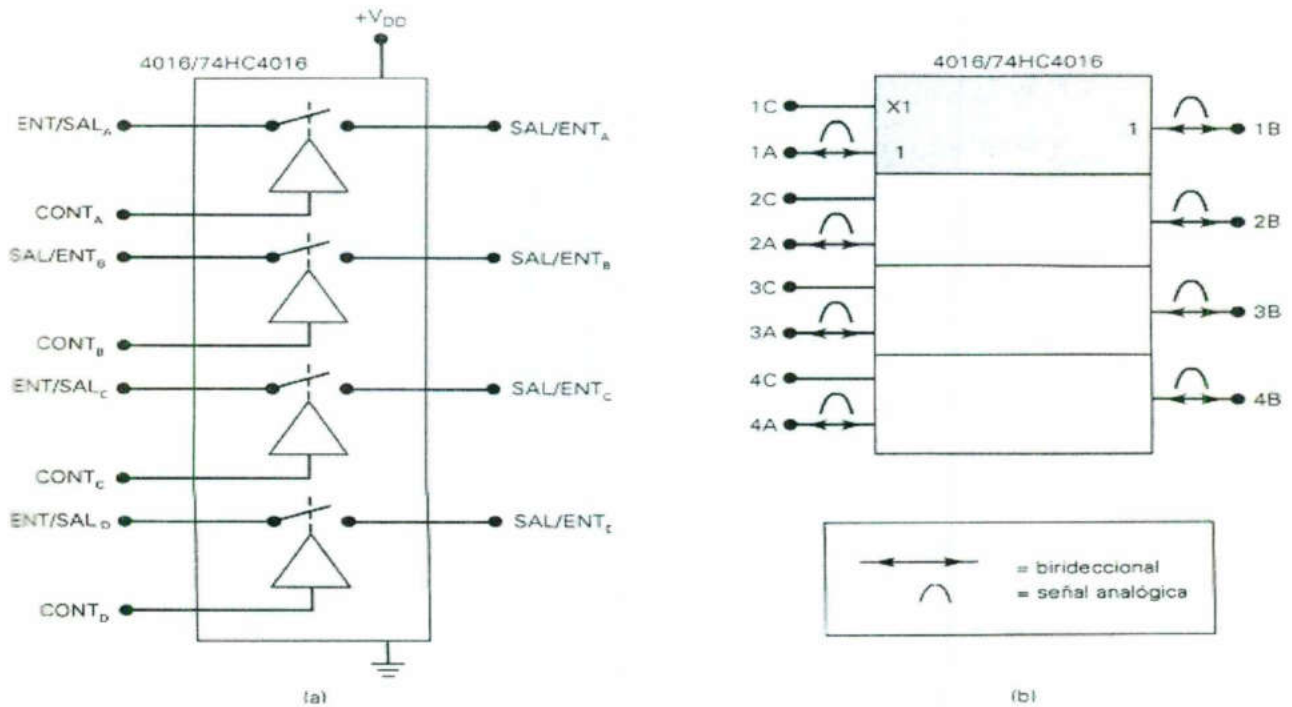


FIGURA 2

LOS CI 4016/74HC4016 CON CUATRO INTERRUPTORES BILATERALES (a) SIMBOLO LÓGICO; (b) SIMBOLO IEEE/ANSI

PROCEDIMIENTO Y MEDICIONES

Implementar el circuito de la Fig. DE-P8a

Valores iniciales del Osciloscopio:

CH-A 20 mV/DIV
Y position 1.00
DC

CH-B 20 mV/DIV
Y position 0.00
DC

Time Base 0.01 S/div
X position 0.00
Y/T

Observe las formas de onda en el osciloscopio y registre los voltajes de las señales de pico a pico:

$V_i =$

$V_o =$

Ahora cierre el interruptor S a +5V y observe las formas de onda en el osciloscopio y registre los voltajes de las señales de pico a pico:

$V_i =$

$V_o =$

CUESTIONARIO

1. ¿Cuál es el voltaje de pico a pico de la señal V_i cuando el interruptor S esta conectado a tierra?
2. ¿Cuál es el voltaje de pico a pico de la señal V_o cuando el interruptor S esta conectado a tierra?
3. ¿Cuál es el voltaje de pico a pico de la señal V_i cuando el interruptor S esta conectado a +5V?
4. ¿Cuál es el voltaje de pico a pico de la señal V_o cuando el interruptor S esta conectado a +5V?
5. ¿Existe alguna atenuación de señal a la salida V_o ?
6. ¿Explique el funcionamiento del circuito?

Conclusiones (Interpretación de resultados, ¿se alcanzó el objetivo?, aplicaciones, etc.)



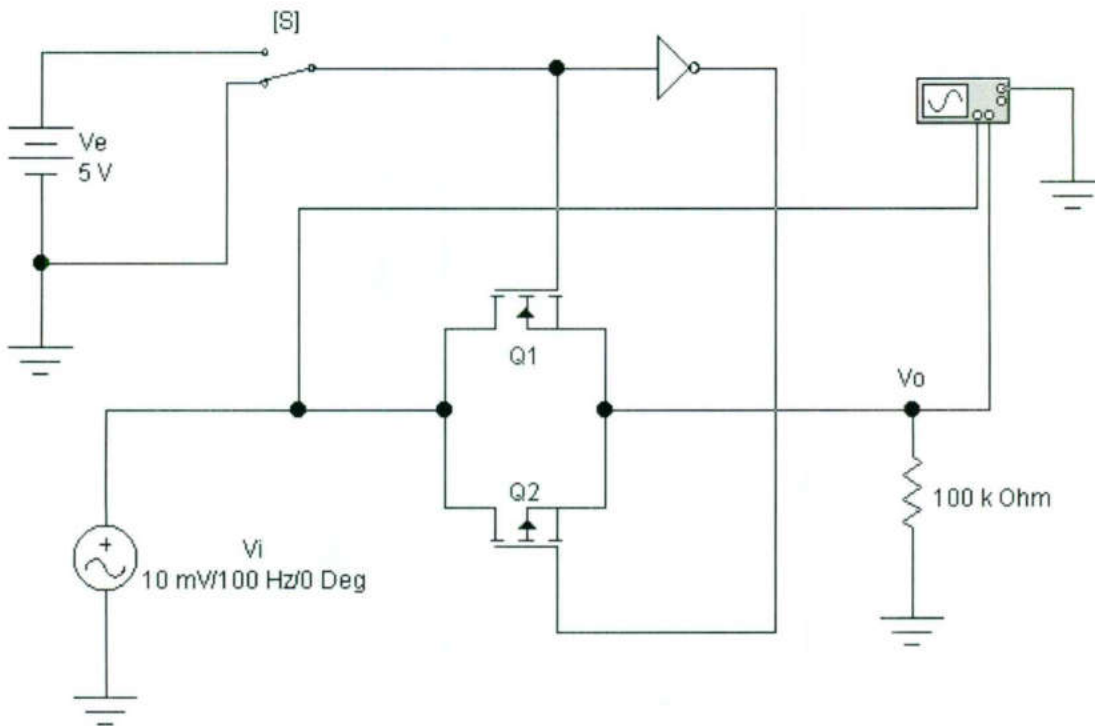


Fig. DE-P8a

Referencia:

Ronald J. Tocci, "Sistemas Digitales, Principios y Aplicaciones", Prentice Hall Hispanoamericana.

Profs. Ing. Sergio Zavaleta Guerrero. M. en I. Sergio Eduardo Cervantes Pérez.

CLOCK CON EL 555

OBJETIVO

Implementar, analizar y observar el funcionamiento del popular 555 en la configuración de generador de pulsos, multivibrador astable o de carrera libre.

Leer en su texto el tema sobre generadores de pulsos, multivibradores astables o de carrera libre.

MARCO TEORICO

Un circuito integrado analógico-digital popular es el versátil temporizador 555. Este circuito integrado está compuesto por una combinación de comparadores lineales y multivibradores biestables, *flip-flops*, digitales como se ilustra en la figura 1. El circuito completo por lo común está en un encapsulado de 8 terminales, como se especifica en la figura 1. Una conexión en serie de tres resistores establece los niveles de voltaje de referencia de los dos comparadores en $2V_{CC}/3$ y $V_{CC}/3$, la salida de estos comparadores inicia o reinicia la unidad flip-flop. Luego, la salida del circuito flip-flop se conecta mediante una etapa de amplificación de salida a una terminal externa. El flip-flop también opera un transistor interno del CI, el colector del transistor generalmente se mantiene en un nivel bajo para descargar al capacitor temporizador.

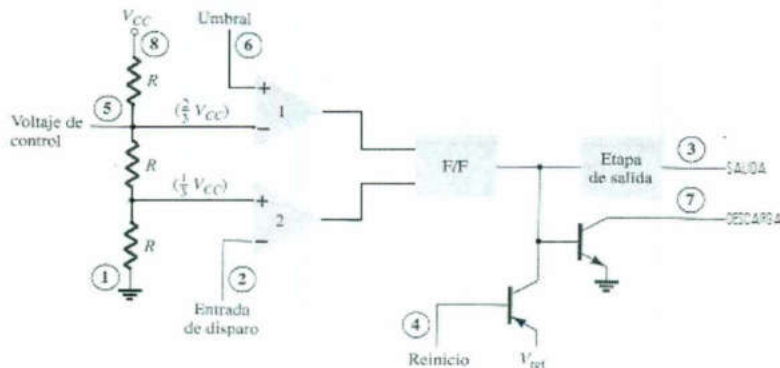


FIGURA 1
DETALLE DEL CI TEMPORIZADO 555

Una aplicación popular del CI temporizador 555 se encuentra como un multivibrador astable e circuito de reloj. El siguiente análisis de la operación del 555 como un circuito astable incluye los detalles de las distintas partes de la unidad así como la forma en la que se utilizan las rentes entradas y salidas. La figura 2 muestra un circuito astable construido mediante empleo de un resistor y de un capacitor externos para fijar el intervalo de temporización de la señal de salida.

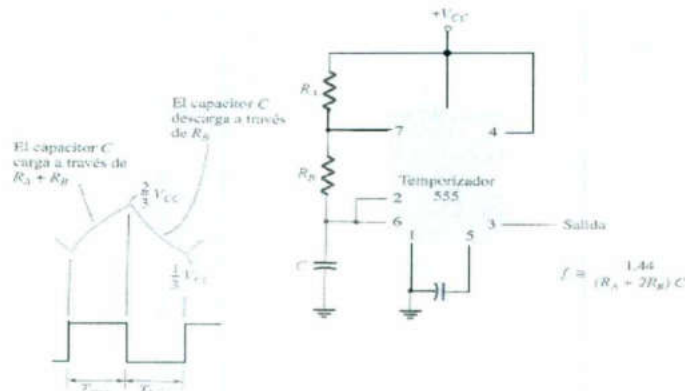


FIGURA 2
MULTIVIBRADOR ASTABLE QUE UTILIZA UN CI 555

El capacitor C se carga hacia V_{CC} mediante los resistores externos R_A y R_B . En referencia a la figura 2, el voltaje del capacitor se eleva hasta que llega a ser superior a $2V_{CC}/3$. Este voltaje es el voltaje de umbral en la terminal 6, el cual accionará al comparador 1 para que dispare el flip-flop de forma que la salida, terminal 3, vaya a nivel bajo. Además, el transistor de descarga se encenderá, lo que ocasionará que el capacitor se descargue a través de la terminal correspondiente, 7, y de R_B . El voltaje del capacitor luego disminuirá hasta que caiga por debajo del nivel de disparo ($V_{CC}/3$). El flip-flop se disparará de forma que la salida vuelva a ser alta y el transistor de descarga se apague, de manera que el capacitor pueda cargarse de nuevo mediante los resistores R_A y R_B hacia V_{CC} .

La figura 3 muestra las formas de onda del capacitor y de la salida que genera el circuito astable. El cálculo de los intervalos de tiempo durante los cuales la salida es alta o baja, puede efectuarse mediante las siguientes relaciones

$$T_{\text{alto}} \approx 0.7(R_A + R_B)C$$

$$T_{\text{bajo}} \approx 0.7R_B C$$

El periodo total será

$$T = \text{periodo} = T_{\text{alto}} + T_{\text{bajo}}$$

Entonces, la frecuencia del circuito astable se calculará por medio de:

$$f = \frac{1}{T} \approx \frac{1.44}{(R_A + 2R_B)C}$$

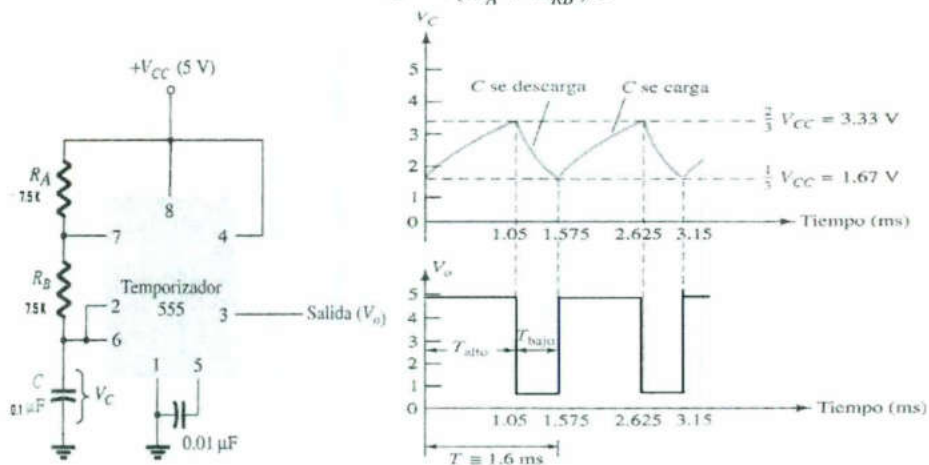


FIGURA 3
MULTIVIBRADOR ASTABLE(CIRCUITO Y FORMAS DE ONDA)

En aplicaciones como los osciladores, los generadores de pulsos, los generadores de rampas o señales cuadradas, los multivibradores monoestables, las alarmas contra robo y los monitores de voltaje, se requiere que el circuito produzca intervalos de temporización. Uno de los circuitos integrados mas populares para tal efecto es el 555, el cual puede funcionar lo mismo como multivibrador astable o de oscilación libre (ver figura 4), que como multivibrador monoestable o de un disparo (ver figura 5).

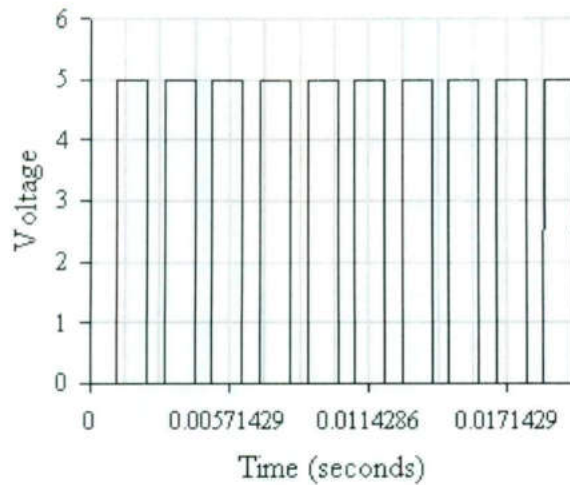


FIGURA 4

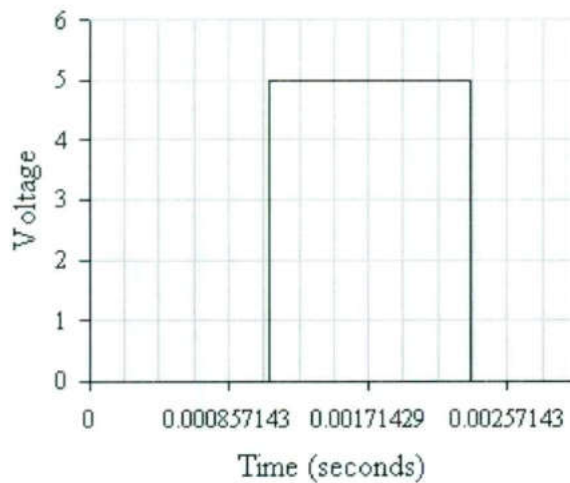


FIGURA 5

PROCEDIMIENTO Y MEDICIONES

Implemente el circuito de la figura DE-P8b.

Valores iniciales del Osciloscopio:

CH-A 2 V/DIV
Y position 0.00
DC

CH-B 2 V/DIV
Y position 0.00
DC

Time Base 1.00 mS/div
X position 0.00
Y/T

Observe la forma de onda en el osciloscopio y conteste el cuestionario.

Ecuaciones: $T_{ALTO} = 0.7 (R_A + R_B) C1$, $T_{BAJO} = 0.7 R_B C1$, $f = (1.44) / [(R_A + 2R_B) C1]$, $f = 1 / T$, Canal A. $V_{max} = (2/3) V_{cc}$, $V_{min} = (1/3) V_{cc}$, $f = 1 / T$, Canal B.

CUESTIONARIO

1. ¿A que valor está ajustado el potenciómetro R_B ?
2. ¿Cuanto tiempo permanece la señal del canal A en estado alto? (utilizando la ecuación teórica)
3. ¿Cuanto tiempo permanece la señal del canal A en estado alto? (medido con el osciloscopio)
4. ¿El resultado de la pregunta 3 es del orden esperado y por que?
5. ¿Cuanto tiempo permanece la señal del canal A en estado bajo? (utilizando la ecuación teórica)
6. ¿Cuanto tiempo permanece la señal del canal A en estado bajo? (medido con el osciloscopio)
7. ¿El resultado de la pregunta 6 es del orden esperado y por que?
8. ¿Cuál es el voltaje máximo de la señal en el canal B? (utilizando la ecuación teórica)
9. ¿Cuál es el voltaje máximo de la señal en el canal B? (medido con el osciloscopio)
10. ¿El resultado de la pregunta 9 es del orden esperado y por que?
11. ¿Cuál es la frecuencia de la señal en el canal A? (utilizando la ecuación teórica)
12. ¿Cuál es la frecuencia de la señal en el canal A? (medido con el osciloscopio)
13. ¿El resultado de la pregunta 12 es del orden esperado y por que?
14. ¿Qué frecuencia tiene la señal del canal B?
15. ¿Cuál es el voltaje máximo de la señal del canal A?
16. ¿Cuál es el voltaje mínimo de la señal del canal A?
17. ¿Qué forma de onda tiene la señal del canal A?
18. ¿Es simétrica?
19. ¿Tiene niveles TTL y por que?
20. ¿Cómo podemos variar la frecuencia de la señal y por que?

Conclusiones (Interpretación de resultados, ¿se alcanzó el objetivo?, aplicaciones, etc.)



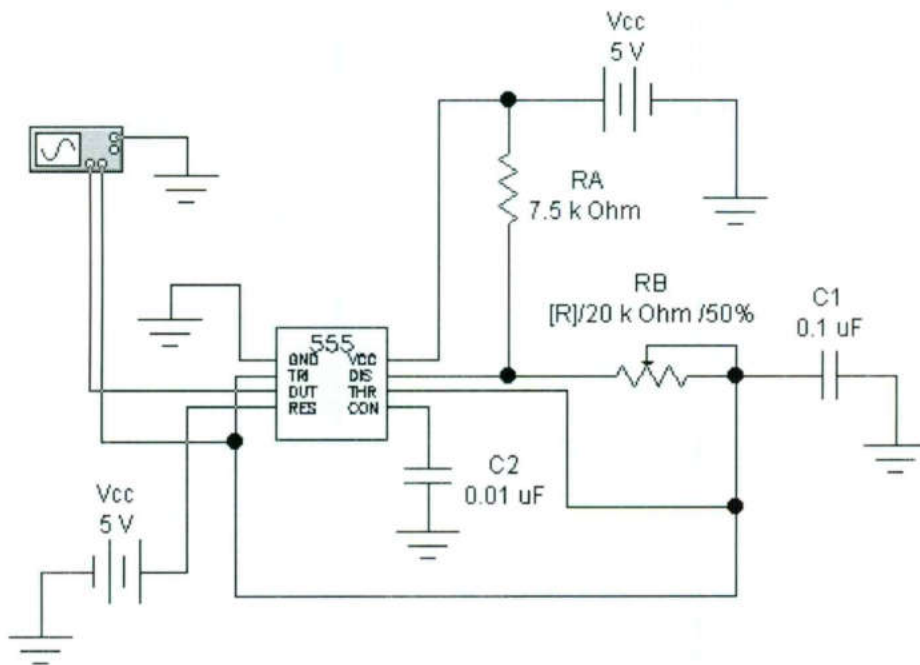


Fig. DE-P8b

Referencia:

Boylestad, Nashelsky, "ELECTRÓNICA, TEORÍA DE CIRCUITOS", Prentice Hall Hispanoamericana.

Profs. Ing. Sergio Zavaleta Guerrero, M. en I. Sergio Eduardo Cervantes Pérez.

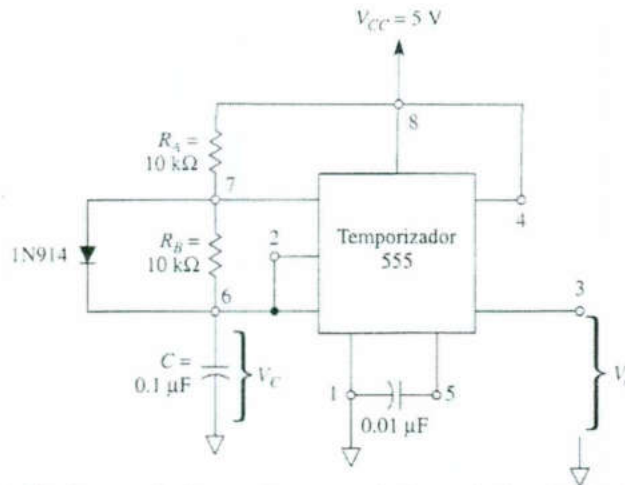
CLOCK 50% DUTY CYCLE CON EL 555

OBJETIVO

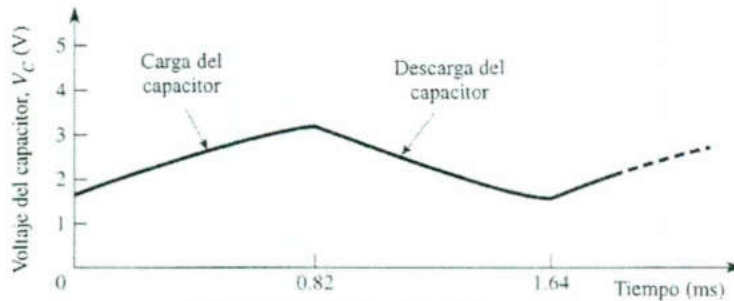
Implementar, analizar y observar el funcionamiento del popular 555 en la configuración de generador de pulsos, multivibrador astable o de carrera libre con 50% duty cycle.

Leer en su texto el tema sobre generadores de pulsos, multivibradores astables o de carrera libre.

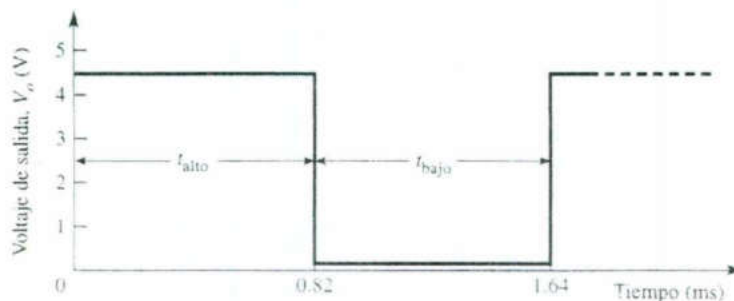
MARCO TEORICO



(a) Circuito temporizador que sirve para producir un ciclo de trabajo de 50 por ciento.



(b) Forma de onda del voltaje del capacitor.



(c) Forma de onda de salida.

FIGURA 1

MEDIANTE LA CONEXIÓN DE UN DIODO A TRAVÉS DE R_B SE PRODUCEN CICLOS DE TRABAJO DEL 50 %

A la relación del tiempo durante el cual la salida está en nivel bajo, t_{bajo} , dividido entre el periodo total T , se le conoce como ciclo de trabajo, o D . En forma de la ecuación:

$$D = \frac{t_{baja}}{T} = \frac{R_B}{R_A + 2R_B}$$

AMPLIACIÓN DEL CICLO DE TRABAJO

En la figura 1 se conecto un diodo en paralelo con R_B y de esta manera se obtiene un ciclo de trabajo igual o mayor al 50%. Ahora el capacitor se carga a través de R_A y del diodo y se descargará a través de R_B . Los tiempos correspondientes a la forma de onda de salida son:

$$\begin{aligned} T_{alto} &= 0.695 R_A C \\ T_{bajo} &= 0.695 R_B C \\ T &= 0.695 (R_A + R_B) C \end{aligned}$$

Las dos primeras ecuaciones indican que si $R_A = R_B$, el ciclo de trabajo es del 50%, como se puede observar en la figura 8c.1 (b) y (c).

PROCEDIMIENTO Y MEDICIONES

Implemente el circuito de la figura DE-P8c.

Valores iniciales del Osciloscopio:

CH-A	2 V/DIV	CH-B	2 V/DIV	Time Base	0.50 mS/div
	Y position 0.00		Y position 0.00		X position 0.00
	DC		DC		Y/T

Observe la forma de onda en el osciloscopio y conteste el cuestionario.

Ecuaciones:

$$T_{ALTO} = 0.7 R_B C_1, \quad T_{BAJO} = 0.7 R_B C_1, \quad T = 0.7 (R_A + 2R_B) C_1, \quad f = 1 / T, \quad \text{Canal A.}$$

$$V_{max} = (2/3) V_{cc}, \quad V_{min} = (1/3) V_{cc}, \quad f = 1 / T, \quad \text{Canal B.}$$

CUESTIONARIO

1. ¿A que valor está ajustado el potenciómetro R_B ?
2. ¿Cuanto tiempo permanece la señal del canal A en estado alto? (utilizando la ecuación teórica)
3. ¿Cuanto tiempo permanece la señal del canal A en estado alto? (medido con el osciloscopio)
4. ¿El resultado de la pregunta 3 es del orden esperado y por que?
5. ¿Cuanto tiempo permanece la señal del canal A en estado bajo? (utilizando la ecuación teórica)
6. ¿Cuanto tiempo permanece la señal del canal A en estado bajo? (medido con el osciloscopio)
7. ¿El resultado de la pregunta 6 es del orden esperado y por que?
8. ¿Cuál es el voltaje máximo de la señal en el canal B? (utilizando la ecuación teórica)
9. ¿Cuál es el voltaje máximo de la señal en el canal B? (medido con el osciloscopio)
10. ¿El resultado de la pregunta 9 es del orden esperado y por que?
11. ¿Cuál es la frecuencia de la señal en el canal A? (utilizando la ecuación teórica)
12. ¿Cuál es la frecuencia de la señal en el canal A? (medido con el osciloscopio)
13. ¿El resultado de la pregunta 12 es del orden esperado y por que?
14. ¿Qué frecuencia tiene la señal del canal B?
15. ¿Cuál es el voltaje máximo de la señal del canal A?
16. ¿Cuál es el voltaje mínimo de la señal del canal A?



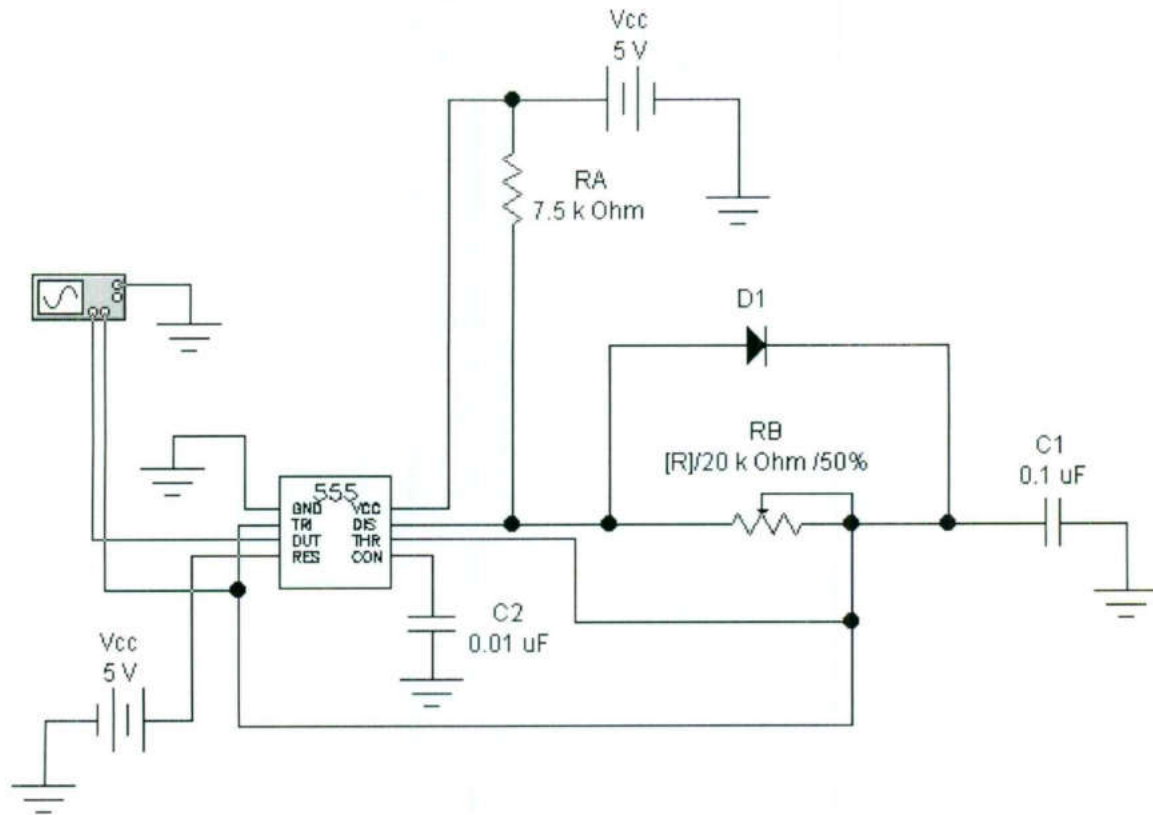


Fig. DE-P8c

Referencia:

Boylestad, Nashelsky, "ELECTRÓNICA, TEORÍA DE CIRCUITOS", Prentice Hall Hispanoamericana.

Profs. Ing. Sergio Zavaleta Guerrero, M. en I. Sergio Eduardo Cervantes Pérez.



ONE SHOT NO REDISPARABLE CON EL 555

OBJETIVO

Implementar, analizar y observar el funcionamiento del popular 555 en la configuración de one shot o multivibrador monoestable.

Leer en su texto el tema sobre generadores de pulsos, multivibradores monoestable con el 555.

MARCO TEÓRICO

El temporizador 555 puede también emplearse como un circuito multivibrador monoestable o de disparo único, como se observa en la figura 1. Cuando la señal de entrada de disparo se vuelve negativa, ésta acciona el disparo único, lo que provoca que la salida en la terminal 3 (salida) se vuelva alta durante un periodo.

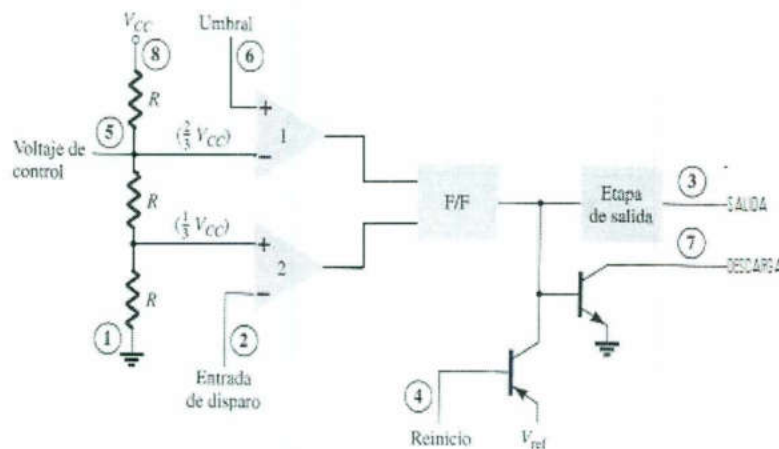
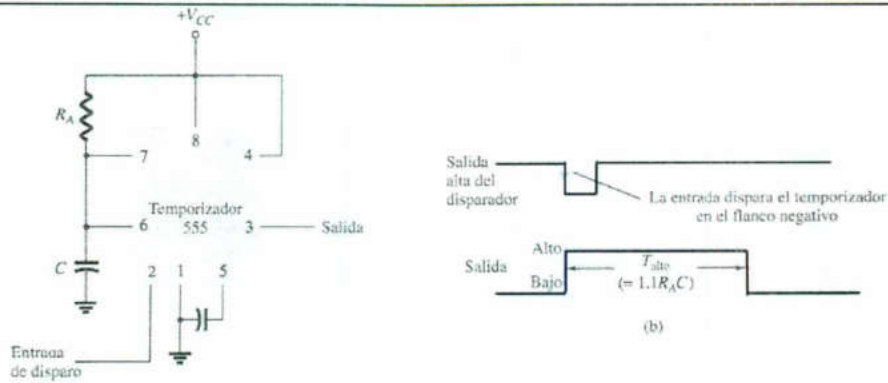


FIGURA 1

De vuelta a la referencia de la figura 1, el borde negativo de la entrada de disparo ocasiona que el comparador 2 active al flip-flop, lo que provoca que la salida en la terminal 3 vaya al nivel alto. El capacitor C se cargará hasta V_{CC} mediante el resistor R_A . Durante el intervalo de carga, la salida permanece en el nivel alto. Cuando el voltaje a través del capacitor alcance el nivel de umbral de $2V_{CC}/3$, el comparador 1 accionará el Flip-flop lo que ocasionará que la salida vaya al nivel bajo. El transistor de descarga también pasa a nivel bajo, ocasionando que el capacitor permanezca cercano a 0V hasta que se dispare nuevamente.

La figura 2 muestra la señal de disparo de entrada y la forma de onda de salida resultante para el temporizador 555 que opera como disparo único. Los periodos para este circuito pueden ir desde microsegundos hasta varios segundos, esto hace que este CI resulte útil para un rango de aplicaciones.



$$T_{alto} = 1.1 R_A C$$

FIGURA 2
OPERACIÓN DEL TEMPORIZADOR 555 COMO MULTIVIBRADOR MONOESTABLE O DISPARO UNICO (CIRCUITO Y FORMAS DE ONDA)

PROCEDIMIENTO Y MEDICIONES

Implemente el circuito de la figura DE-P9b.

Valores iniciales del Osciloscopio:

CH-A 2 V/DIV

Y position 0.00

DC

CH-B 2 V/DIV

Y position -3.00

DC

Time Base 0.50 mS/div

X position 0.00

Y/T

Observe la forma de onda en el osciloscopio y conteste el cuestionario.

Ecuaciones:

$$T_{ALTO} = (1.1) (R_A C)$$

CUESTIONARIO

1. ¿Cuanto tiempo permanece la señal del canal B en estado alto? (utilizando la ecuación teórica)
2. ¿Cuanto tiempo permanece la señal del canal B en estado alto? (medido con el osciloscopio)
3. ¿El resultado de la pregunta 2 es del orden esperado y por que?

Conclusiones (Interpretación de resultados, ¿se alcanzó el objetivo?, aplicaciones, etc.)

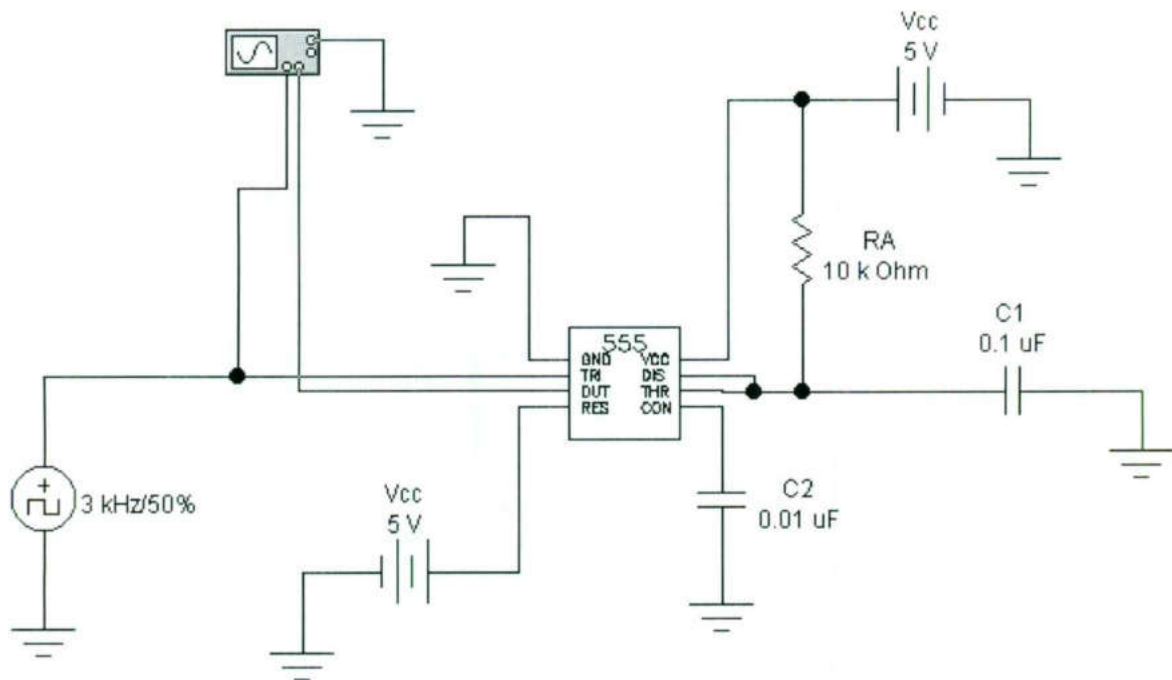


Fig. DE-P9b

Referencia:

Boylestad, Nashelsky, "ELECTRONICA, TEORIA DE CIRCUITOS", Prentice Hall Hispanoamericana.

Prof. Ing. Sergio Zavaleta Guerrero, M. en I. Sergio Eduardo Cervantes Pérez.

INTERFACE DE POTENCIA DE DC CON BJT**OBJETIVO**

Implementar, analizar y observar el funcionamiento de un BJT como interface de potencia para controlar una lámpara de DC.

Leer en su texto el tema sobre transistores BJT en la configuración de interruptor.

MARCO TEORICO*El transistor como interruptor*

Además de su uso en amplificadores para señales variables en el tiempo, el transistor puede ser usado como interruptor. El transistor no duplica exactamente la acción de un interruptor de contactos mecánicos, pero presenta ciertas ventajas sobre estos, como por ejemplo, no hay rebotes de los contactos, no hay chisporroteo entre los mismos, no hay desgaste mecánico, no hay calibración de la apertura de los contactos, no hay partes móviles que se puedan desajustar, el tamaño es reducido, etc. La figura 1 muestra un diagrama esquemático donde el transistor es empleado como interruptor.

El voltaje de entrada V_{in} controla la operación del transistor y determina cuando el transistor actúa como interruptor abierto impidiendo el flujo de corriente por la carga, o como interruptor cerrado permitiendo el flujo de corriente por la carga.

Cuando el voltaje V_{in} es bajo o no hay voltaje, no hay suficiente flujo de corriente o no hay corriente en la unión base – emisor del transistor, con una corriente de base nula o insuficiente, no hay corriente entre el colector y el emisor, y por lo tanto no circula corriente por la carga, sin embargo el transistor BJT tiene que soportar entre el colector y emisor el voltaje de alimentación V_{cc} el cual esta siempre presente. Cuando el transistor opera de esta manera se dice que esta en corte, o sea que actúa como interruptor abierto.

Cuando el voltaje V_{in} de la entrada es suficientemente alto o la resistencia R_B suficientemente baja para hacer circular la corriente necesaria en la unión base – emisor del transistor, esto ocasionará que circule corriente por el colector – emisor del transistor, y por consiguiente circulará también corriente por la carga, por lo tanto el transistor tendrá que soportar la corriente que consume la carga, en este caso la caída de voltaje entre colector y emisor del transistor BJT es de aproximadamente 0.2 V. Cuando el transistor opera de esta manera se dice que está en saturación, o sea que actúa como interruptor cerrado.

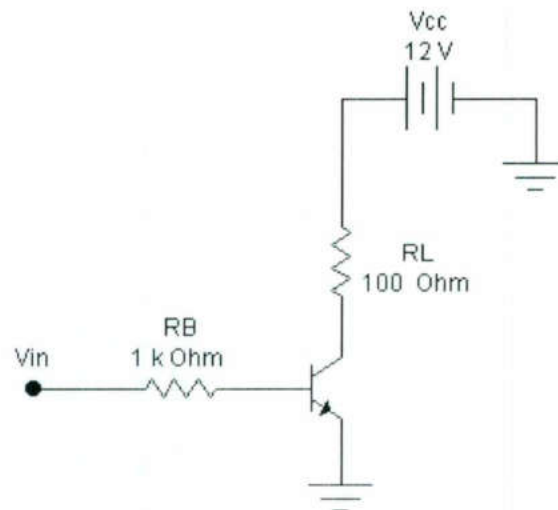


Fig. 1

PROCEDIMIENTO Y MEDICIONES

Implemente el circuito de la figura EP-P10a

Valores iniciales del Osciloscopio:

CH-A 5 V/DIV	CH-B 5 V/DIV	Time Base 0.20 S/div
Y position 0.00	Y position -2.00	X position 0.00
DC	DC	Y/T

Observe la forma de onda en el osciloscopio y registre las mediciones.

Señal A, $V_{pp} =$ Volts, $F =$ Hz, Forma de onda =

Señal B, $V_{pp} =$ Volts, $F =$ Hz, Forma de onda =

Ecuaciones:

$$P = VI$$

CUESTIONARIO

1. ¿Cuál es el voltaje de funcionamiento de la lámpara LP1?
2. ¿Qué corriente consume la lámpara LP1? (utilice la ecuación)
3. ¿Qué voltaje tiene que soportar el BJT entre Colector y Emisor?
4. ¿Qué corriente tiene que soportar el BJT entre Colector y Emisor?
5. ¿Qué características eléctricas máximas debe de tener este BJT?
6. ¿Cuál es el voltaje entre Colector y Emisor cuando el transistor esta a corte? (utilice el Canal A del osciloscopio)
7. ¿Cuál es el voltaje entre Colector y Emisor cuando el transistor esta a saturación? (utilice el Canal A del osciloscopio)

Conclusiones (Interpretación de resultados, ¿se alcanzó el objetivo?, aplicaciones, etc.)



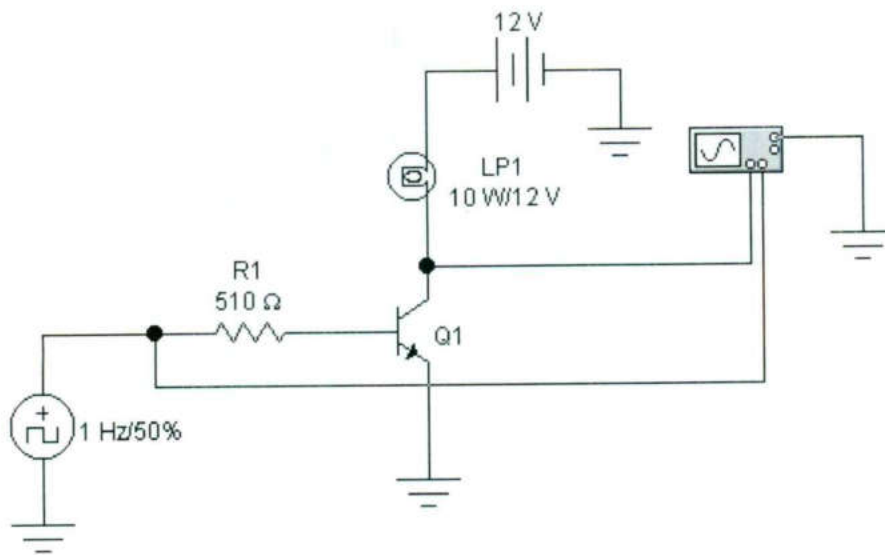
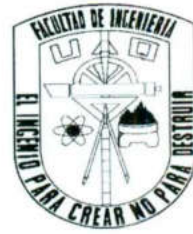


Fig. EP-P10a

Referencia:

Maloney, Timothy J., *Electrónica Industrial Moderna*, Prentice hall-Pearson

Profs. Ing. Sergio Zavaleta Guerrero, M. en I. Sergio Eduardo Cervantes Pérez.

INTERFACE DE POTENCIA DE AC CON RELEVADOR

OBJETIVO

Implementar, analizar y observar el funcionamiento de un BJT como interface de potencia para controlar una lámpara de AC.

Leer en su texto el tema sobre Relevadores y transistores BJT en la configuración de interruptor.

MARCO TEÓRICO

MANEJADOR DE RELEVADOR

Esta aplicación es de alguna manera una continuación del análisis presentado para los diodos sobre cómo es posible minimizar los efectos del impulso inductivo mediante un diseño piado. En la figura 1 (a), se emplea un transistor para establecer la corriente necesaria para activar el relevador en el circuito del colector. Sin entrada en la base del transistor, tanto la corriente de base, la corriente de colector y la corriente de la bobina son esencialmente de 0 A y el relevador permanecerá en el estado inactivo, no energizado (normalmente abierto). Sin embargo, cuando se aplica un pulso positivo en la base, el transistor se encenderá, estableciendo suficiente corriente a través de la bobina del electroimán para cerrar al relevador. Pueden surgir problemas cuando la señal de la base se desconecta para apagar al transistor y desactivar al relevador. Idealmente, la corriente a través de la bobina y del transistor caerá rápidamente a cero, el brazo del relevador se liberará y el relevador simplemente permanecerá inactivo hasta la siguiente señal. Sin embargo, la corriente a través de la bobina no puede cambiar instantáneamente, y que de hecho, mientras más rápido cambie, mayor será el voltaje inducido a través de la bobina como lo define $L(di_L/dt)$. En este caso, la corriente que cambia rápidamente a través de la bobina, desarrollará un voltaje mayor a través de la bobina con la polaridad que se muestra en la figura 1(a) y se presentará directamente a través de la salida del transistor. Es probable que su magnitud exceda los niveles nominales máximos del transistor, y el semiconductor quedará dañado permanentemente. El voltaje a través de la bobina no permanecerá en su nivel de conmutación más alto sino que oscilará como se muestra, basta que su nivel caiga a cero a medida que el sistema se asiente.

Esta acción destructiva puede anularse al colocar un diodo a través de la bobina como muestra en la figura 1 (b). Durante el estado de encendido del transistor, el diodo se encuentra en polarización inversa, permaneciendo como un circuito abierto sin afectar. Sin embargo cuando el transistor se apaga, el voltaje a través de la bobina se invertirá y polarizará de f directa al diodo, encendiéndolo. La corriente a través del inductor establecida durante el estado de encendido del transistor podrá continuar fluyendo a través del diodo, eliminando el cambio severo en el nivel de corriente. Debido a que la corriente inductiva se transfiere al diodo de forma prácticamente instantánea una vez que el estado de apagado se establece, el diodo debe tener un valor nominal de corriente equivalente a la corriente a través del inductor y del transistor cuando se encuentre en el estado encendido. Eventualmente, por causa de los elementos resistivos en la malla, que incluyen la resistencia de las vueltas del devanado de la bobina y al diodo mismo, la variación a alta frecuencia (rápida oscilación) del nivel de voltaje a través de la bobina decaerá a cero, y el sistema se asentará.

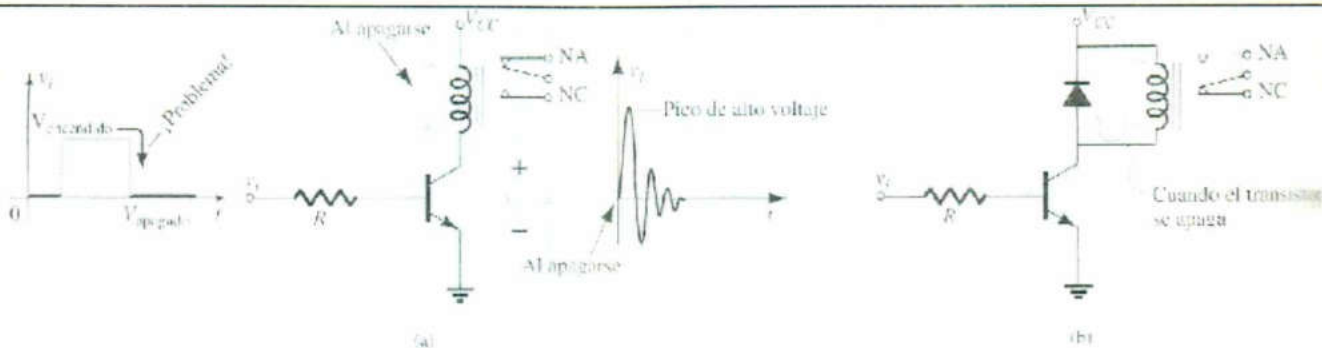


FIGURA 1
MANEJADOR DE RELEVADOR (a) CON AUSENCIA DE DISPOSITIVO DE PROTECCIÓN
(b) CON UN DIODO A TRAVÉS DE LA BOBINA DEL RELEVADOR

Transistor interruptor

En la figura 2 (a), se emplea un transistor como un interruptor para controlar los estados de encendido y apagado de una lámpara eléctrica en su colector. Cuando el interruptor se encuentra en la posición de encendido, tenemos una situación de polarización fija donde el voltaje base-emisor se encuentra en su nivel de 0.7 V y la corriente de base la controlan el resistor R_1 y la impedancia de entrada del transistor. La corriente a través de la lámpara será entonces de beta veces la corriente de la base y la lámpara encenderá. Sin embargo, puede surgir un problema si la lámpara no se ha encendido por un tiempo. Cuando una lámpara se prende por primera vez, su resistencia es muy baja, aun cuando ésta se incrementa rápidamente a medida que la lámpara permanezca encendida. Esto puede causar un breve nivel alto de la corriente del colector que con el tiempo podría dañar a la lámpara y al transistor. En la figura 2 (b), por ejemplo, se incluye la recta de carga para la misma red, con una resistencia en frío y en caliente para la lámpara. La corriente de base es determinada por el circuito de la base, la intersección con la recta de carga ocasiona una corriente mayor para la lámpara en frío. Cualquier problema con respecto al nivel de encendido puede corregirse al insertar un pequeño resistor adicional en serie con la lámpara, como se muestra en la figura 2 (c), sólo para asegurar un límite en la sobrecarga inicial de corriente cuando la lámpara se enciende por primera vez.

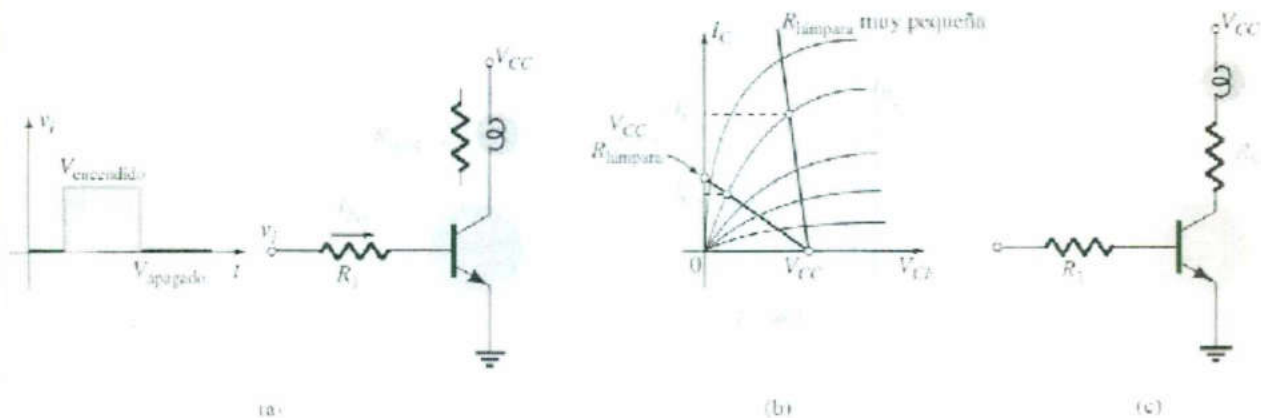


FIGURA 2
UTILIZACIÓN DEL TRANSISTOR COMO UN INTERRUPTOR PARA CONTROLAR LOS ESTADOS DE ENCENDIDO-APAGADO DE UNA LÁMPARA (a) RED, (b) EFECTO DE UNA RESISTENCIA BAJA DE LA LÁMPARA SOBRE LA CORRIENTE DEL COLECTOR
(c) RESISTOR LIMITADOR

PROCEDIMIENTO Y MEDICIONES

Implemente el circuito de la figura DE-P10b.

Valores iniciales del Osciloscopio:

CH-A 5 V/DIV
Y position -3.00
DC

CH-B 100 V/DIV
Y position 0.00
DC

Time Base 0.10 S/div
X position 0.00
Y/T

Observe la forma de onda en el osciloscopio y registre las mediciones.

Señal A, $V_{pp} =$ Volts, $F =$ Hz, Forma de onda =

Señal B, $V_{pp} =$ Volts, $F =$ Hz, Forma de onda =

Ecuaciones:

$$P = VI$$

CUESTIONARIO

1. ¿Cuál es el voltaje rms de funcionamiento de la lámpara LP1?
2. ¿Cuál es el voltaje de pico de funcionamiento de la lámpara LP1?
3. ¿Qué corriente consume la lámpara LP1? (utilice la ecuación)
4. ¿Qué voltaje tienen que soportar los contactos del relevador K1?
5. ¿Qué corriente tienen que soportar los contactos del relevador K1?
6. ¿Con qué voltaje funciona la bobina del relevador?
7. ¿Con qué corriente funciona la bobina del relevador?
8. ¿Qué voltaje tiene que soportar el BJT?
9. ¿Qué corriente tiene que soportar el BJT?
10. ¿Qué características eléctricas máximas debe de tener este BJT?
11. ¿Qué función desempeña el diodo D1?

Conclusiones (Interpretación de resultados, ¿se alcanzó el objetivo?, aplicaciones, etc.)



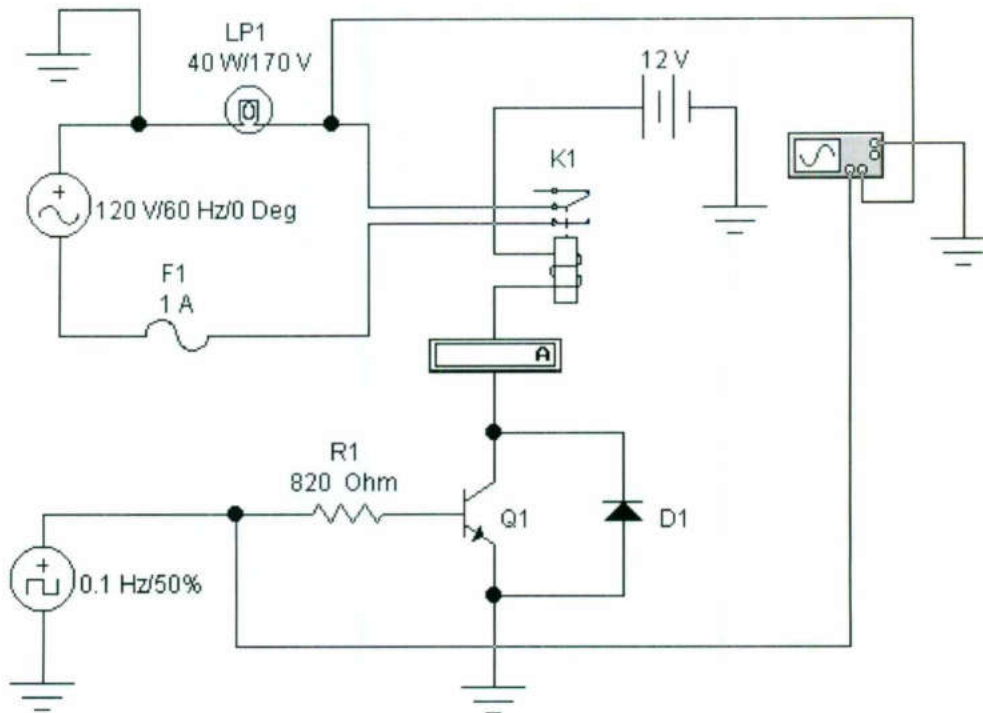


Fig. DE-P10b

Referencia:

Boylestad, Nashelsky, "ELECTRONICA, TEORIA DE CIRCUITOS", Prentice Hall Hispanoamericana.

Profs. Ing. Sergio Zavaleta Guerrero. M. en I. Sergio Eduardo Cervantes Pérez.

INTERFACE DE POTENCIA DE AC CON SCR

OBJETIVO

Implementar, analizar y observar el funcionamiento de un Rectificador Controlado de Silicio controlando una lámpara en la modalidad de media onda.

Leer en su texto el tema sobre el funcionamiento de un Rectificador Controlado de Silicio en AC.

MARCO TEORICO

El circuito típico de control de puerta más simple, algunas veces denominado circuito de disparo, se muestra en la Figura 1. Este es un ejemplo de utilización de la misma fuente de voltaje para alimentar ambos circuitos, el circuito de control de puerta y el circuito de carga. Esta modalidad es muy común en circuitos con SCR.

En la Figura 1, si la fuente es ac, el funcionamiento es el siguiente:

Cuando el interruptor está abierto, no es posible la circulación de corriente hacia la puerta. El SCR nunca pasará a CONDUCCION, de modo que esencialmente es un circuito abierto en serie con la carga. Por tanto, la carga está desenergizada.

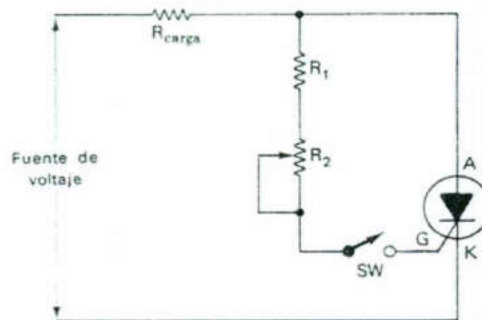


FIGURA 1 CIRCUITO SIMPLE DE DISPARO PARA UN SCR.

Cuando se cierra SW, habrá corriente hacia la puerta cuando la fuente de voltaje sea positiva. El ángulo de disparo está determinado por la posición de R_2 , la resistencia variable. Si R_2 es baja, la corriente de puerta será suficientemente grande para cebar el SCR cuando la magnitud de la fuente de voltaje sea baja. Por tanto, el ángulo de disparo será pequeño y la magnitud del promedio de la corriente por la carga será grande. Si R_2 es alta, la fuente de voltaje debe subir a un valor alto para poder entregar suficiente corriente de puerta para cebar el SCR. Esto aumenta el ángulo de disparo y reduce la magnitud del promedio de la corriente de carga.

El propósito de R_1 es el de mantener algún valor fijo de resistencia en el terminal en caso que R_2 sea puesta en cero. Esto es necesario para proteger la puerta de sobrecorrientes. R_1 determina también el mínimo ángulo de disparo. En algunos casos se inserta un diodo en serie con la puerta para proteger la unión puerta-cátodo contra voltajes inversos altos. Una desventaja de este circuito de disparo simple es que el ángulo de disparo puede ajustarse solamente de 0° a 90° . Este hecho puede entenderse si nos referimos a la Figura 2, en la cual se muestra que la corriente de puerta tiende a ser una onda senoidal en fase con el voltaje a través del SCR.

En la Figura 2 (a), i_G apenas si alcanza a i_{GT} , la corriente de puerta necesaria para cebar el SCR. Bajo esta circunstancia el SCR se ceba a los 90° del ciclo. Puede suceder que si i_G fuese más pequeña, no podría, de ninguna manera, cebarse el SCR. Por tanto, ángulos de disparo mayores a 90° no son posibles con este tipo de circuito de control de puerta.

En la figura 2, i_G es un poco más grande. En este caso, i_G alcanza el valor I_{GT} relativamente pronto durante el ciclo, lo cual produce un pronto cebado del SCR.

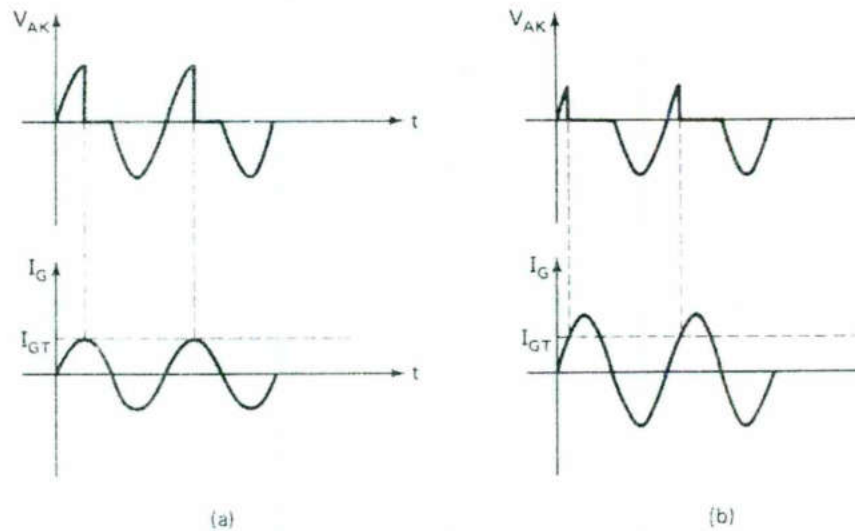


FIGURA 2. FORMAS DE ONDA IDEALES DEL VOLTAJE EN LOS TERMINALES PRINCIPALES DEL SCR Y DE LA CORRIENTE DE PUERTA. LA LÍNEA A TRAZOS REPRESENTA LA CORRIENTE DE PUERTA NECESARIA PARA CEBAR EL SCR (I_{GT}).

- (A) LA CORRIENTE DE PUERTA ES BAJA, LO CUAL PRODUCE UN ÁNGULO DE DISPARO DEL ORDEN DE 90°
 (B) LA CORRIENTE DE PUERTA ES GRANDE, LO CUAL PRODUCE UN ÁNGULO DE DISPARO CERCANO A 0° .

Debemos entender que las formas de onda de i_G de la Figura 2 son idealizadas. Tan pronto como el SCR de la Figura 1 se ceba, el voltaje ánodo a cátodo cae casi a cero (de hecho de 1 a 2 V para la mayoría de SCR). Debido a que el voltaje de puerta está derivado del voltaje ánodo-cátodo también caerá prácticamente a cero, suspendiendo la corriente de puerta. Además, dado que la puerta está inversamente polarizada durante el semiciclo negativo de la fuente ac de voltaje, realmente, no hay corriente negativa de puerta tal como se muestra en la Figura 2. Entonces en realidad, la curva de i_G es una onda senoidal en fase con la fuente de voltaje *solamente* en la región comprendida entre 0° y el punto de disparo. En cualquier otro momento i_G es cercana a cero.

Un punto más que debemos mencionar. Antes del disparo, la forma onda de V_{AK} es prácticamente idéntica a la forma de onda de la fuente ac, debido a que la caída de voltaje en la carga, en la Figura 1, es despreciable antes del disparo. El voltaje en la carga es pequeño debido a la resistencia de la carga en circuitos como éste, es mucho más pequeña que la resistencia en el circuito de control de puerta. La resistencia de la carga casi siempre es menor que 100Ω y algunas veces menor que 10Ω . La resistencia fija en el circuito de control de puerta, típicamente es del orden de varios miles de ohmios. Cuando estas dos resistencias se conectan en serie, como sucede antes del disparo, el voltaje a través de la pequeña resistencia, es naturalmente menor. Esto hace que la casi totalidad del voltaje de la fuente aparezca en los terminales del SCR.

PROCEDIMIENTO Y MEDICIONES

Implemente el circuito de la figura DE-P11a.

Valores iniciales del Osciloscopio:

CH-A 200 V/DIV
Y position 2.00
DC

CH-B 200 V/DIV
Y position 0.00
DC

Time Base 5.00 mS/div
X position 0.00
Y/T

Observe la forma de onda en el osciloscopio y conteste el cuestionario.

Ecuaciones:

$$P = VI$$

CUESTIONARIO

1. ¿Cuál es el voltaje rms de funcionamiento de la lámpara LP1?
2. ¿Cuál es el voltaje de pico de funcionamiento de la lámpara LP1?
3. ¿Qué corriente consume la lámpara LP1? (utilice la ecuación)
4. ¿Qué voltaje de pico tiene que soportar el SCR entre Ánodo y Cátodo?
5. ¿Qué corriente tiene que soportar el SCR entre Ánodo y Cátodo?
6. ¿Cuáles son las características eléctricas máximas de este SCR?
7. ¿Qué función desempeña el diodo D1?
8. ¿Cuál es el ángulo de disparo y de conducción del SCR con R2 al 02% de su valor?
9. ¿Cuál es el ángulo de disparo y de conducción del SCR con R2 al 25% de su valor?
10. ¿Cuál es el ángulo de disparo y de conducción del SCR con R2 al 90% de su valor?
11. ¿Qué función desempeña el potenciómetro R2?
12. ¿El SCR es un dispositivo unidireccional o bidireccional y por qué?

Conclusiones (Interpretación de resultados, ¿se alcanzó el objetivo?, aplicaciones, etc.)

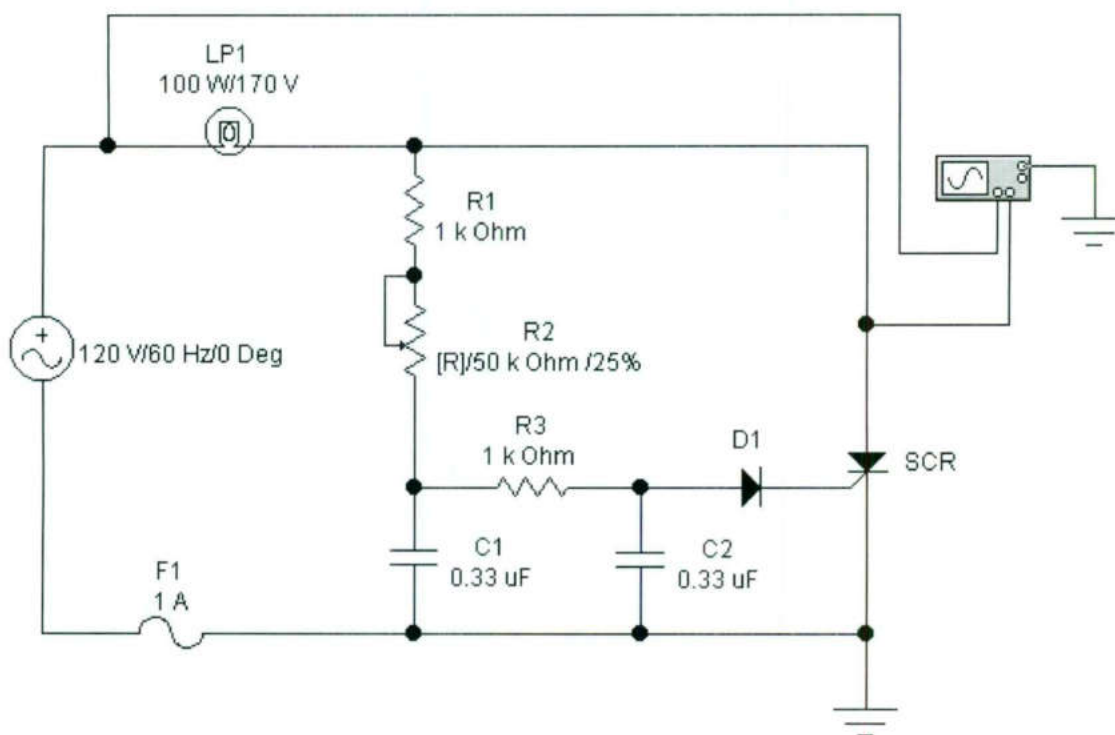


Fig. DE-P11a

Referencia:

Maloney, Timothy J., *Electrónica Industrial Moderna*, Prentice hall-Pearson

Profs. Ing. Sergio Zavaleta Guerrero. M. en I. Sergio Eduardo Cervantes Pérez.

INTERFACE DE POTENCIA DE AC CON TRIAC

OBJETIVO

Implementar, analizar y observar el funcionamiento de un Triac y DIAC en la aplicación del control de una carga de AC.

Leer en su texto el tema sobre el funcionamiento de un Triac y DIAC.

MARCO TEORICO

El triac es fundamentalmente un diac con una terminal de compuerta para controlar las condiciones de encendido del dispositivo bilateral en cualquier dirección. En otras palabras, para cualquier dirección la corriente de compuerta puede controlar la acción del dispositivo. Sin embargo, las características del triac en el primer y tercer cuadrante son un tanto distintas de las del diac, como se muestra en la figura 1.

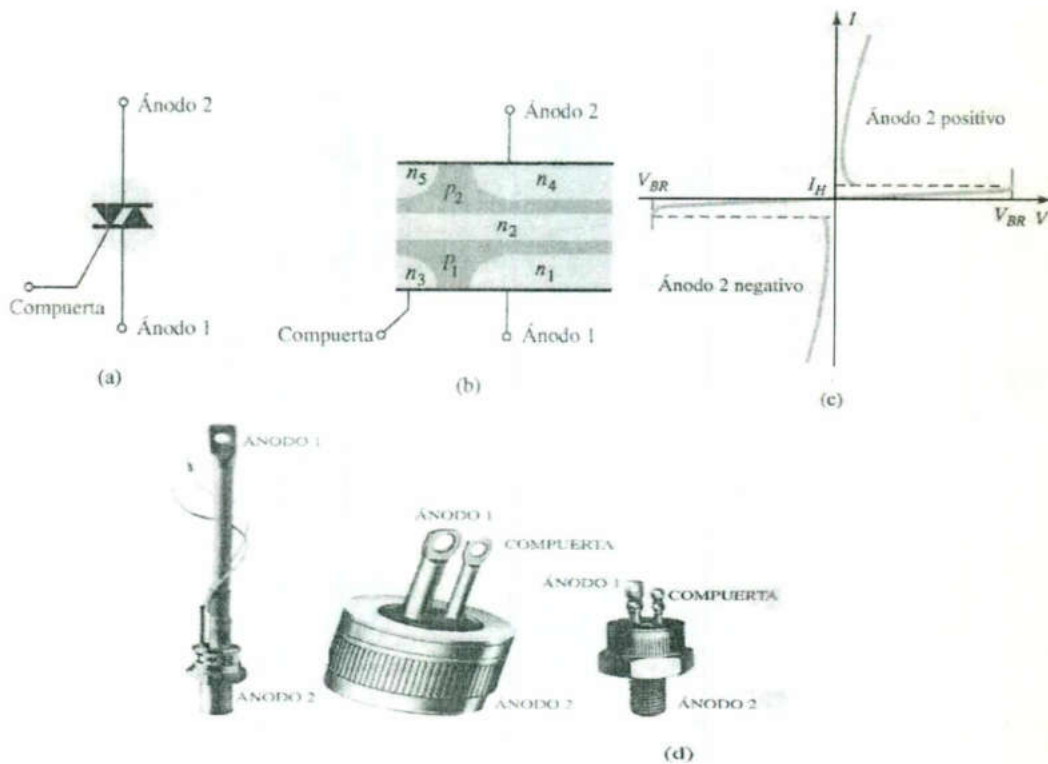


FIGURA 1
TRIAC (a) SIMBOLO; (b) CONSTRUCCION BASICA; (c) CARACTERISTICAS; (d) FOTOGRAFIAS

En la figura 1 se presenta el símbolo gráfico del dispositivo así como la distribución de las capas de semiconductor, junto con fotografías del mismo. Para cada dirección de conducción posible, existe una combinación de capas de semiconductor cuyo estado será controlado por la señal aplicada a la terminal de compuerta.

Control de fase (potencia)

En la figura 2 se presenta una aplicación fundamental del triac. En esta condición, se encuentra controlando la potencia de ac a la carga mediante la conmutación de encendido y apagado durante las regiones positiva y negativa de la señal senoidal de entrada. La acción de este circuito durante la parte positiva de la señal de entrada, es muy similar a la del diodo Shockley. La ventaja de esta configuración es que durante la parte negativa de la señal de entrada, se obtendrá el mismo tipo de respuesta dado que tanto el diac como el triac pueden dispararse en la dirección inversa. La forma de onda resultante para la corriente a través de la carga se proporciona en la figura 2. Al variar el resistor R , es posible controlar el ángulo de conducción. Existen unidades disponibles actualmente que pueden manejar cargas de más de 10 kW.

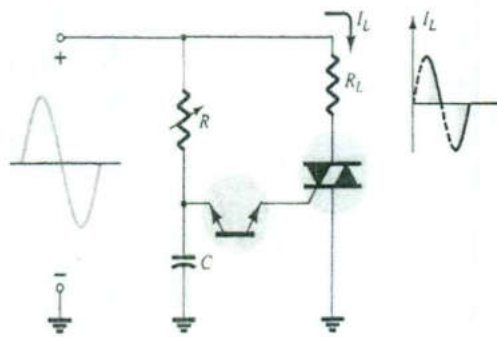


FIGURA 2

APLICACIÓN DEL TRIAC CONTROL DE FASE (POTENCIA)

PROCEDIMIENTO Y MEDICIONES

Implemente el circuito de la figura DE-P11b.

Valores iniciales del Osciloscopio:

CH-A 100 V/DIV
Y position 0.00
AC

CH-B 100 V/DIV
Y position 0.00
AC

Time Base 5.00 mS/div
X position 0.00
Y/T

Observe la forma de onda en el osciloscopio y conteste el cuestionario.

CUESTIONARIO

1. ¿Cuál es el ángulo de disparo mínimo? (ajuste el potenciómetro R2)
2. ¿Cuál es el ángulo de disparo máximo? (ajuste el potenciómetro R2)
3. ¿Cuál es el ángulo de conducción mínimo? (ajuste el potenciómetro R2)
4. ¿Cuál es el ángulo de conducción máximo? (ajuste el potenciómetro R2)
5. ¿Cuáles son sus características eléctricas máximas que debe soportar este Triac?
6. ¿Por qué es recomendable colocar un Diac para disparar un Triac?
7. ¿Cuál es el voltaje que deben soportar los condensadores C1 y C2?
8. ¿Por qué no debe de haber conexión a tierra física en un circuito real de éste tipo?
9. ¿Qué pasaría si se conecta una tierra física en la implementación real de este circuito?
10. ¿Qué cuidados debemos tener entonces cuando no se conecta la tierra física en éste caso?
11. Repita esta práctica utilizando componentes reales, un Diac de 30V aproximadamente y un Triac SC141D (o uno equivalente tal como el TIC226B).
12. No olvidar colocar la escala apropiada para medir 170 Vp en el osciloscopio.

Conclusiones (Interpretación de resultados, ¿se alcanzó el objetivo?, aplicaciones, etc.)



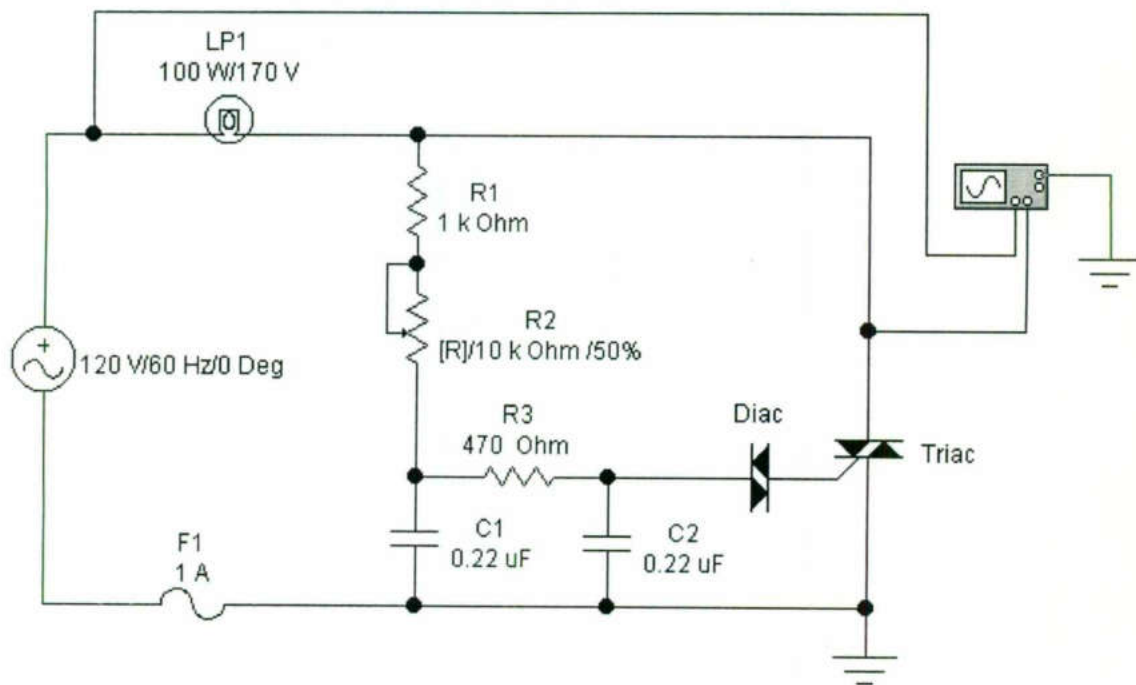


Fig. DE-P11b

Referencia:

Maloney, Timothy J., *Electrónica Industrial Moderna*, Prentice hall-Pearson

Profs. Ing. Sergio Zavaleta Guerrero, M. en I. Sergio Eduardo Cervantes Pérez.

BIBLIOGRAFIA

AUTOR	TITULO	EDITORIAL	ISBN
NORBERT R. MALIK	CIRCUITOS ELECTRÓNICOS	Prentice hall-Pearson	8689660034
Savant, Roden, Carpenter	DISEÑO ELECTRÓNICO	ADDISON - WESLEY	
CONSTAÍN	AMPLIFICADORES REALIMENTADOS, DISEÑO LINEAL AVANZADO	ADDISON - WESLEY	62921
LIZALDRE	INTRODUCCION AL DISEÑO ELECTRONICO	Mc Graw Hill	
REYES	DISEÑO DE CIRCUITOS CON TRANSISTORES	LIMUSA	
GORDON J. RITCHIE	CIRCUITOS CON TRANSISTORES	ADDISON - WESLEY	62556
RITCHIE	TECNICAS DE CIRCUITOS CON TRANSISTORES	ADDISON - WESLEY	
NEAMEN	ANÁLISIS Y DISEÑO DE CIRCUITOS ELECTRÓNICOS V/2	Mc Graw Hill	9701019504
WILLIAMS	DISPOSITIVOS PLL DE FUENTES REGULADAS	Mc Graw Hill	
CUESTA	ELECTRONICA ANALOGICA (SCHAUM)	Mc Graw Hill	
TIETZE	CIRCUITOS ELECTRONICOS AVANZADOS	MARCOMBO	
G. C. LOVEDAY.	DISEÑO HARDWARE ELECTRÓNICO.	THOMSON	84-283-2167-1
MACIEL JORGE	FUENTES DE ALIMENTACION	LIMUSA	968-18-5784-4
Balcells-Daura-Esparza-Pallás	INTERFERENCIAS ELECTROMAGNETICAS EN SISTEMAS ELECTRONICOS	ALFAOMEGA	
ROBERT L. BOYLESTAD - LOUIS NASHESKY	ELECTRÓNICA, Teoría de Circuitos 8ª ED.	Prentice hall-Pearson	9702604362
Tocci, Ronal J.	Sistemas Digitales, Principios y Aplicaciones	Prentice hall-Pearson	
Maloney, Timothy J.	Electrónica Industrial Moderna	Prentice hall-Pearson	