



Universidad Autónoma de Querétaro
Facultad de Ingeniería
Maestría en Ciencias Mecatrónica

Implementación en FPGA de la técnica LDA aplicada en
clasificación de disturbios eléctricos.

Tesis

Que como parte de los requisitos para obtener el Grado de
Maestro en Ciencias Mecatrónica

Presenta:

Ing. Christian Jonathan Sánchez González

Dirigido por:

Dr. Roque Alfredo Osornio Rios

San Juan del Río, Querétaro. Mayo de 2021



Universidad Autónoma de Querétaro
Facultad de Ingeniería
Maestría en Ciencias Mecatrónica

Implementación en FPGA de la técnica LDA aplicada en
clasificación de disturbios eléctricos.

Tesis

Que como parte de los requisitos para obtener el Grado de
Maestro en Ciencias Mecatrónica

Presenta:

Ing. Christian Jonathan Sánchez González

Dirigido por:

Dr. Roque Alfredo Osornio Rios

Dr. Roque Alfredo Osornio Rios
Presidente

Dr. Juan José Saucedo Dorantes
Secretario

Dr. Luis Morales Velázquez
Vocal

Dr. Rene de Jesús Romero Troncoso
Sinodal

Dr. Miguel Trejo Hernández
Sinodal

San Juan del Río, Qro.
Mayo, 2021

Resumen

En la actualidad el aprovechamiento y uso eficiente de la energía eléctrica, es un tema de gran relevancia para las industrias y establecimientos que utilizan equipos delicados o de gran precisión, como centros de investigación, universidades u hospitales, lo que los ha llevado a utilizar cada vez más equipos dedicados al monitoreo de la red eléctrica y equipos para su protección, sin preocuparse la mayoría de veces de los orígenes o de los tipos de fenómenos eléctricos que causan este tipo de problemas a la red eléctrica y por ende a los equipos conectados. Para ello, el presente trabajo de investigación consta de una metodología de co-diseño software/hardware para llevar a cabo la implementación de la técnica LDA en FPGA para la clasificación de disturbios eléctricos referentes a la calidad de la energía eléctrica, debido a que aun cuando existen trabajos de investigación y clasificación de los disturbios eléctricos en software al momento no hay alguno que reporte el generar la técnica LDA para la clasificación de disturbios eléctricos en FPGA. La metodología consta principalmente la parte de entrenamiento, que se lleva a cabo en software, y de la parte de explotación, que se realiza en hardware, más específicamente en lenguaje VHDL para su implementación en FPGA. Donde, los resultados obtenidos son una demostración de la correcta implementación en hardware de los módulos necesarios para llevar a cabo la clasificación y su comparativa respecto a software.

(Palabras clave: LDA, FPGA, disturbios eléctricos, calidad de la energía, clasificación, software/hardware)

Summary

At present, the efficient use and use of electrical energy is an issue of great relevance for industries and establishments that use delicate or high-precision equipment, such as research centers, universities, or hospitals, which has led them to use each More and more equipment dedicated to monitoring the electrical network and equipment for its protection, most of the time without worrying about the origins or types of electrical phenomena that cause this type of problems to the electrical network and therefore to the connected equipment. For this, the present research work consists of a software/hardware co-design methodology to carry out the implementation of the LDA technique in FPGA for the classification of electrical disturbances referring to the quality of electrical energy, because even When there are research and classification works of electrical disturbances in software at the moment, there is no one that reports generating the LDA technique for the classification of electrical disturbances in FPGA. The methodology mainly consists of the training part, which is carried out in software, and the exploitation part, which is carried out in hardware, more specifically in VHDL language for its implementation in FPGAs. Where the results obtained are a demonstration of the correct implementation in the hardware of the modules necessary to carry out the classification and its comparison with respect to the software.

(Keywords: LDA, FPGA, electrical disturbances, power quality, classification, software/hardware)

Agradecimientos

Si debo agradecer a alguien distinto de la vida y las circunstancias mismas, que me llevaron a tomar el posgrado y realizar este proyecto más de investigación y de vida de alguna manera, sería prácticamente a toda mi familia, a mis padres, ya que ambos estuvieron ahí apoyándome y orientándome durante este periodo e incluso antes de tener uso de razón, a mi hermano por ser un ejemplo de perseverancia y motivación, a mi hermana una constante de estudio y dedicación, y al resto de mi familia que de igual manera siempre estuvieron ahí.

Agradezco de igual manera a mis amigos y compañeros, a aquellos que me acompañan desde hace años y aquellos que conocí al recién ingresar a la maestría, con los que compartí el posgrado y muchos momentos aun cuando por contingencia no pudimos vernos al final.

En la misma medida agradezco a mis profesores, aquellos que me guiaron durante este proceso, especialmente a mis sinodales y a mi director de tesis, que dé con su conocimiento y experiencia ayudaron enormemente en mi formación.

Por último, agradezco a la universidad a mi alma mater la UAQ y al CONACYT por proporcionar el apoyo para la conclusión oportuna de mis estudios de maestría.

Índice General

Resumen	2
Summary	3
Agradecimientos	4
Índice de Figuras	8
Índice de Tablas.....	10
1. Introducción	11
1.1 Antecedentes	13
1.2 Objetivos e Hipótesis.....	19
1.2.1 Objetivo General.....	19
1.2.2 Objetivos Específicos.....	19
1.2.3 Hipótesis	20
1.3 Descripción del problema.....	20
1.4 Justificación.....	21
1.5 Planteamiento general	22
2. Fundamentación Teórica	24
2.1 Calidad de la energía	24
2.2 Disturbios en Señales Eléctricas	25
2.3 Transitorios.....	28
2.3.1 Transitorio Impulsivo.....	28
2.3.2 Transitorio Oscilatorio	29
2.4 Variaciones de corta duración	29
2.5 Interrupción	30
2.6 Sag.....	31

2.7 Swell.....	31
2.8 Armónicos	32
2.9 Fluctuaciones de voltaje	33
2.10 Reducción de dimensionalidad.....	34
2.11 Análisis Discriminante Lineal (LDA)	35
2.12 Indicadores Estadísticos.....	36
2.13 Extracción de indicadores	38
2.14 Lenguaje VHDL	39
2.15 FPGA.....	39
3. Metodología.....	40
3.1 Etapa de entrenamiento en software	42
3.1.1 Lectura de señales eléctricas.....	42
3.1.1.1 Señales sintéticas.....	43
3.1.1.2 Señales adquiridas en línea.....	44
3.1.1.3 Banco de datos.....	45
3.1.2 Selección de indicadores estadísticos.....	46
3.1.3 Reducción de dimensionalidad usando LDA	48
3.1.3.1 Lectura de las señales	50
3.1.3.2 Cálculo de la media	51
3.1.3.3 Vector de targets.....	51
3.1.3.4 Matrices de dispersión	52
3.1.3.5 Calcular los eigenvalores y eigenvectores.....	53
3.1.3.6 Ordenamiento de los eigenvectores	53
3.1.3.7 Selección de k y obtención de la matriz W	54

3.1.3.8 Obtención del nuevo subespacio	55
3.1.4 Clasificación usando una red neuronal	55
3.2 Etapa de explotación en hardware.....	57
3.2.1 Lectura de las señales eléctricas.	61
3.2.2 Estimación de los indicadores estadísticos seleccionados.....	62
3.2.3 Reducción de dimensionalidad usando LDA	67
3.2.4 Clasificación del disturbio con red neuronal	68
3.3 Evaluación y Comparación	70
4. Resultados y Discusión	71
4.1 Señales eléctricas	71
4.1.1 Señales sintéticas	71
4.1.2 Señales reales	73
4.2 Selección de indicadores estadísticos.....	73
4.3 Reducción de la dimensionalidad usando LDA	74
4.4 Clasificación con red neuronal	76
4.5 Módulos implementados en VHDL	77
4.5.1 Indicadores estadísticos	77
4.5.2 Obtención de la LDA.....	80
4.5.3 Resultado de la red neuronal.....	80
4.6 Síntesis e Implementación.....	81
5. Conclusiones	83
Prospectivas.....	85
6. Bibliografías	86
7. Apéndice.....	90

Artículo de congreso	90
Códigos Utilizados.....	90

Índice de Figuras

Figura 1 Planteamiento general para la implementación de la técnica LDA para la clasificación de disturbios eléctricos en FPGA y su comparación con la técnica en software	22
Figura 2 Transitorio impulsivo provocado por un rayo	28
Figura 3 Transitorio oscilatorio de baja frecuencia	29
Figura 4 Interrupción de voltaje	30
Figura 5 Decremento de la tensión o Sag	31
Figura 6 Incremento de la tensión o Swell	32
Figura 7 Gráfica de la señal fundamental, del tercer armónico y su resultante	33
Figura 8 Representación de una señal de voltaje fluctuante	34
Figura 9 Diagrama general del desarrollo de la metodología	40
Figura 10 Dispositivo PQ-UAQ	44
Figura 11 Representación gráfica resultante de la LDA	49
Figura 12 Diagrama de flujo del algoritmo de LDA	50
Figura 13 Matriz de entrada con las señales obtenidas por los indicadores estadísticos	51
Figura 14 Ejemplo del vector de targets general	52
Figura 15 Diagrama de la red neuronal artificial propuesta	56
Figura 16 Diagrama general del sistema hardware	58
Figura 17 Ejemplo de una caja negra general	58
Figura 18 Ejemplo de un diagrama a bloques general	59
Figura 19 Diagrama de flujo del diseño Bottom-Up	59
Figura 20 Anatomía de un archivo VHDL	60
Figura 21 Visión general de un banco de pruebas	61

Figura 22 Bloque del módulo ROM	62
Figura 23 Módulo de indicadores estadísticos seleccionables	63
Figura 24 Diagrama a bloques del módulo de indicadores estadísticos	63
Figura 25 Diagrama del divisor restaurado	64
Figura 26 Sumador acumulador	65
Figura 27 Diagrama MAC	65
Figura 28 Diagrama de la raíz cuadrada	66
Figura 29 Caja negra de la media	66
Figura 30 Diagrama a bloques de la media	67
Figura 31 FSM de la media	67
Figura 32 Módulo para obtención de la transformación LDA	68
Figura 33 Módulo clasificador	69
Figura 34 Diagrama de bloques del clasificador	69
Figura 35 Fracción de las gráficas de las señales sintéticas utilizadas; a) normal, b) sag, c) swell, d) transitorios, e) fluctuaciones, f) interrupción, e) armónicos	73
Figura 36 Gráfica de las señales trifásicas adquiridas por el PQ-UAQ	73
Figura 37 Resultado de aplicar LDA para el conjunto de 8 indicadores estadísticos	75
Figura 38 Mapa de clasificación obtenido	77
Figura 39 Señal real con disturbio tipo sag, señal de entrada a la implementación en VHDL	78
Figura 40 Simulación para los indicadores seleccionados con una fracción de señal real en ISim Xilinx Simulador	79
Figura 41 Resultado de las señales LDA en VHDL simuladas en ISim Xilinx Simulador	80
Figura 42 Resultado de la red neuronal en VHDL simuladas en ISim Xilinx Simulador	81

Índice de Tablas

Tabla 1. Disturbios electromagnéticos, clasificación IEC	25
Tabla 2. Clasificación de disturbios eléctricos, Clasificación dada en la norma IEEE	26
Tabla 3 Indicadores Estadísticos	37
Tabla 4. Indicadores estadísticos	38
Tabla 5. Modelos matemáticos de disturbios eléctricos con parámetros	43
Tabla 6. Indicadores estadísticos e identificador	64
Tabla 7 Aproximación PLAN modificada en el intervalo [-5,5]	69
Tabla 8 Características de las señales sintéticas	71
Tabla 9. Par de indicadores seleccionados para cada tipo de disturbio de acuerdo a su puntaje F máximo obtenido.	74
Tabla 10. Coeficientes obtenidos por la LDA que forman la matriz de transformación W.	75
Tabla 11. Matrices de confusión logradas por la red neuronal propuesta.	76
Tabla 12 Comparación entre el valor obtenido en VHDL contra lo obtenido en MATLAB y el error absoluto porcentual	79
Tabla 13 Comparación de resultados de la LDA en VHDL contra MATLAB obtenido el error relativo	80
Tabla 14 Comparativa de los resultados obtenidos en VHDL y en software	81
Tabla 15 Resumen de utilización del dispositivo Spartan6 xc6slx75 con el proyecto	82

1. Introducción

En la actualidad, el aprovechamiento y uso eficiente de la energía eléctrica, es un tema de gran importancia para las industrias y establecimientos que utilizan equipos delicados, como son los centros de investigación, centros de metrología o inclusive hospitales. Esto debido a que los equipos conectados requieren de una cierta calidad eléctrica para su óptimo funcionamiento y cumplir con su duración de vida estimada, de lo contrario cuando se tiene una mala calidad de suministro eléctrico los equipos conectados se ven afectados en la disminución de su tiempo de vida, afecta su óptimo funcionamiento y podrían incluso no entregar los resultados para el que el equipo fue diseñado.

Sin embargo, el problema de la mala calidad de la energía no es un tema que únicamente interese o afecte a las empresas, sino que también es cada vez más común que los usuarios de instituciones públicas, universidades o inclusive en el hogar, gracias al constante crecimiento de la población y cada vez son más los equipos conectados a la red eléctrica de una misma instalación.

Debido a esto los usuarios se preocupan cada vez más por conocer la calidad de la energía eléctrica tanto por la suministrada por las compañías eléctricas como por la que resulta dentro de sus propias instalaciones, ya que si bien en cierto que en muchos casos la energía eléctrica que se suministra no es la ideal principalmente cuando es generada a partir de métodos alternativos como son los aerogeneradores y las plantas fotovoltaicas, ambos métodos de generación aunque aparentemente son beneficiosas para el medio ambiente, son perjudiciales para la red eléctrica debido a la gran cantidad de armónicos o defectos eléctricos que este tipo de métodos de generación presenta. también es cierto que los equipos que se conectan en la red eléctrica interna afectan en igual o mayor medida al resto de equipos esto debido a que cada vez son más las cargas no lineales, de electrónica de potencia o basadas en micro controladores, las cuales son cargas que afectan

directamente la calidad de la energía en el sistema, ingresando defectos o perturbaciones eléctricas.

Hoy en día, existen equipos encargados de monitorear y analizar la calidad de la energía eléctrica, equipos que típicamente leen las señales eléctricas de corriente y voltaje almacenando dichas señales para su posterior análisis en algún ordenador externo, o en para el caso de que el equipo si cuente con análisis en línea difícilmente se tendrá una gran certeza de los resultados ya que existen disturbios eléctricos complicados de diferenciar unos con otros o contra algún fallo eléctrico o del equipo distinto a lo que marcan las normas como un disturbio eléctrico.

Para ello, los investigadores han comenzado a utilizar técnicas cada vez más avanzadas y complejas, como la implementación de métodos de inteligencia artificial para garantizar la efectividad de clasificación de los distintos disturbios eléctricos, además de implementar más indicadores estadísticos, o bien reducir la dimensionalidad para hacer más eficiente en análisis, donde esto último, la reducción de dimensionalidad, resulta especialmente útil para la clasificación de clases o disturbios permitiendo que de ser necesario un análisis posterior sea más simple y eficiente.

Por lo tanto, en el presente trabajo de investigación se llevará a cabo la implementación de una de las técnicas de reducción de indicadores, la técnica LDA (*Linear Discriminant Analysis*, análisis discriminante lineal) aplicada en la clasificación de disturbios eléctricos y además será implementada en un dispositivo FPGA (*Field-Programmable Gate Array*, arreglo de compuertas programables en campo) que permite disminuir el tiempo que toma el procesamiento de las señales sin perder precisión. El trabajo se ha dividido en cinco capítulos, el primer capítulo, consta del panorama general, es decir; introducción, antecedentes, hipótesis, objetivos, justificación y planteamiento general. El segundo capítulo, contiene las definiciones necesarias para entender y llevar a cabo el trabajo de investigación,

conocido también como estado del arte. El tercer capítulo, presenta la metodología que se siguió durante el presente trabajo de investigación a manera de pasos a seguir para conseguir los resultados deseados. El cuarto capítulo son los resultados obtenidos durante el proyecto y el quinto capítulo, las conclusiones y perspectivas generadas a partir de la investigación y trabajo de tesis, para finalizar con un apartado de las referencias utilizadas y anexos.

1.1 Antecedentes

La calidad de la energía eléctrica es, al día de hoy, un tema que sigue creciendo en cuanto a popularidad e importancia a pesar de que, como menciona Enríquez (2006), tiene sus orígenes en la década de los 80's con el crecimiento industrial. Desde entonces el concepto de calidad de la energía eléctrica se ha ido globalizando y ampliando. Stones (2001) menciona que esto es gracias a que cada vez hay más cargas conectadas al sistema eléctrico siendo muchas de ellas cargas no lineales, por ejemplo: los dispositivos digitales basados en microcontroladores y la electrónica de potencia, como lo son los televisores, lavadoras, refrigeradores, los cargadores de los teléfonos celulares, entre otros. Además, la inclusión de nuevas formas para la generación eléctrica, como es el uso de aerogeneradores y celdas fotovoltaicas, los cuales generan problemas a la red eléctrica principalmente una gran cantidad de armónicos. Por otro lado, la proliferación de las cargas eléctricas y los sistemas de generación conlleva también al crecimiento de problemas de la calidad eléctrica en el apartado habitacional e industrial. Martínez-Figueroa et al. (2017) mencionan que la calidad de la energía, son problemas que afectan directamente a los equipos conectados disminuyendo su tiempo de vida debido a que no se cumplen las condiciones para las cuales fueron diseñados, aumentando la probabilidad de que existan errores en la producción o paros inesperados que se reflejan como grandes pérdidas económicas en el ámbito industrial. Debido a la importancia que tiene el problema de la calidad de la energía.

Algunas organizaciones internacionales han decidido desarrollar estándares para establecer parámetros y definiciones de los disturbios de la calidad de la energía eléctrica, como lo es la IEEE-1159, IEEE-1100 y IEC-61000, que abordan distintos puntos importantes sobre la calidad de la energía eléctrica. La norma IEEE-1159, (1995), describe la mayoría de disturbios eléctricos además de mostrar sus características y proponer una clasificación de los mismos. Esta clasificación es ligeramente distinta a la presentada por la normativa IEC 61000-1, debido a que la norma IEEE-1159 clasifica los fenómenos eléctricos como; transitorios, variaciones de corta duración, variaciones de larga duración, desbalance de voltaje, distorsión de la señal de onda, fluctuaciones de voltaje y distorsiones de potencia-frecuencia, de tal manera que en total son 25 fenómenos que afectan a la calidad eléctrica en una instalación. Por su parte la norma IEC 61000-1 clasifica los principales disturbios electromagnéticos como; fenómenos de baja frecuencia conducidos, fenómenos de baja frecuencia radiados, fenómenos de alta frecuencia conducidos, fenómenos de alta frecuencia radiados, fenómenos de descarga electrostática y pulso electromagnético nuclear, estableciendo un total de 21 fenómenos eléctricos.

Martínez-Figueroa et al. (2017) mencionan que de entre los distintos fenómenos eléctricos los más comunes suelen ser: Sag, Swell, Armónicos, Transitorios, interrupciones y fluctuaciones de voltaje. Por otra parte Granados-Lieberman (2011) presenta algunas de las metodologías y técnicas utilizadas para el análisis de los disturbios de la calidad de la energía, los cuales son comúnmente detectados a partir de algoritmos en el dominio de la frecuencia como la transformada rápida de Fourier (FFT), algoritmo Goertzel, transformada Chirp Z, algoritmo Welch, o bien utilizando algoritmos del dominio tiempo-frecuencia como la transformada de Fourier de tiempo corto (STFT), transformada wavelet (WT), filtros Kalman, entre otros. También existen técnicas como las aplicadas por Lee et al. (2011), quienes utilizan la transformada S y la transformada wavelet de paquete (WTP). Donde estas técnicas han sido ampliamente estudiadas y son bien conocidas como ser formas confiables para el análisis de disturbios eléctricos, sin

embargo, algunos de los problemas en común de estas técnicas, es el tiempo de procesamiento, la cantidad de datos que pueden procesar, y el número o tipo de disturbios que son capaces de identificar.

Por otra parte, la necesidad de clasificación de los disturbios eléctricos ha incrementado el desarrollo y la investigación de metodologías automáticas para la detección de los fenómenos eléctricos, entre los cuales existen diversas y muy variadas metodologías, como la utilizada por Wang et al. (2012) conocido como método de descomposición de modo empírico (EMD), método utilizado debido a que permite descomponer señales muy complejas en una suma de funciones de modo intrínsecas (IMF) más simples de analizar. Milchevski et al. (2010), utilizaron métodos basados en la transformada wavelet y máquinas de soporte vectorial (SVM) para la extracción y clasificación de disturbios eléctricos respectivamente. Lee et al. (2011) aplicaron la transformada S y la transformada TT (*Time-Time*, tiempo-tiempo) utilizada para la extracción de los disturbios seleccionados en tiempo-frecuencia y tiempo-tiempo respectivamente, referentes a la calidad de la energía eléctrica y una red neuronal probabilística adaptativa (APNN) para la detección y clasificación de los disturbios. De igual manera existen trabajos como el de Manikandan et al. (2015) quienes utilizaron la descomposición de señal dispersa (SSD) en diccionarios híbridos sobre completos (OHD) métodos propuestos debido a que permite la detección de disturbios eléctricos aislados o combinados.

Existen trabajos que utilizan métodos combinados de Wavelets y alguna de las distintas técnicas de inteligencia artificial, como Alshahrani et al. (2015), quienes aplicaron redes neuronales artificiales. Hu et al. (2005) utilizaron una máquina de soporte vectorial difusa, donde en ambos casos se utilizan las wavelets para la detección y la técnica de inteligencia artificial para la clasificación de algunos disturbios eléctricos, utilizando técnicas complejas que utilizan una gran cantidad de recursos computacionales.

Además este tipo de técnicas, es decir la combinación de wavelets con alguna red neuronal, son utilizadas por ser versátiles y permite ser utilizadas para una amplia gama de aplicaciones centradas en la detección y clasificación de falla de todo tipo, no únicamente de disturbios eléctricos, ejemplo de ello, es lo presentado por Yin et al. (2007) quienes utilizaron la técnica wavelet y una red neuronal wavelet para el reconocimiento y clasificación de patrones con defectos en unión de soldaduras por fricción de super aleaciones. Zhongbo et al. (2006) utilizaron la transformada wavelet y una red neuronal estructurada interconectada localmente para la detección de los patrones en venas de los dedos de la mano. Se puede observar que este tipo de técnicas ya han sido ampliamente utilizadas y estudiadas, dando en general buenos resultados, para el análisis y clasificación de unos pocos indicadores, sin embargo se realiza el procesamiento fuera de línea, es decir, primero se adquirieron las señales y más tarde se analizaba con alguna de las técnicas sin reportar el tiempo de procesamiento de las mismas, lo que sugiere que son imprácticas para llevarse a un procesamiento en línea con la adquisición de señales.

Para corregir el tiempo de procesamiento y la dimensionalidad de los disturbios, existen otras metodologías basadas en indicadores estadísticos y probabilísticos, como lo es el análisis de componentes principales (PCA) y el análisis discriminante lineal (LDA), que pueden ser aplicadas a un gran número de aplicaciones donde se desea extraer y clasificar fallas, por ejemplo, Saucedo-Dorantes et al. (2017), propusieron un método híbrido para la reducción de la dimensionalidad de fallos en cadenas cinemáticas utilizando las técnicas LDA y PCA para la reducción de indicadores estadísticos a una dimensionalidad menor (2-D), que posteriormente se ingresan en un clasificador basado en redes neuronales, logrando así un incremento en el grado de clasificación de las fallas de un motor en la comparativa de aplicar las técnicas LDA y PCA de forma convencional. Anaya-Isaza et al. (2016), realizaron un estudio comparativo entre las técnicas LDA y PCA para conocer las ventajas de cada una, además de ayudar a determinar cuándo es

recomendable usar una u otra de las técnicas mencionadas. En este trabajo se concluye que la LDA es la técnica más adecuada para la clasificación de características o fallas, mientras que la técnica PCA tiene mejor desempeño en las tareas de compresión de datos. Dentro de la universidad se han desarrollado trabajos que implementan algún método de reducción de dimensionalidad para de detección de fallas en distintos ambientes, por ejemplo, González-Abreu et al. (2019), presento una metodología para llevar a cabo la detección de disturbios de la calidad de la energía utilizando técnicas de reducción de dimensionalidad como LDA en un sistema de cogeneración, probando así que un sistema de cogeneración continente principalmente armónicos y las fluctuaciones, en otro caso, Saucedo-Dorantes et al. (2017), desarrollaron una metodología para el diagnóstico de motores de inducción a partir de la corriente censada del estator y utilizando la técnica LDA para la reducción de los indicadores que más tarde son ingresados en un clasificador difuso logrando buenos resultados en la detección de fallas en motores de inducción (IM). Por su parte Ramirez-Chavez et al. (2019), aplicaron la técnica LDA para la extracción y reducción de indicadores, pero en su caso particular, son indicadores provenientes del dominio de la frecuencia, es decir que son indicadores obtenidos tras aplicar la transformada de Fourier a la señal original, esto para la detección y clasificación de fallos en motores de inducción.

La técnica LDA se ha estudiado al punto en que han surgido nuevas metodologías generadas a partir del algoritmo básico o tradicional; Pang et al. (2014) tienen un trabajo donde se muestran algunas variaciones al método convencional que son: LDA Regularizada (RLDA), LDA basada en Cluster (*cluster-based* LDA) y LDA no paramétrica (NLDA). Las aplicaciones de estas técnicas son muy variadas, pero siempre buscan la extracción y reducción de la dimensionalidad de datos. Ye et al. (2014), utilizaron la técnica LDA de 2 dimensiones para el procesamiento de imágenes, específicamente para reconocimiento facial. Prasad (2014) aplicó la técnica LDA para reconocimiento de escritura a mano en línea del lenguaje Kannada, lenguaje muy complejo en su escritura utilizado en Karnataka al

sur de la india, y logrando buenos resultados de hasta el 85% de efectividad en la detección de sus caracteres escritos manualmente, demostrando que es posible aplicar la técnica LDA en una gran variedad de situaciones y logrando por lo general muy buenos resultados, pero realizando su programación únicamente en software ateniéndose a los problemas que esto refiere, como lo es el tiempo de procesamiento.

De las aplicaciones anteriores de la técnica LDA, todas han sido programadas en software, por lo general utilizando programas como Matlab, software orientado en aplicaciones matemáticas, y son pocos los trabajos donde se implementa la técnica LDA o PCA en hardware, específicamente en un arreglo de compuertas programables en campo (FPGA), permitiendo así que las técnicas programadas logren una implementación para diagnóstico o clasificación en línea. El mayor ejemplo es con Martínez-Figueroa et al. (2017) con lo que llaman un sensor inteligente basado en FPGA para la detección y clasificación de disturbios de la calidad de la energía utilizando estadísticas de orden superior, por otra parte, Pizarro y Figueroa (2011) implementaron ambas técnicas tanto la LDA como la PCA, en un FPGA de la familia Spartan 3 de Xilinx para el reconocimiento facial. Utilizaron esta tecnología, debido a que consume menos potencia y es más rápido el procesamiento conservando la eficiencia del método LDA para la reducción de características e implementando la técnica de distancia Manhattan para la clasificación de los datos. Por su parte Akbar et al. (2016) desarrollaron el uso de las técnicas de reducción de características LDA y PCA para la detección de gases, implementando las técnicas en hardware en un sistema en Xilinx Spartan 7, en donde concluyen que la técnica LDA es la más adecuada para ser implementada en Hardware debido a que requiere hasta 50% menos recursos de los que necesita la técnica PCA, además de ser 10% más eficiente en tiempo y mantiene su alto grado de clasificación de características o disturbios.

Como se puede observar son varias las técnicas que se utilizan para la detección de disturbios eléctricos, pero no se ha encontrado un trabajo que aplique

LDA en clasificación de dichos disturbios. Además, son pocos los trabajos que implementan en FPGA la técnica LDA y los que la han realizado son para otras aplicaciones ajenas a la calidad de la energía. Por lo que sería deseable contar con un algoritmo basado en FPGA para la detección en línea de disturbios eléctricos.

1.2 Objetivos e Hipótesis

1.2.1 Objetivo General

Desarrollar una metodología para la implementación de la técnica de análisis discriminante lineal (LDA) mediante un co-diseño software-hardware para su síntesis en FPGA y su aplicación en la clasificación de disturbios eléctricos.

1.2.2 Objetivos Específicos

1. Seleccionar al menos 5 disturbios eléctricos para su clasificación, utilizando los indicadores estadísticos más comunes para su posterior comparativa en cuanto a clasificación con la técnica LDA.
2. Programar señales eléctricas sintéticas con los disturbios seleccionados, a partir de su modelo matemático, junto a indicadores estadísticos en el dominio del tiempo para obtener las características de las señales eléctricas.
3. Programar en software la técnica de análisis discriminante lineal (LDA), a partir de su algoritmo en el caso de dos dimensiones, para la obtención de los coeficientes que conforman la matriz de transformación y obtener el subespacio generado de dos dimensiones que habrá de clasificarse.
4. Implementar una red neuronal artificial en software para llevar a cabo la clasificación de los disturbios eléctricos y obtener el valor de los pesos y bias generados durante la etapa de entrenamiento.
5. Diseñar las estructuras digitales de los indicadores estadísticos seleccionados para su implementación en hardware y validar el resultado a partir del error obtenido respecto a los mismos indicadores programados en software.

6. Implementar la técnica LDA en VHDL, para llevar a cabo la reducción de dimensionalidad, utilizando las señales obtenidas por los indicadores estadísticos y los coeficientes de la matriz de transformación.
7. Implementar la red neuronal artificial en VHDL para llevar a cabo la clasificación de los disturbios eléctricos seleccionados, haciendo uso de los pesos y bias obtenidos en la parte de entrenamiento en software.
8. Sintetizar las estructuras digitales, haciendo uso de software ISE, para evaluar los recursos utilizados y realizar un análisis del método propuesto.

1.2.3 Hipótesis

Mediante el desarrollo de un co-diseño software-hardware de la técnica de Análisis Discriminante Lineal (LDA) se mantiene la clasificación, comparando contra la implementación del método meramente en software, y mejorando el tiempo de procesamiento aplicado en disturbios eléctricos.

1.3 Descripción del problema

Si bien la técnica LDA ya ha sido implementada en software con una gran variedad de aplicaciones y con buenos resultados en general, son muy pocos los trabajos existentes que logran su implementación en hardware, de momento no existe una implementación que se centre en la clasificación de disturbios eléctricos utilizando tanto la técnica LDA como indicadores estadísticos en el dominio del tiempo, tema concerniente a la calidad de la energía eléctrica, donde se aproveche la tecnología FPGA.

Uno de los principales problemas que existen al tener la implementación únicamente en software, es el tiempo de procesamiento, que cambia mucho dependiendo de la computadora y difícilmente aumentará su velocidad que una implementación en Hardware. Por otra parte, algunas de las técnicas mencionadas en la sección anterior se atienen rigurosamente al método y a la forma de adquisición de los indicadores, sin permitir una selección más personalizada según el tipo de análisis y la cantidad de indicadores deseada. Lo anterior es importante

ya que sin una selección apropiada de indicadores estadísticos se podría ver afectada la clasificación de los disturbios eléctricos, llegando a casos en que estos se confundan entre sí o se confundan con algún otro tipo de fallo eléctrico distinto a los que se clasifican como disturbios eléctricos. Por último, también se ha observado que una gran cantidad de investigadores no desarrollan por completo sus técnicas o metodologías si no que utilizan algunas ya existentes y prediseñadas por algún fabricante o investigador anterior.

Por lo antes mencionado es deseable contar con el desarrollo de la técnica LDA en FPGA de modo que se pueda seleccionar los indicadores estadísticos que utilizará para su aplicación y que otorgue resultados satisfactorios en la clasificación de disturbios eléctricos sin confundirse entre los mismo y diferenciando de posibles fallas eléctricas distintas a los disturbios eléctricos a seleccionar. Además, se busca lograr que el tiempo de procesamiento sea lo suficientemente pequeño como para obtener una implementación en línea con algún sistema de monitoreo y diagnóstico de calidad de la energía, esto en un desarrollo del que se cuente con la propiedad intelectual.

1.4 Justificación

Teniendo en cuenta la creciente demanda por conocer y mejorar la calidad de la energía eléctrica en toda clase de instalaciones, como en industrias, hospitales universidades o inclusive en el hogar, es importante identificar y clasificar esos fenómenos eléctricos que afectan directamente a no tener una calidad adecuada de energía eléctrica.

Por lo tanto, el proyecto de investigación propone la implementación de la técnica LDA en FPGA, esto con la finalidad de contar con una IP Core (*intellectual property Core*) de dicha técnica, lo cual quiere decir que se contaría con una arquitectura digital portable para otros dispositivos o modelos de FPGA. Además, de esta forma se tiene completo control de la selección de los indicadores estadísticos apropiados para la aplicación sin recurrir a diseños o equipos ya

existentes diseñados por terceros, generando entonces una arquitectura abierta, la cual permite toda clase de modificación para mejorar su funcionamiento o ser ajustado para distintos usuarios. Otra gran ventaja que otorga el realizar la técnica en Hardware lograr el procesamiento en línea, gracias a la rapidez que tienen los dispositivos FPGA y permitiendo entonces una clasificación de los disturbios de forma muy eficiente en tiempo lo suficiente para colocarlo como un proceso en línea con un sistema de análisis para la calidad de la energía. Por último, gracias a la técnica LDA se propone, además de clasificar los disturbios eléctricos seleccionados, que se pueda distinguir cuando realmente son disturbios eléctricos o fallas en algún elemento del sistema eléctrico.

1.5 Planteamiento general

La propuesta para el desarrollo del trabajo en investigación, se observa en el diagrama que se muestra en la Figura 1, donde se puede observar las distintas etapas principales para llegar a la implementación de la técnica LDA y más tarde su comparación de la implementación de software contra hardware.

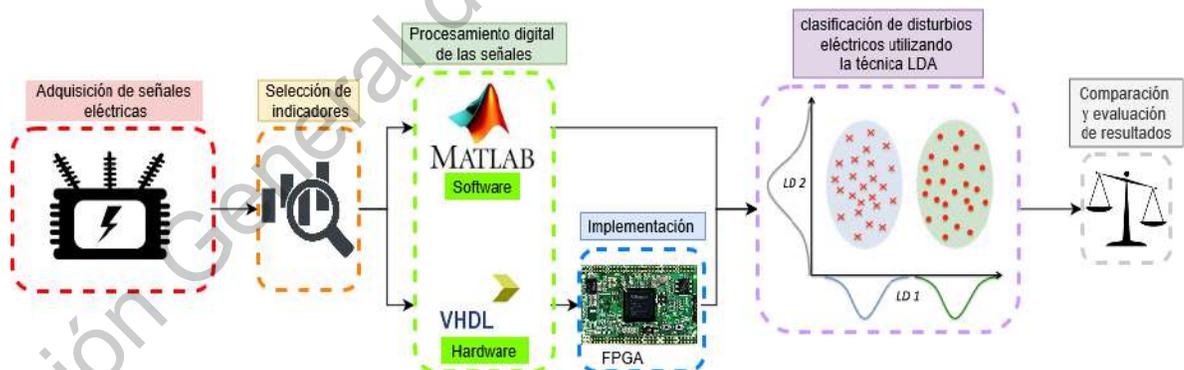


Figura 1 Planteamiento general para la implementación de la técnica LDA para la clasificación de disturbios eléctricos en FPGA y su comparación con la técnica en software (Autoría propia)

Del diagrama anterior se puede decir que, la adquisición de señales eléctricas es cuando se adquieren las señales de voltaje y corriente correspondientes al sistema que se desea analizar, donde para un sistema trifásico se deben leer 3 señales de voltaje y 3 de corriente. Para la selección de indicadores, se realiza la

selección de los indicadores estadísticos apropiados que otorguen la mayor información posible que mejor describa las señales eléctricas y sus disturbios. En el procesamiento digital de señales, se lleva a cabo la programación de la técnica LDA deseada, además de programar los indicadores previamente mencionados y se programa tanto en software como en hardware, utilizando Matlab y VHDL respectivamente. Para la implementación, únicamente aplica para la programación realizada en VHDL que ha sido simulada previamente a ser implementada en una tarjeta FPGA. En la clasificación utilizando la técnica LDA, es el resultado de la programación e implementación anterior además de logrando la clasificación de los disturbios eléctricos propuestos. Y finalmente se evalúan los resultados obtenidos y se compara la técnica implementada en software y hardware.

2. Fundamentación Teórica

En este capítulo se presentan aspectos teóricos relacionados con el trabajo de investigación, fundamentos teóricos necesarios para llevar a cabo la metodología propuesta, prestando especial atención al tema de calidad de la energía, disturbios eléctricos, reducción de indicadores y el lenguaje VHDL.

2.1 Calidad de la energía

Es un término que hoy día es tratado incluso por organizaciones internacionales debido a la importancia que conlleva, y su definición es ligeramente distinta para cada quien. Por su parte, el Instituto de Ingenieros Electrónicos y Eléctricos (IEEE) la define como: “se refiere a una amplia variedad de fenómenos electromagnéticos que caracterizan el voltaje y la corriente en un momento dado y una ubicación determinada en el sistema de alimentación” (IEEE-1159, 1995). Otra definición sobre la calidad de la energía bien puede ser “la calidad de la energía es un conjunto de límites eléctricos que permiten que un equipo funcione de la manera prevista sin una pérdida significativa de rendimiento o esperanza de vida” (Sankaran, 2002).

La calidad de la energía es un concepto que inició en la década de los 80's y que ha ganado cierta popularidad e importancia en los últimos años, y ese crecimiento se debe a cuatro principales razones de acuerdo con Enríquez (1999) las cuales son:

1. Las cargas cada día son más sensibles a las variaciones del suministro eléctrico debido a que cada vez son más los equipos conectados, tanto del área industrial como residencial, que hacen uso de microprocesadores y de la electrónica de potencia, como son los robots industriales, las computadoras, los electrodomésticos, entre muchos otros, que siendo cargas no lineales afectan no solo a la red eléctrica local conectada, sino que también afectan a la compañía de suministro eléctrico.

2. El incremento del concepto de mayor eficiencia en los sistemas eléctricos, provoca la aplicación de dispositivos de alta eficiencia, que, como los controladores de velocidad en motores eléctricos, hacen uso de bancos de capacitores para mejorar el factor de potencia y reducir pérdidas, esto a su vez trae como consecuencias un incremento en los niveles de armónicas en los sistemas eléctricos, problema que afecta a la calidad de la energía.
3. Una mayor atención por parte de los usuarios a problemas con la calidad del suministro eléctrico, que pueden afectar a sus equipos, debido a: interrupciones de servicio, los transitorios, depresiones y elevaciones de voltaje, etcétera.
4. La creciente tendencia por la interconexión de sistemas eléctricos al nivel de sistemas de potencia e industriales, que trae como consecuencia una mayor cantidad de procesos integrados, lo que quiere decir que las fallas de un solo componente tienen consecuencias más graves.

2.2 Disturbios en Señales Eléctricas

Existen distintos tipos de disturbios que pueden afectar a las señales eléctricas, por esto la norma IEEE-1159 clasifica los fenómenos electromagnéticos más importantes y que tienen que ver con la calidad de la energía, como: impulsos, oscilaciones, *Sag's*, *Swells*, interrupciones, bajo voltaje, sobre voltaje, *offset* o compensación de DC, armónicos, interarmónicos, muescas, ruido, fluctuaciones de voltaje o *flicker* y variaciones de frecuencia. De igual forma la Comisión Electrotécnica Internacional (IEC) tiene su propia clasificación de los disturbios referentes a la calidad de la energía eléctrica como se muestra en la **Tabla 1**, la cual es una clasificación dada por la normativa IEC-61000-1.

Tabla 1. Disturbios electromagnéticos, clasificación IEC (IEC-61000-1, 1992)

Fenómenos conducidos de baja frecuencia	Armónicos, Interarmónicos
	Sistemas de señal (Línea de alimentación)
	Fluctuaciones de voltaje

	Caídas de voltaje e interrupciones
	Desbalance de voltaje
	Variaciones de potencia-frecuencia
	Voltajes inducidos de baja frecuencia
	Corriente directa (DC) en líneas de corriente alterna (AC)
Fenómenos radiados de baja frecuencia	Campos magnéticos
	Campos eléctricos
Fenómenos conducidos de alta frecuencia	Voltajes o corrientes de onda continua inducidos
	Transitorios unidireccionales
	Transitorios Oscilatorios
Fenómenos radiados de alta frecuencia	Campos magnéticos
	Campos eléctricos
	Campos electromagnéticos
	Ondas continuas
	Transitorios
Fenómenos de descarga electrostática	–
Pulso electromagnético nuclear	–

Por su parte la organización IEEE tiene su propia clasificación a partir del contenido espectral típico, la duración y magnitud de voltaje típica del disturbio, además de generar una diferencia según su duración como instantáneos, momentáneos, o temporales; como se observa en la **Tabla 2**.

Tabla 2. Clasificación de disturbios eléctricos, Clasificación dada en la norma IEEE (IEEE-1159, 1995)

Categorías	Contenido espectral típico	Duración Típica	Magnitud de voltaje típica
Transitorios			
Impulsivo			
Nanosegundos	5 ns subida	< 50 ns	
Microsegundos	1 µs subida	50 ns – 1 ms	

Milisegundos	0.1 ms subida	> 1 ms	
Oscilatorio			
Baja frecuencia	< 5 kHz	0.3 – 50 ms	0 – 4 pu
Media frecuencia	5 – 500 kHz	20 μ s	0 – 8 pu
Alta frecuencia	0.5 – 5 MHz	5 μ	0 – 4 pu
Variaciones de corta duración			
Instantáneos			
Sag		0.5 – 30 ciclos	0.1 – 0.9 pu
Swell		0.5 – 30 ciclos	1.1 – 1.8 pu
Momentáneos			
Interrupción		0.5 ciclos – 3 s	< 0.1 pu
Sag		30 ciclos – 3 s	0.1 – 0.9 pu
Swell		30 ciclos – 3 s	1.1 – 1.4 pu
Temporales			
Interrupción		3 s – 1 min	< 0.1 pu
Sag		3 s – 1 min	0.1 – 0.9 pu
Swell		3 s – 1 min	1.1 – 1.2 pu
Variaciones de larga duración			
Interrupción prolongada		> 1 min	0.0 pu
Subtensión		> 1 min	0.8 – 0.9 pu
Sobretensión		> 1 min	1.1 – 1.2 pu
Desbalance de voltaje		Estado estable	0.5 – 2%
Distorsión de onda			
Compensación de DC		Estado estable	0 – 0.1%
Armónicos	0 – 100th H	Estado estable	0 – 20%
Interarmónicos	0 – 6 kHz	Estado estable	0 – 2%
Muecas		Estado estable	
Ruido	Banda ancha	Estado estable	0 – 1%
Fluctuaciones de voltaje	< 25 Hz	Intermitente	0.1 – 7%
Variaciones de potencia-frecuencia		< 10 s	

2.3 Transitorios

El término transitorios se ha utilizado en el análisis de las variaciones del sistema de potencia durante mucho tiempo. Su nombre inmediatamente evoca la noción de un evento que es indeseable pero momentáneo en la naturaleza. La definición de transitorio (IEEE Std 100, 1992) refleja esta comprensión. La definición primaria utiliza la palabra 'rápido' o 'momentáneo' y habla de frecuencias de hasta 3 MHz.

2.3.1 Transitorio Impulsivo

Un transitorio impulsivo es un cambio repentino de frecuencia sin potencia en la condición de estado estacionario de voltaje, corriente o ambos, que es unidireccional en polaridad (principalmente positivo o negativo).

Los transitorios impulsivos se caracterizan normalmente por sus tiempos de ascenso y descomposición. Estos fenómenos también pueden ser descritos por su contenido espectral. Por ejemplo, un transitorio impulsivo de 1.2/50 ms 2000 V se eleva a su valor máximo de 2000 V en 1,2 ms, y luego decae a la mitad de su valor máximo en 50 ms (IEEE Std 1159, 1995).

La causa más común de los transitorios impulsivos es el relámpago. La Figura 2 ilustra un transitorio impulsivo actual típico causado por un rayo.

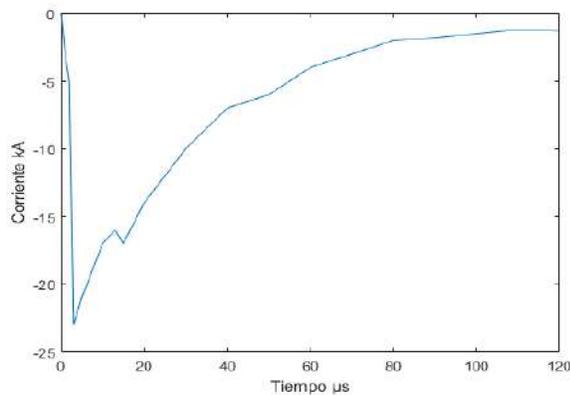


Figura 2 Transitorio impulsivo provocado por un rayo (Autoría propia)

2.3.2 Transitorio Oscilatorio

Un transitorio oscilatorio consiste en una tensión o corriente cuyo valor instantáneo cambia de polaridad rápidamente. Se describe por su contenido espectral (frecuencia predominante), duración y magnitud. Las subclases de contenido espectral definidas en la **Tabla 2** son de frecuencia alta, media y baja. Los rangos de frecuencia para estas clasificaciones se eligen para coincidir con los tipos comunes de fenómenos transitorios oscilatorios del sistema de potencia.

Esta categoría de fenómenos se encuentra con frecuencia en los sistemas de subtransmisión y distribución y es causada por muchos tipos de eventos, principalmente la energización del banco de capacitores la cual normalmente da como resultado un transitorio de voltaje oscilatorio con una frecuencia primaria entre 300 y 900 Hz. El transitorio tiene una magnitud máxima que puede acercarse a 2,0 pu (por unidad), pero es típicamente 1.3 x 1.5 pu que dura entre 0.5 y 3 ciclos, dependiendo de la amortiguación del sistema (IEEE Std 1159, 1995), obsérvese el ejemplo en la Figura 3.

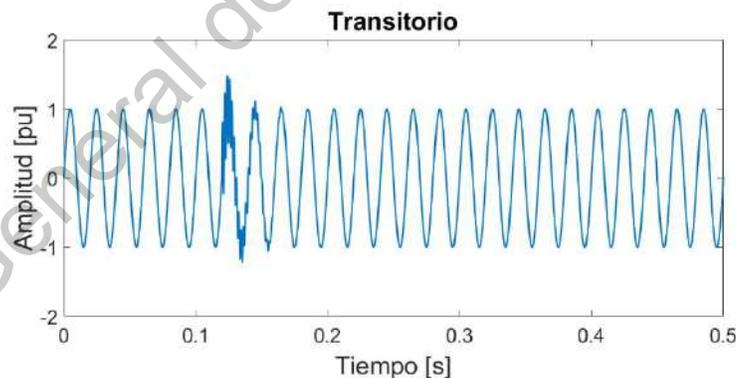


Figura 3 Transitorio oscilatorio de baja frecuencia (Autoría propia)

2.4 Variaciones de corta duración

Esta categoría abarca la categoría IEC de caídas de tensión e interrupciones cortas, así como la antítesis de *Sag* o *Swell*. Cada tipo de variación se puede designar como instantánea, momentánea o temporal, dependiendo de su duración como se define en la **Tabla 2** (IEEE Std 1159, 1995).

Las variaciones de voltaje de corta duración casi siempre son causadas por condiciones de falla, la energización de grandes cargas que requieren altas corrientes de arranque, o conexiones intermitentes sueltas en el cableado de energía. Dependiendo de la ubicación de la falla y las condiciones del sistema, la falla puede causar subidas de tensión temporales (*Swell*) o caídas de tensión (*Sag*), o una pérdida completa de voltaje (interrupciones). La condición de falla puede estar cerca o remota desde el punto de interés. En cualquier caso, el impacto en la tensión durante la condición de falla real es una variación de corta duración.

2.5 Interrupción

Una interrupción se produce cuando la tensión de alimentación o la corriente de carga disminuye a menos de 0.1 pu durante un período de tiempo no superior a 1 min. Las interrupciones pueden ser el resultado de fallas en el sistema de energía, fallas en el equipo y fallas de control. Las interrupciones se miden por su duración ya que la magnitud del voltaje es siempre inferior al 10% del nominal. La duración de una interrupción debido a un fallo en el sistema de servicios públicos está determinada por los dispositivos de protección de servicios públicos y el evento particular que está causando el fallo. La duración de una interrupción debida al mal funcionamiento del equipo o a las conexiones sueltas puede ser irregular, (IEEE Std 1159, 1995). La Figura 4 muestra un ejemplo de interrupción de voltaje.

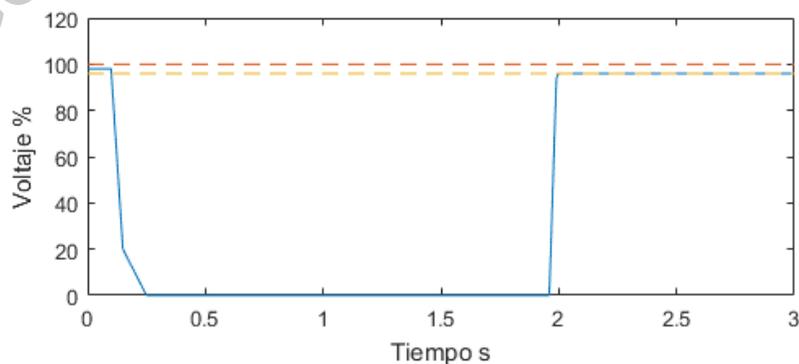


Figura 4 Interrupción de voltaje (Autoría propia)

2.6 Sag

El decremento de la tensión o *Sag*, es cuando la tensión nominal disminuye entre 0.1 p.u. y 0.9 p.u. por un tiempo que va desde los 0.5 ciclos (8.3 ms) y hasta 30 ciclos (0.5 segundos), son disturbios generalmente producidos por fallas en el sistema eléctrico, la conexión de cargas grandes y el arranque de motores, tiene como consecuencia el envejecimiento de los sistemas electrónicos y digitales, en algunas ocasiones se puede detectar visualmente con la disminución de intensidad en lámparas, (IEEE Std 1159, 1995). La Figura 5 muestra la representación gráfica de un fenómeno *Sag*.

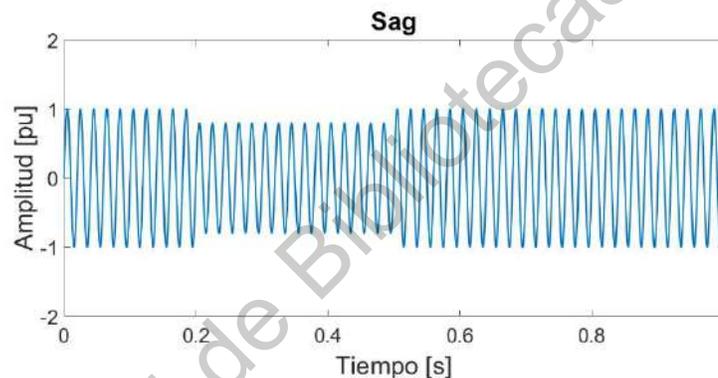


Figura 5 Decremento de la tensión o *Sag* (Autoría propia)

2.7 Swell

El incremento de la tensión nominal mejor conocido como *Swell*, es cuando la tensión nominal se eleva sobre 1.1 p.u. y con una duración de entre 0.5 ciclos (8.33 ms) y hasta 30 ciclos (0.5 segundos), son variaciones de tensión no tan comunes como los *Sag*'s, es un tipo de disturbio provocado principalmente por fallas en el sistema eléctrico y la conexión de bancos de capacitores, su principal consecuencia es la reducción de vida útil en los dispositivos conectados y desgaste en el aislamiento de máquinas como motores y transformadores, (IEEE Std 1159, 1995). Ejemplo del *Swell* se muestra en la Figura 6.

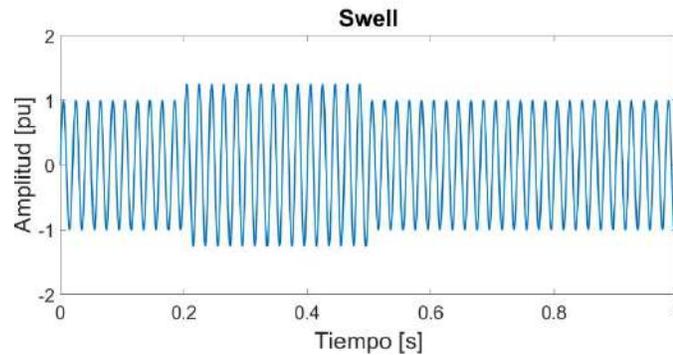


Figura 6 Incremento de la tensión o Swell (Autoría propia)

2.8 Armónicos

Los armónicos son tensiones sinusoidales o corrientes que tienen frecuencias que son múltiplos enteros de la frecuencia a la que el sistema de suministro está diseñado para funcionar (denominado la frecuencia fundamental; generalmente 50 Hz o 60 Hz). Los armónicos se combinan con el voltaje o la corriente fundamental, y producen distorsión de forma de onda. La distorsión armónica existe debido a las características no lineales de los dispositivos y cargas

Los niveles de distorsión armónica se pueden caracterizar por el espectro armónico completo con magnitudes y ángulos de fase de cada componente armónico individual. También es común utilizar una sola cantidad, la distorsión armónica total (THD), magnitud de la distorsión armónica (Bollen, 2006).

La fórmula que describe la forma de onda de los armónicos de voltaje se observa en la ecuación 1

$$v(t) = V_0 + \sum_{h=1}^H V_h \sqrt{2} \cos(h\omega t - \alpha_h) \quad (1)$$

donde V_0 es el voltaje RMS de la señal fundamental, V_h es el valor RMS del armónico h , h es por tanto h -ésimo componente armónico del voltaje, $\omega = 2\pi f_0$, con f_0 igual a la frecuencia fundamental, t el tiempo y α_h es el ángulo de fase respecto al componente fundamental de voltaje.

La Figura 7 muestra una señal senoidal, que es la señal fundamental, una señal que es el tercer armónico de la fundamental y la señal de onda resultante de la suma de la fundamental con el tercer armónico.

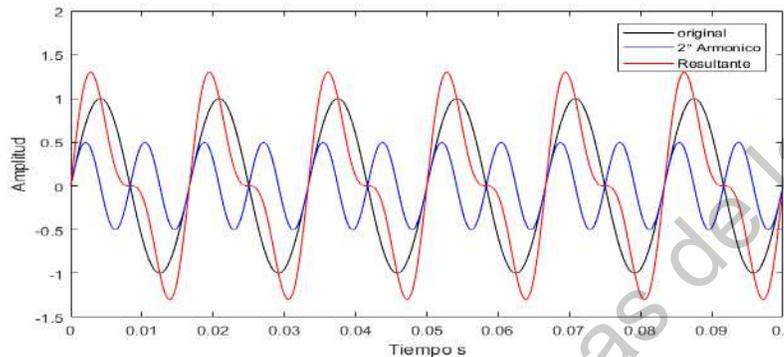


Figura 7 Gráfica de la señal fundamental, del tercer armónico y su resultante (Autoría propia)

2.9 Fluctuaciones de voltaje

Son variaciones sistemáticas de la envolvente del voltaje o una serie de cambios aleatorios del voltaje, cuya magnitud normalmente no excede los rangos de 0.95-1.07 pu. Las cargas que exhiben variaciones rápidas y continuas en la magnitud de la corriente de carga pueden causar variaciones de voltaje, erróneamente referidas como *flicker* (parpadeo).

El término *flicker* se deriva del impacto de la fluctuación de voltaje sobre la intensidad de iluminación. Por lo tanto, la fluctuación del voltaje es la respuesta del sistema de energía a la variación de la carga y *flicker* es la respuesta del sistema de iluminación según lo observa el ojo humano (Dugan R. et al, 2004).

La Figura 8, muestra un ejemplo de señal de voltaje con fluctuaciones del mismo de forma sistemática que modifica la envolvente de la señal pura.

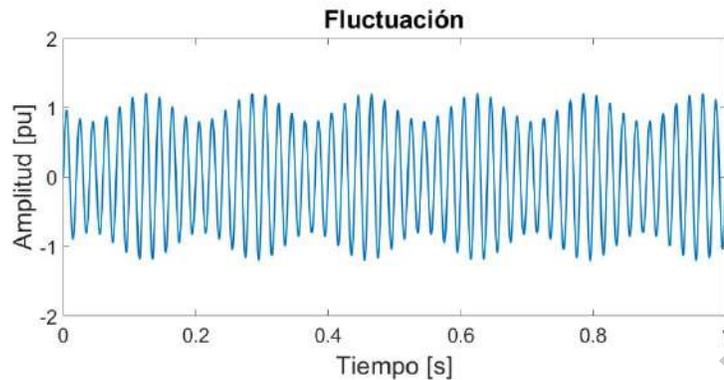


Figura 8 Representación de una señal de voltaje fluctuante (Autoría propia)

2.10 Reducción de dimensionalidad

En una aplicación, ya sea clasificación o regresión, los datos de observación que se cree que contienen información se toman como insumos y se ingresan al sistema para la toma de decisiones. Idealmente, no se debería necesitar la selección o extracción de entidades como un proceso separado; el clasificador (o regresor) debe ser capaz de utilizar las características que sean necesarias, descartando lo irrelevante. Sin embargo, hay varias razones por las que interesa reducir la dimensionalidad como un paso de preprocesamiento separado:

- En la mayoría de los algoritmos de aprendizaje, la complejidad depende del número de dimensiones de entrada, d , así como del tamaño de la muestra de datos, N , y para reducir la memoria y el cálculo, se busca reducir la dimensionalidad del problema. La disminución de d también disminuye la complejidad del algoritmo de inferencia durante las pruebas.
- Cuando se decide que una entrada es innecesaria, se ahorra el costo de extraerla.
- Los modelos más simples son más robustos en conjuntos de datos pequeños. Modelos más sencillos tienen menos varianza, es decir, varían menos dependiendo de los detalles de una muestra, incluyendo ruido, valores atípicos, etc.
- Cuando los datos se pueden explicar con menos características, se adquiere

una mejor idea sobre el proceso que subyace a los datos y esto permite la extracción de conocimiento.

- Cuando los datos se pueden representar en unas pocas dimensiones sin pérdida de información, se pueden trazar y analizar visualmente para la estructura y los valores atípicos.

En la extracción de entidades, se busca encontrar un nuevo conjunto de dimensiones k que sean combinaciones de las dimensiones d originales. Estos métodos pueden ser supervisados o no supervisados dependiendo de si utilizan o no la información de salida. Los métodos de extracción de características más conocidos y más utilizados son el PCA y el LDA, que son métodos de proyección lineal, sin supervisión y supervisados respectivamente (Delgado, 2012).

2.11 Análisis Discriminante Lineal (LDA)

LDA es la técnica de extracción de indicadores supervisada más conocida que se utiliza para la reducción de lineal de la dimensionalidad en problemas en los que se abordan múltiples clases. El principal objetivo de la técnica LDA se encuentra en la búsqueda de una nueva proyección de menor dimensión donde la información más discriminativa entre los puntos de datos pertenecientes a diferentes clases se maximiza (Van y Kang, 2015). Debido a que el LDA es una técnica supervisada, es una técnica apropiada para maximizar el desempeño de metodologías de condición de monitoreo y diagnóstico por identificar un conjunto disponible de condiciones de falla (Saucedo-Dorantes, 2017).

La LDA calcula una matriz de dispersión entre clases como se observa en la ecuación 2, donde C son las clases compuestas y N_j el número de muestras.

$$S_b = \sum_{j=1}^c N_j (m_j - \bar{m})(m_j - \bar{m})^T \quad (2)$$

Donde además \bar{m} es la media de todas las muestras y m_j es la media de la clase C_j . Por otra parte, la LDA calcula la matriz de dispersión dentro de las clases como se observa en la fórmula 3.

$$S_w = \sum_{j=1}^c \sum_{i=1}^{N_j} (x_i^j - m_j)(x_i^j - m_j)^T = \sum_{j=1}^c S_{w_j} \quad (3)$$

x_i^j es la i -ésima muestra que pertenece a la clase C_j y S_{w_j} la matriz de covarianza correspondiente de a clase C_j .

El vector óptimo W_{LDA} que es seleccionado por el método LDA, permite obtener una separación clara de las clases, gracias a las columnas ortonormales que maximizan la relación de determinantes entre la matriz de las muestras y la matriz dispersión, como se observa en la fórmula 4.

$$W_{LDA} = \arg \max \frac{|W^T S_b W|}{|W^T S_w W|} = [w_1 \ w_2 \ \dots \ w_m] \quad (4)$$

Donde $\{w_i | i = 1, 2, \dots, m\}$ pertenece al conjunto de vectores propios generalizados también conocidos como vectores discriminantes.

De esta manera, la extracción de indicadores que resulta en V es gracias a la proyección del conjunto de datos original X en el espacio de dimensión reducida resultante W_{LDA} , como se observa en la ecuación 5.

$$V = W_{LDA}^T X \quad (5)$$

2.12 Indicadores Estadísticos

Los indicadores estadísticos son valores adquiridos de la señal en el dominio del tiempo los cuales en su conjunto son capaces de describir la condición del sistema analizado. Existen una gran variedad de ecuaciones que pueden ser utilizadas en el dominio del tiempo como indicadores estadísticos. La **Tabla 3**

muestra algunos de los indicadores estadísticos que son utilizados para el análisis de señales en el dominio del tiempo.

Tabla 3 Indicadores Estadísticos (Saucedo, 2017)

Indicador	Ecuación
Media	$\bar{x} = \frac{1}{n} * \sum_{k=1}^n x_k \quad (6)$
Valor máximo	$\hat{x} = \max(x) \quad (7)$
Valor RMS	$RMS = \sqrt{\frac{1}{n} * \sum_{k=1}^n (x_k)^2} \quad (8)$
Valor SRM	$SRM = \left(\frac{1}{n} * \sum_{k=1}^n \sqrt{ x_k } \right)^2 \quad (9)$
Desviación estándar	$\sigma = \sqrt{\frac{1}{n} * \sum_{k=1}^n (x_k - \bar{x})^2} \quad (10)$
Varianza	$\sigma^2 = \frac{1}{n} * \sum_{k=1}^n (x_k - \bar{x})^2 \quad (11)$
RMS Factor forma	$SF_{RMS} = \frac{RMS}{\frac{1}{n} * \sum_{k=1}^n x_k } \quad (12)$
SRM Factor forma	$SF_{SRM} = \frac{SRM}{\frac{1}{n} * \sum_{k=1}^n x_k } \quad (13)$
Factor cresta	$CF = \frac{\hat{x}}{RMS} \quad (14)$
Factor latitud	$LF = \frac{\hat{x}}{SRM} \quad (15)$
Factor impulso	$IF = \frac{\hat{x}}{\frac{1}{n} * \sum_{k=1}^n x_k } \quad (16)$
Skewness	$S_k = \frac{E[(x_k - \bar{x})^3]}{\sigma^3} \quad (17)$
Curtosis	$k = \frac{E[(x_k - \bar{x})^4]}{\sigma^4} \quad (18)$

5° Momento	$5thM = \frac{E[(x_k - \bar{x})^5]}{\sigma^5} \quad (19)$
6° Momento	$6thM = \frac{E[(x_k - \bar{x})^6]}{\sigma^6} \quad (20)$

En donde X_k es la señal de entrada, k por lo tanto es el valor actual de la señal, n es el número total de muestras, y $E = \frac{1}{n}$.

La **Tabla 4** muestra otras tres ecuaciones utilizadas para la obtención de indicadores estadísticos más orientadas a la obtención de disturbios de la calidad de la energía.

Tabla 4. Indicadores estadísticos (Wang et al., 2014)

Energía	$E = \sum_{k=1}^n x_k^2 \quad (21)$
Normalización Max-Min	$D_{mm} = Max(x) - Min(x) \quad (22)$
Factor Forma	$FF = \frac{\bar{x}}{RMS} \quad (23)$

2.13 Extracción de indicadores

El proceso de extracción de indicadores que es una estrategia con fines de transformación, donde de alguna forma se busca obtener un nuevo subconjunto de indicadores en una dimensión menor a la del conjunto de indicadores original, la transformación obtenida contiene una combinación del conjunto de indicadores original. Uno de los inconvenientes de las estrategias de reducción de indicadores es que el nuevo conjunto de indicadores no tiene una interpretación comprensible, el sentido de las magnitudes físicas se pierde durante el proceso de reducción; sin embargo, a menudo este tipo de estrategias se abordan para la reducción de indicadores, fusión de información o técnicas de análisis de indicadores (Saucedo, 2017).

2.14 Lenguaje VHDL

El lenguaje de VHDL (*Very high-speed integrated circuit Hardware Description Language*), es el lenguaje universal de descripción de circuitos, definido por el IEEE, por lo que los programadores tienen que seguir las normativas que impone la IEEE, que a su vez permite que sean diseños portables a cualquier plataforma compatible (Troncoso, 2016). Es un lenguaje utilizado para describir la interconexión de circuitos internos y la programación de FPGAs. Donde su principal diferencia con un lenguaje más convencional como lo es C, es que es un lenguaje que se ejecuta en paralelo y no de manera secuencial como lo hace C.

2.15 FPGA

Los circuitos programables FPGA (*Field Programmable Gate Array*) o arreglo de compuertas programables en campo, son circuitos integrados de electrónica digital, que tienen la capacidad de reconfigurar su hardware, por lo que son dispositivos comúnmente programados utilizando el lenguaje VHDL. También aceptan otros lenguajes de programación como Verilog y ABEL (Troncoso, 2016). Además de tener un gran número de aplicaciones, como en la industria aeroespacial, militar, telecomunicaciones, procesamiento digital de señales, entre otras. Donde estos dispositivos son altamente utilizados principalmente por su característica de ser reconfigurables y no de propósito único.

3. Metodología

En el presente capítulo se muestra el desarrollo para la implementación de la técnica LDA en FPGA para clasificación de disturbios eléctricos en hardware, el desarrollo de la metodología se presenta en la Figura 9 y se ha dividido en: Lectura de las señales eléctricas, selección e implementación de indicadores estadísticos, reducción de dimensionalidad usando el algoritmo LDA, clasificación de los disturbios usando una red neuronal artificial, lo anterior es para la parte de entrenamiento en software, para la parte de explotación que se lleva a cabo en hardware, se lleva a cabo de forma similar la implementación de los indicadores estadísticos seleccionados, la reducción de la dimensionalidad usando LDA con los coeficientes obtenidos en software, la clasificación con una red neuronal con los pesos obtenidos en software y por último, la evaluación y comparación de la metodología propuesta. A continuación, se da una breve descripción de cada etapa y en los subtemas siguientes se describen a detalle.

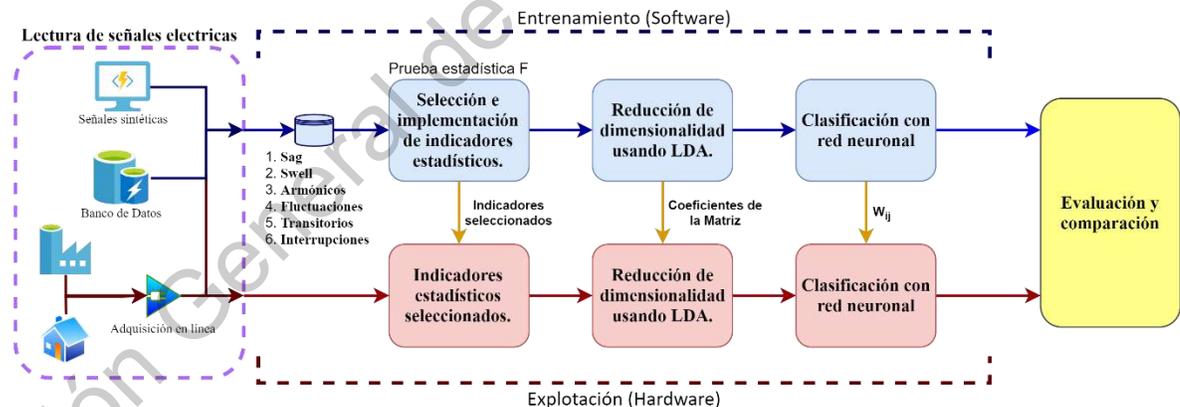


Figura 9 Diagrama general del desarrollo de la metodología (Autoría propia)

La primera parte consistió en la etapa de entrenamiento, la cual se llevó a cabo en software utilizando MATLAB como herramienta y lenguaje para la implementación, comenzando con la lectura de las señales eléctricas; las cuales pueden ser adquiridas de tres maneras: 1) Señales sintéticas, 2) a través de un banco de datos y 3) adquisición en línea de las señales (a través de algún sistema

de adquisición del que se puedan adquirir los datos), cada tipo de señal cumple con un propósito que se detallará más adelante. En el siguiente punto se llevó a cabo la selección e implementación de dieciocho indicadores estadísticos para la obtención de la información y características en el dominio del tiempo que mejor representaban a los seis disturbios eléctricos seleccionados que fueron; sag, swell, armónicos, fluctuaciones, transitorios oscilatorios e interrupciones. De igual manera, en la presente etapa se realizó un proceso de reducción de los mismos indicadores estadísticos y así tener la información más relevante del sistema con el menor número de indicadores posibles. La salida de los indicadores estadísticos seleccionados y reducidos se utilizó para implementar la técnica LDA en software y para indicar cuales eran los indicadores a seleccionar por el módulo de indicadores estadísticos seleccionables en HDL. En el tercer punto, con los indicadores seleccionados y reducidos se llevó a cabo la implementación en software del algoritmo LDA, los indicadores estadísticos forman una matriz de indicadores, y se realizó la implementación en software, debido a que el algoritmo de la LDA se realiza una única ocasión para obtener la matriz de transformación, por lo que implementar enteramente la técnica LDA en HDL se prevé sería un gasto de recursos innecesario considerado que parte del algoritmo implica operaciones complejas y que se consideran como una mala práctica en el diseño eficaz de arquitecturas digitales, de manera que la salida de la técnica LDA es un nuevo subconjunto de datos que posee únicamente dos características que pueden graficarse. Además de obtener una serie de coeficiente que fueron introducidos en el módulo LDA en HDL para generar la proyección de los nuevos datos de entrada. El cuarto punto de la etapa de entrenamiento consistió en implementar una red neuronal simple para llevar a cabo la clasificación automática de los disturbios eléctricos y obtención de los pesos que más tarde se utilizaran en el diseño en HDL. La segunda parte, la etapa de explotación, se lleva a cabo en hardware utilizando VHDL como lenguaje y utilizando los programas de Active y Xilinx para llevar a cabo la implementación, simulación y síntesis de las estructuras digitales propuestas. La primera parte consistió en mostrar el diseño de las arquitecturas digitales y diagramas de bloques necesarios

para llevar a cabo la lectura de las señales, la implementación de los indicadores estadísticos, la conexión general del sistema integrando la matriz de transformación obtenida por la técnica LDA en la etapa anterior y la clasificación de los disturbios implementando una red neuronal con el valor de los pesos obtenidos en software. La última etapa, fue la evaluación y comparación de la metodología propuesta a partir de la síntesis de las arquitecturas en VHDL, la implementación en una tarjeta FPGA, y la comparación de los resultados en la parte de entrenamiento y experimentación.

3.1 Etapa de entrenamiento en software

La primera etapa de la metodología presentada consistió en realizar el procedimiento en software específicamente utilizando MATLAB, esto debido a que la metodología propuesta es un co-diseño software/hardware lo que quiere decir que ambas partes son esenciales y complementarias según la tarea que se busca desarrollar. Para la parte de entrenamiento se realizaron una serie de pruebas, para desarrollar algoritmos complejos y obtener resultados a partir de ambos puntos, que pudieran servir para disminuir la complejidad innecesaria de los diseños en HDL.

3.1.1 Lectura de señales eléctricas

La primera parte, consistió en la lectura o adquisición de las señales eléctricas, señales que como se mencionó previamente y como se puede apreciar en el diagrama de la Figura 9, pueden ser adquiridas de tres maneras: 1) Señales sintéticas, 2) adquisición en línea (a través de algún sistema de adquisición del que se puedan adquirir los datos) y 3) banco de datos. Donde tanto las señales adquiridas en línea y las obtenidas por un banco de datos, son señales obtenidas por el equipo PQ-UAQ, el cual es un equipo para la monitorización de calidad de la energía, diseñado por la Universidad Autónoma de Querétaro en el equipo de trabajo HSPDigital.

3.1.1.1 Señales sintéticas.

Las señales sintéticas se refieren a aquellas señales que han sido completamente generadas por computadora, que, por lo mismo son señales las cuales es posible generar con las especificaciones deseadas como en amplitud y frecuencia. Además de que se les pueden programar los disturbios eléctricos que han sido modelados matemáticamente para que sean una aproximación fiel a los disturbios eléctricos reales. La **Tabla 5** muestra los modelos matemáticos de algunos disturbios eléctricos junto con sus parámetros, donde los parámetros mostrados son rangos que se deben cumplir para considerar que el disturbio generado se encuentra dentro de los límites de un disturbio real.

Tabla 5. Modelos matemáticos de disturbios eléctricos con parámetros (Alshahrani S. et al., 2015)

Disturbios	Modelo Matemático	Parámetros
Normal (senoidal pura)	$f(t) = A \sin(\omega t)$	$A = 1$ $f = 50\text{Hz}$
Sag	$f(t) = A \left(1 - \alpha(u(t - t_1) - u(t - t_2)) \right) \sin(\omega t)$	$0.1 < \alpha < 0.9$
Swell	$f(t) = A \left(1 + \alpha(u(t - t_1) - u(t - t_2)) \right) \sin(\omega t)$	$0.1 < \alpha < 0.8$
Armónicos	$f(t) = A \sin(\omega t) + \alpha_3 \sin(3\omega t) + \alpha_5 \sin(5\omega t)$	$0.05 < \alpha_3 < 0.15$ $0.05 < \alpha_5 < 0.15$
Interrupciones	$f(t) = A \left(1 - \alpha(u(t - t_1) - u(t - t_2)) \right) \sin(\omega t)$	$0.9 < \alpha < 1.0$
Fluctuaciones	$f(t) = A \sin(\omega t) (1 + \beta \sin(\gamma \omega t))$	$0.1 \leq \beta \leq 0.2$ $0.1 \leq \gamma \leq 0.2$
Transitorios de alta frecuencia	$f(x) = A \sin(\omega t) + \alpha e^{-t/\lambda} \sin(b\omega t)$	$20 \leq b \leq 80$ $0.1 \leq \lambda \leq 0.2$

Donde A se refiere a la amplitud de la señal senoidal, $\omega = 2\pi f$ es la velocidad angular que a su vez es dos π por la frecuencia, t es el tiempo, α es la amplitud del disturbio, t_1 y t_2 son el tiempo de inicio y del término del disturbio, β y γ son la

amplitud y la frecuencia de las fluctuaciones respectivamente, y u es la función de activación la cual se muestra en la ecuación siguiente.

$$u(t) = \begin{cases} 1, & t \geq 0 \\ 0, & t < 0 \end{cases} \quad (24)$$

De manera que las señales sintéticas son ideales para ser las señales con las que se genere la matriz de transformación de la técnica LDA además de ser útiles para las primeras pruebas y corroboración de todo aquello programado o implementado en HDL. Donde su mayor problema es precisamente que no son señales reales por lo que no deberían ser utilizadas como tales para una validación final del sistema diseñado.

3.1.1.2 Señales adquiridas en línea

Las señales adquiridas en línea, se refieren a las señales que son adquiridas a través de algún sistema o tarjeta para adquisición de señales eléctricas, a través de un dispositivo electrónico conocido como: convertidor analógico-digital CAD o ADC (por sus siglas en ingles), dispositivo que tiene como objetivo convertir las señales reales o analógicas en una codificación binaria entendible para cualquier computadora. Un ejemplo de esta clase de dispositivos es el sistema PQ-UAQ mostrada en la Figura 10, el cual es un dispositivo diseñado para la adquisición de señales eléctricas trifásicas y la monitorización de calidad de la energía.



Figura 10 Dispositivo PQ-UAQ (Fernández, 2016)

Algunas de las características del dispositivo mostrado, son: la tasa de muestreo es de 8000 muestras por segundo, controlada por una FPGA, 8 canales para muestreo 4 de voltaje y 4 de corriente, almacenamiento en memoria SD y conectividad bluetooth.

Y es de esta manera que las señales adquiridas por medio del sistema de adquisición pueden provenir de prácticamente cualquier instalación eléctrica; de una instalación doméstica, una instalación industrial, de una planta de generación eléctrica o algún motor, entre muchos sistemas eléctricos. Y son precisamente este tipo de señales necesarias para considerar que es un sistema puede trabajar en línea para la clasificación y detección de disturbios eléctricos.

Las principales desventajas con la que cuentan este tipo de señales, primeramente, que requieren de un dispositivo externo que se encargue de hacer la adquisición de las señales y segundo, que difícilmente se puede asegurar que existirá presencia de disturbios eléctricos a menos que de ante mano se realice un diagnóstico de los posibles disturbios y fallas eléctricas que pueda presentar el sistema.

3.1.1.3 Banco de datos

Se refiere a las señales guardadas en algún medio de almacenamiento como en un disco duro, memorias USB o en servicios en la nube. Son señales que han sido adquiridas y almacenadas con anterioridad para su uso o análisis posterior.

Este tipo de señales son muy utilizadas por la mayoría de proyectos debido a que son señales reales por lo que son aceptables para una validación final, están disponible en todo momento y ordenadas apropiadamente, se pueden seleccionar solo aquellas con las características, condiciones o del sistema eléctrico deseado.

Para el presente trabajo de investigación, se cuentan con bancos de datos de señales adquiridas utilizando el dispositivo PQ-UAQ, las cuales son señales reales adquiridas en distintos ambientes e industrias, existen alternativas de bases

de datos de señales eléctricas que son públicas siempre y cuando se reconozca el autor, ejemplo de esta clase de banco de datos es por parte del IEEE, que en su estándar IEEE 1159.2 permite de manera libre descargar una serie de señales de prueba que contienen principalmente el disturbio sag en una serie de señales trifásicas.

El problema que se podría llegar a presentar en esta clase de señales, es que; debido al número de muestras por segundo, que para la aplicación de detección y monitoreo de disturbios eléctricos es de 8000 muestras por segundo, y a la duración del muestreo, que suele ser de al menos 1 minuto, las señales adquiridas de los sistemas eléctricos suelen ser de gran tamaño y ocupan una cantidad considerable de almacenamiento, por lo que rápidamente los sistemas de almacenamiento pueden encontrarse saturados en su capacidad y a no ser que se cuente con alguna herramienta o método para su clasificación inmediata y permita descartar señales innecesarias, se almacenaran una gran cantidad de datos donde una buena parte podría no ser de utilidad para la investigación, como en el caso en que no presente ningún disturbio eléctrico, y ello solo genera más trabajo al intentar buscar las señales que presenten las características deseadas.

3.1.2 Selección de indicadores estadísticos

En esta sección se realizó un proceso de selección e implementación de los indicadores estadísticos con los cuales se logre clasificar de la mejor manera los seis disturbios seleccionados; Sag, swell, interrupciones, armónicos, transitorios oscilatorios y fluctuaciones.

El conjunto original de dieciocho indicadores estadísticos es mostrado en las tablas 3 y 4, conjunto seleccionado por contener indicadores que han sido utilizados en investigaciones previas (Saucedo, 2017) y (Wang et al., 2014), el primer conjunto de indicadores es utilizado para extraer características en motores y el segundo conjunto es utilizado para la detección de únicamente tres disturbios eléctricos. En este punto se llevó a cabo un proceso con el que se busca seleccionar el menor

número de indicadores que otorguen aproximadamente la misma información que el conjunto completo de los mismos, incluso con una apropiada selección de los indicadores es posible mejorar la información extraída con menos indicadores. El beneficio de tener un menor número de indicadores es que permite generar una matriz de menor dimensión lo que acorta el proceso de cálculo de indicadores para su posterior clasificación especialmente cuando se realiza el análisis en lineal y o si se deseara en tiempo real.

Los indicadores estadísticos son utilizados para extraer información de las señales que contienen o no alguno de los disturbios eléctricos seleccionados y generados en las etapas anteriores, existen diversas ecuaciones matemáticas y de estadística que son utilizadas para la detección de uno o más de estos disturbios sin embargo un conjunto muy grande los mismo indicadores, no garantiza que habrá una mejoría en la detección y en la clasificación de los disturbios, ya que muchos de estos indicadores no aportan información relevante para la identificación de disturbios o podrían resultar muy complejos de implementar y de calcular lo que podría aumentar el tiempo de procesamiento.

Para llevar a cabo la reducción de indicadores, existen diversas técnicas, conocidas como métodos de extracción de indicadores, donde se pueden clasificar en tipo filtro y tipo envoltura, donde las técnicas de tipo filtro, son aquellas técnicas que se caracterizan por realizar una selección de los indicadores de manera secuencial y de manera manual, en cambio los de tipo envoltura son realizados de manera automática a partir de algún método o algoritmo como lo es la prueba estadística F , método que permite realizar una selección de un mayor número de características en menor tiempo que de forma manual y secuencial.

La prueba estadística F , es un análisis basado en la varianza de los valores que busca relacionar. Consiste en un modelo de regresión generado por medio de la selección de una sola característica del conjunto original de indicadores. Por lo tanto, es la suma del modelo resultante y el residual, usando el error cuadrático

medio debido a la regresión (MSR) dividido por el error cuadrático medio debido al residuo (MSE), como se muestra en la ecuación 25 (Delgado, 2012).

$$F = \frac{MSR}{MSE} = \frac{\frac{\sum_i (\hat{y}_i - \bar{y})^2}{d - 1}}{\frac{\sum_i (y_i - \hat{y}_i)^2}{D - d}} \quad (25)$$

Donde i es el número de experimentos o muestras, y es la clase u observación real, \bar{y} es el promedio de la clase, \hat{y} el modelo resultante, d es el número seleccionado de coeficientes o características en el modelo y D es el número total de características.

Con los indicadores estadísticos seleccionados y reducidos, se genera una matriz del conjunto de indicadores que se utiliza para la estimación de la LDA. Además, se obtienen los indicadores que serán seleccionados por el módulo de indicadores estadísticos seleccionables, presentado en el diseño de las arquitecturas en HDL.

3.1.3 Reducción de dimensionalidad usando LDA

Una vez generada una matriz con el conjunto de indicadores estadísticos seleccionado del punto anterior se procede a implementar la técnica LDA para reducir la dimensionalidad del conjunto de datos, que tiene como propósito obtener una salida en segunda dimensión lo que permite realizar una detección y clasificación más directa de los disturbios eléctricos presentes, además de que al reducir considerablemente la dimensionalidad del conjunto de datos original reduce de igual manera la complejidad de los métodos de clasificación automática, por ejemplo; permite reducir a dos, el número de neuronas de entrada de una red neuronal.

La técnica de análisis discriminante lineal mejor conocida como LDA, ha sido descrita a mayor detalle en el capítulo anterior en la sección 2.11, donde se puede observar las ecuaciones generales (3-6) que describen el proceso para generar el

nuevo subconjunto de datos (Y) a partir de la multiplicación de la matriz de transformación (W) obtenida por el método y el conjunto de datos original (X).

El principal motivo de llevar a cabo la implementación de la técnica LDA, es conseguir una clasificación con gran precisión de los disturbios eléctricos a partir de un conjunto de datos obtenidos de los indicadores estadísticos, reduciendo considerablemente la dimensión de los datos de salida, considerando que la dimensión de salida de la técnica LDA se ajusta típicamente a una segunda o tercera dimensión, cuando el conjunto de datos de entrada puede ser de n dimensión. La Figura 11 muestra un ejemplo del resultado gráfico obtenido al aplicar la LDA donde se puede observar que se pretende realizar una separación en grupos o Cluster de las clases del conjunto de datos de entrada.

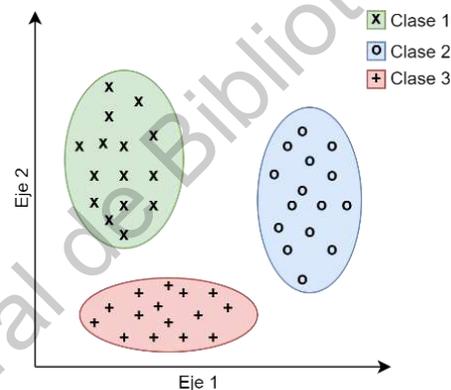


Figura 11 Representación gráfica resultante de la LDA (Autoría propia)

La Figura 12, muestra el diagrama de flujo del algoritmo general para llevar a cabo la implementación de la técnica LDA en software, los pasos del diagrama se explican en las subsecciones siguientes.

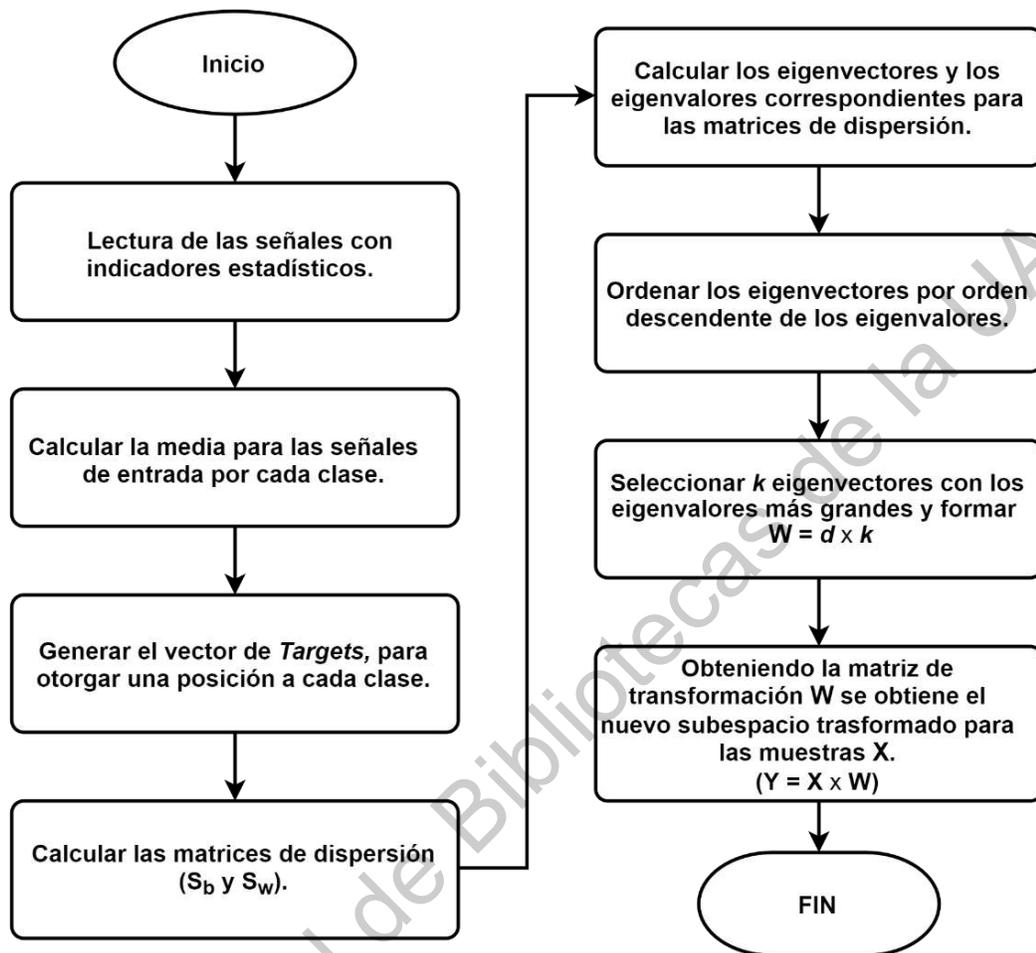


Figura 12 Diagrama de flujo del algoritmo de LDA (Autoría propia)

3.1.3.1 Lectura de las señales

Para llevar a cabo el procedimiento de la técnica LDA, se realizó la lectura de las señales resultante tras aplicar los indicadores estadísticos seleccionados, las señales resultantes se suelen acomodar en forma de una matriz, la cual se ordena típicamente en filas de los disturbios de las señales originales junto con una señal de referencia libre de cualquier disturbio, y los indicadores estadísticos resultantes se acomodan en forma de columnas. La Figura 13 muestra un ejemplo de la matriz de entrada al algoritmo de LDA, donde se reúnen el resultado de cada indicador aplicado a cada uno de los disturbios seleccionados más la referencia.

	Indicador 1	Indicador 2	Indicador 3	...	Indicador m
Referencia	d0 ₁₁	d0 ₁₂	d0 ₁₃	...	d0 _{1m}
	d0 ₂₁	d0 ₂₂	d0 ₂₃	...	d0 _{2m}

Disturbio 1	d1 ₁₁	d1 ₁₂	d1 ₁₃	...	d1 _{1m}
	d1 ₂₁	d1 ₂₂	d1 ₂₃	...	d1 _{2m}

Disturbio 2	d2 ₁₁	d2 ₁₂	d2 ₁₃	...	d2 _{1m}
	d2 ₂₁	d2 ₂₂	d2 ₂₃	...	d2 _{2m}

Disturbio n	dn ₁₁	dn ₁₂	dn ₁₃	...	dn _{1m}
	dn ₂₁	dn ₂₂	dn ₂₃	...	dn _{2m}

Disturbio x	dx ₁₁	dx ₁₂	dx ₁₃	...	dx _{1m}
	dx ₂₁	dx ₂₂	dx ₂₃	...	dx _{2m}

Figura 13 Matriz de entrada con las señales obtenidas por los indicadores estadísticos (Autoría propia)

3.1.3.2 Cálculo de la media

Para realizar el cálculo de la media aritmética, se realizó en forma de vector por cada columna de indicadores y para cada disturbio ingresado en la matriz anterior, la ecuación siguiente muestra la fórmula general de la media aritmética.

$$m_i = \frac{1}{n_i} \sum_{x \in D_i}^n x_k \quad (26)$$

Donde n la longitud de la clase, x_k es el valor de la señal y m_i es la media aritmética.

3.1.3.3 Vector de targets

El vector de targets o de clases, se refiere a un vector auxiliar que sirve para identificar en todo momento la posición de cada disturbio, esto es necesario ya que el método LDA es un método supervisado por lo que se requiere conocer la posición de sus clases en todo momento. La Figura 14 muestra un ejemplo de un vector de targets que se utilizaría para la matriz de datos mostrada en la Figura 13.

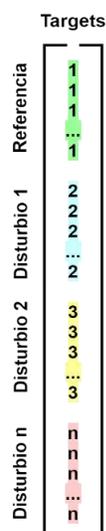


Figura 14 Ejemplo del vector de targets general (Autoría propia)

3.1.3.4 Matrices de dispersión

Para el cálculo de las matrices de dispersión (*Scatter matrices* en inglés) se necesitó calcular la matriz de dispersión dentro de clase (S_W) y la matriz de dispersión entre clases (S_B).

Matriz de dispersión S_W

La matriz de dispersión dentro de clase o mejor conocida como *The within-class scatter matrix* (S_W), se calculó a partir de la siguiente ecuación:

$$S_W = \sum_{i=1}^c S_i \quad (27)$$

Donde c son el número total de clases y S_i es la matriz de dispersión para cada clase.

$$S_i = \sum_{x \in D_i}^n (x - m_i)(x - m_i)^T \quad (28)$$

Donde m_i es el vector de la media mostrada en la ecuación 28.

Matriz de dispersión S_B

La matriz de dispersión entre clases o mejor conocida como *The between-class scatter matrix* (S_B), se calculó a partir de la ecuación 29;

$$S_B = \sum_{i=1}^c N_i (m_i - m)(m_i - m)^T \quad (29)$$

Donde m es la media general y N_i es el tamaño de las respectivas clases.

3.1.3.5 Calcular los eigenvalores y eigenvectores

Se resuelven los eigenvalores generalizados o valores propios para la matriz $S_W^{-1}S_B$ para obtener los discriminantes lineales.

$$Av = \lambda v \quad (30)$$

Donde $A = S_W^{-1}S_B$, v es el vector propio o eigenvector y λ es el valor propio o eigenvalor.

Donde cabe recordar que tanto los eigenvalores como los eigenvectores proveen información acerca de la distorsión de una transformación lineal; los eigenvectores son básicamente la dirección de esta distorsión, y los eigenvalores son el factor de escala para los eigenvectores que describen la magnitud de la distorsión.

3.1.3.6 Ordenamiento de los eigenvectores

Debido a que la técnica LDA no solo busca generar una proyección hacia un subespacio que mejora la separación entre clases, sino que además la técnica busca una reducción de dimensionalidad del espacio original, donde son los eigenvectores los ejes del nuevo subespacio generado. Sin embargo, los eigenvectores únicamente definen la dirección de los nuevos ejes, ya que tienen toda la misma longitud unitaria.

Por lo tanto, para decidir que eigenvector o eigenvectores se necesitan para el nuevo subespacio, se presta atención a los eigenvalores correspondientes de los eigenvectores. Ya que los eigenvectores con los eigenvalores más bajos, otorgan mejor información relevante acerca de la distribución de los datos, de manera que pueden ser descartados. Es precisamente por lo anterior que se ordenan los eigenvectores a partir de sus eigenvalores en orden descendente y seleccionando k eigenvectores superiores.

3.1.3.7 Selección de k y obtención de la matriz W

Después de haber ordenado los eigenvectores por eigenvalores decrecientes, se realizó la selección del valor k , el cual es el número de los eigenvectores más informativos deseados, generalmente se selecciona 2 o 3, ya que esto influye directamente en la dimensión del subespacio que se desea generar, donde correspondería a seleccionar a subespacios de segunda o tercera dimensión.

En realidad, el valor de k puede ser cualquier valor entre 1 y el número total de eigenvectores, sin embargo, se seleccionan valores pequeños; primeramente, para realizar una reducción significativa a la dimensión de los datos de entrada y en segundo lugar para genera una representación gráfica que permita una visualización más natural para el usuario.

Una vez seleccionado la nueva dimensión o valor de k , se calculó la matriz W , la cual básicamente es la matriz de transformación para posteriormente generar el nuevo subespacio esperado, de manera que:

$$W = k \times d \quad (31)$$

Donde d es la dimensión del conjunto de datos originales.

3.1.3.8 Obtención del nuevo subespacio

Para finalizar el proceso de la técnica LDA, se calculó el nuevo subespacio con mayor separabilidad entre las clases y de menor dimensión a partir de la ecuación 32:

$$Y = X \times W \quad (32)$$

Donde Y es el nuevo subespacio generado de dimensión $n \times k$, X es el espacio original de datos o un nuevo conjunto de valores de dimensión $n \times d$, y W como ya se mencionó es la matriz de transformación de dimensión $d \times k$.

3.1.4 Clasificación usando una red neuronal

Al obtener el nuevo conjunto de datos a la salida de la implementación de LDA se ha reducido el número de características a tan solo dos, y son también el número de entradas para la red neuronal artificial que debe ser entrenada para lograr la mejor clasificación de las siete posibles condiciones que pueda presentar una señal eléctrica, ya sea que detecte alguno de los seis disturbios eléctricos seleccionados o una señal sin disturbio eléctrico alguno.

Para el diseño de la red neuronal artificial, se consideró una estructura clásica, prealimentada, con 2 neuronas en la capa de entrada, 10 en la capa oculta y 7 neuronas en la capa de salida, siendo la cantidad de neuronas de entrada definidas por el número de características obtenidas por el método LDA, el número de neuronas en la capa oculta se define para mejorar la probabilidad y que la red neuronal llegue al resultado con el menor error posible en el menor número de iteraciones siendo 10 una cantidad recomendada para la gran mayoría de aplicaciones y con 7 neuronas en la capa de salida definidas a partir de las condiciones mencionadas anteriormente.

La Figura 15 muestra el diagrama de la red neuronal descrita y que busca implementarse para llevar a cabo la detección y clasificación de los disturbios eléctricos.

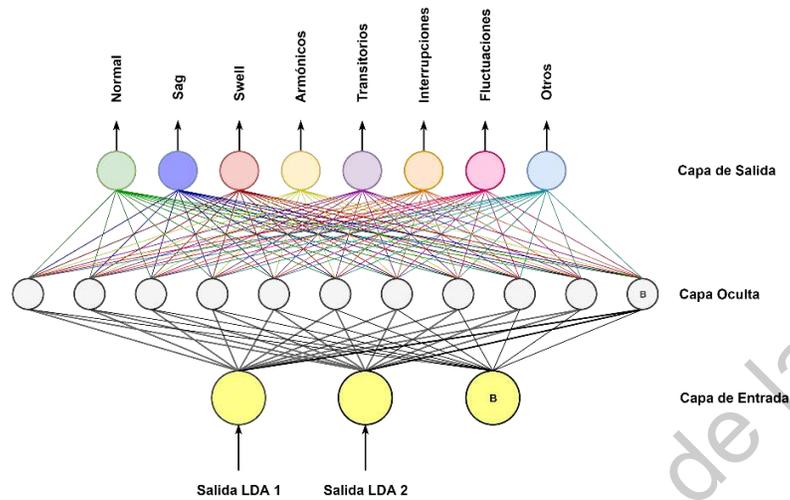


Figura 15 Diagrama de la red neuronal artificial propuesta (Autoría propia)

Para la implementación de la red neuronal artificial se tiene que seguir una serie de ecuaciones que describen el proceso de entrenamiento para obtener la salida esperada con el menor número de error permisible en una cantidad determinada de épocas.

Las siguientes ecuaciones son utilizadas para llevar a cabo la implementación de la red neuronal. La ecuación 33, es la función de excitación.

$$S_j^p = \sum_{i=1}^n \omega_{ij}^p x_i^p + \omega_{n+1,j}^p \quad (33)$$

Donde S se conoce como la función de excitación, ω es el valor de los pesos y x son las entradas. La ecuación 34, es la función sigmoide.

$$h_j^p = \frac{1}{1 + e^{-s_j^p}} \quad (34)$$

Para este caso h es una función sigmoide que es la función de excitación. La ecuación 35, es la función para determinar el error.

$$E_j^p = \frac{1}{2} \sum_{k=1}^m (y_k^p - h_k^p)^2 \quad (35)$$

Donde E es la ecuación que nos determina el error a partir de la ecuación de mínimos cuadrados relacionando la salida esperada o target y contra la salida obtenida O . La ecuación 36, es la función para obtener los pesos.

$$\Delta_p \omega_{ij}^p = \eta \delta_j^p x_i^p \quad (36)$$

Donde

$$\delta_j^p = \begin{cases} S_j^p (1 - S_j^p) (y_j^p - S_j^p) & \text{Para cuando } j \text{ es neurona de salida} \\ S_j^p (1 - S_j^p) \sum_k S_k^p \omega_{kj} & \text{Para cuando } j \text{ es neurona oculta} \end{cases}$$

Con las ecuaciones definidas se procedió a realizar el proceso de clasificación utilizando una red neuronal tras asignar una cantidad considerable de información para la fase de entrenamiento de la red neuronal y con una menor fracción del conjunto de datos de entrada se lleva a cabo la validación de la misma.

3.2 Etapa de explotación en hardware

Al generar la matriz de transformación W tras la implementación de la técnica LDA, utilizando el conjunto de datos obtenidos de la aplicación y selección de indicadores estadísticos a señales con los disturbios eléctricos seleccionados, los módulos en VHDL reciben los indicadores estadísticos seleccionados tras la reducción para el módulo de estimación de indicadores estadísticos y el módulo de LDA en HDL recibe los coeficientes que componen la matriz de transformación obtenida.

En los siguientes subtemas se realizará la descripción de las arquitecturas en hardware, las cuales son: lectura de las señales eléctricas, estimación de los indicadores estadísticos seleccionados, implementación de la matriz de transformación W para la obtención del nuevo subespacio obtenido por LDA y la clasificación de los disturbios eléctricos. La Figura 16 muestra el diagrama general del sistema hardware/software propuesto.

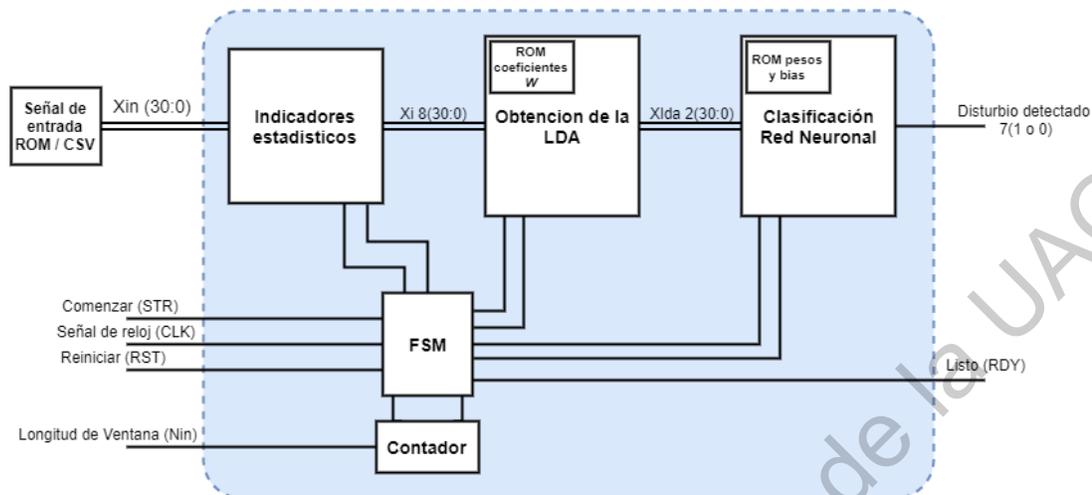


Figura 16 Diagrama general del sistema hardware (Autoría propia)

Para el diseño e implementación general de los módulos que se observan en la figura anterior, se siguió un procedimiento de diseño *Top-Down Design*, el cual es un método de diseño de lo general a lo particular. Es decir, que se realiza por partes el diseño y depende mucho de qué es lo que se desea implementar.

En el caso de un algoritmo completo o proceso, se comienza con la realización de la llamada caja negra o *black-box* donde únicamente se identifican las entradas y salidas del diseño aun sin conocer o especificar todo el proceso interno. La Figura 17 muestra un ejemplo general de una caja negra.



Figura 17 Ejemplo de una caja negra general (Autoría propia)

Lo siguiente, es el diseño del diagrama a bloques considerando los bloques o módulos principales, donde es recomendable que realicen una sola función por módulo, nuevamente generalizando el diseño para más tarde realizar la descripción de cada módulo. La Figura 18 muestra un ejemplo de un diagrama de bloques general.

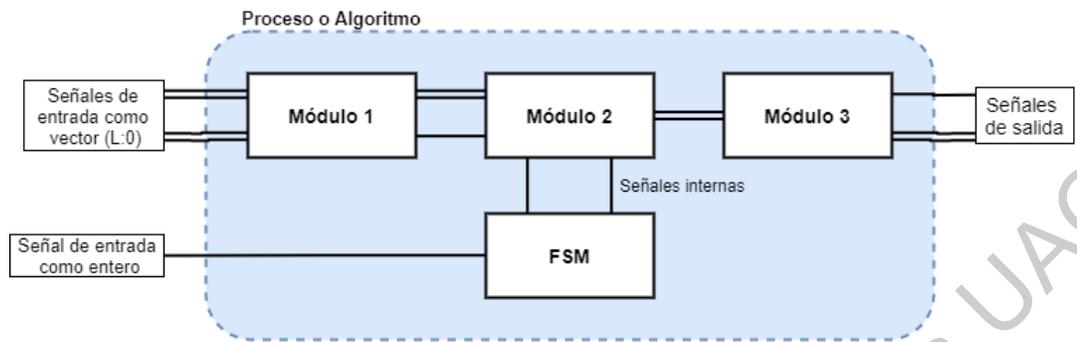


Figura 18 Ejemplo de un diagrama a bloques general (Autoría propia)

Tras establecerse el procedimiento de diseño para las arquitecturas digital y los diagramas a bloques que los representan, se procede a la establecer un proceso para la implementación de las estructuras digitales HDL. Para ello se siguió una metodología *Bottom-Up Design*, que contrario al proceso para el diseño de las estructuras digitales, aquí se comienza de lo particular a lo general, es decir se comienza con los elementos más básicos incorporados directamente en VHDL, seguido de bloques básicos que no se encuentran directamente en el código de VHDL pero que se ocupan para un gran número de diseños, como pueden ser contadores o *timers*, seguido de los módulos o diagramas a bloques como los mostrados en el punto anterior y se concluye con la caja negra. Lo anterior se puede observar en la Figura 19.

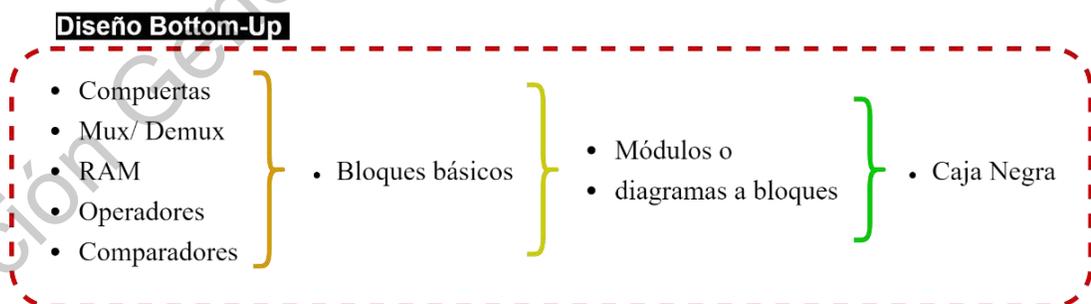


Figura 19 Diagrama de flujo del diseño Bottom-Up (Autoría propia)

existen principalmente dos lenguajes para la descripción de hardware, que son VHDL y Verilog. Donde se seleccionó VHDL, descrito en el punto 2.14, como el lenguaje a utilizar en el proyecto de investigación.

Los archivos de VHDL tienen dos partes que describen el sistema: La entidad y la arquitectura. La entidad (*entity* en inglés) describe la interface al sistema (entradas y salidas), la arquitectura (*architecture* en inglés) describe el comportamiento deseado de la estructura. La funcionalidad de VHDL (operadores, funciones, señales, tipo de datos) se define en el empaquetamiento de las librerías, librerías que han sido definidas por el IEEE. La Figura 20 resume la anatomía de un archivo en VHDL con una breve descripción de sus elementos.



Figura 20 Anatomía de un archivo VHDL (Autoría propia)

Uno de los componentes esenciales en el diseño digital, es la verificación de la funcionalidad a través de la simulación. Esta simulación tiene lugar en muchos niveles de abstracción. Para que un sistema sea probado, se utiliza un mecanismo que permite generar señales y patrones de entrada para el sistema diseñado y observar las salidas y poder verificar el correcto funcionamiento (LaMere, 2017). El mecanismo utilizado se conoce como banco de pruebas (*test bench* en inglés)

El banco de pruebas es un archivo en VHDL que no tiene entradas ni salidas, declarando el sistema como un componente y luego lo instancia. Los patrones de estímulos son generados en el banco de pruebas y conducidos al sistema bajo prueba. las señales o patrones deben cubrir todas las señales de entrada y posibilidades de las mismas. las señales son declaradas para conectar a los puertos del sistema bajo prueba. La salida del sistema bajo prueba puede ser visto

en formas de ondas, cadenas binarias, hexadecimales y de forma decimal en herramientas de simulación. La Figura 21 muestra un diagrama de aspecto general de un banco de pruebas.

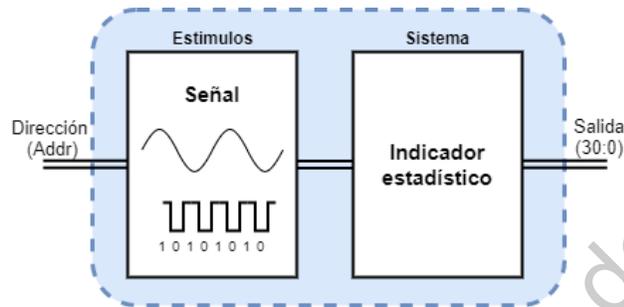


Figura 21 Visión general de un banco de pruebas (Autoría propia)

Para realizar la simulación, el software utilizado es el ISim (Xilinx, 2020), que es el simulador por defecto del programa ISE, programa de la familia Xilinx para la programación y simulación de VHDL.

3.2.1 Lectura de las señales eléctricas.

Para realizar la lectura de las señales eléctricas, se definió en primera instancia que se trabajara con señales sintéticas, debido a que este tipo de señales pueden ser generadas con las especificaciones deseadas por lo que resulta más sencillo determinar cuál es la salida esperada, por lo que son las señales ideales para llevar a cabo las primeras pruebas de los módulos programados, más tarde para una validación más formal de los módulos programados se utilizaran señales reales almacenadas en bancos de datos pertenecientes a la universidad.

Por lo tanto, para realizar la lectura de las señales tanto sintéticas como las procedentes de banco de datos en una arquitectura hardware, se utilizó lo que se conoce como un módulo ROM (*Read Only Memory*, memoria de solo lectura), el cual se podría entender como un código en HDL que almacena las señales, que a su vez puede ser generado por software donde resulta más simple la implementación de ciclos que generen las señales eléctricas deseadas o que transcriba los valores de una señal real previamente obtenida a cadenas binarias o

hexadecimales que es la manera con las que se trabaja en las arquitecturas digitales. La Figura 22 muestra el bloque del módulo ROM, el bloque como tal se considera que posee 3 salidas; X1, X2 y X3, una salida por cada línea de voltaje, hay que recordar que se plantea la posibilidad de trabajar con un sistema trifásico.



Figura 22 Bloque del módulo ROM (Autoría propia)

3.2.2 Estimación de los indicadores estadísticos seleccionados

Análogo al punto 3.1.2, donde se realiza la selección y reducción de los indicadores estadísticos, en este punto del proceso se implementan las ecuaciones de los indicadores estadísticos, pero en HDL, pero en lugar de aplicar el proceso de reducción de indicadores mediante la técnica F estadística únicamente se utiliza el resultado obtenido en software para conocer cuáles serán los indicadores que ha seleccionado el método. La Figura 23 muestra el módulo de indicadores estadísticos seleccionables, el cual tiene como entradas las señales de la salida del módulo anterior Figura 22, que son los voltajes de cada una de las fases, también como entrada tiene un vector *Select* de k indicadores estadísticos seleccionados por la prueba F estadística y la señal de *Start* para comenzar con el proceso. Y a la salida del módulo se esperan k indicadores I_n calculados por triplicado, y la señal de *Rdy* que indica que finalizó el cálculo de los indicadores.

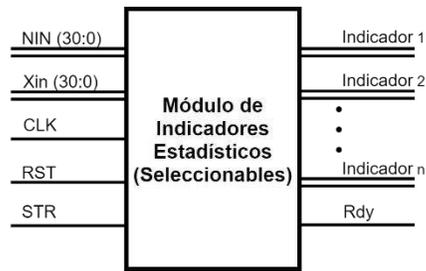


Figura 23 Módulo de indicadores estadísticos seleccionables (Autoría propia)

La Figura 24 muestra el diagrama a bloques del módulo de indicadores estadísticos, que mantiene las entradas y salidas mostradas en el la caja negra de la Figura 23, mostrando los submódulos para cada uno de los indicadores estadísticos que componen el conjunto inicial de dieciocho indicadores estadísticos, y un elemento para la selección a partir de una cadena binaria *Nin* obtenida a partir de aplicar el método de reducción de indicadores y de esta manera a la salida del módulo solo salen aquellas señales seleccionadas.

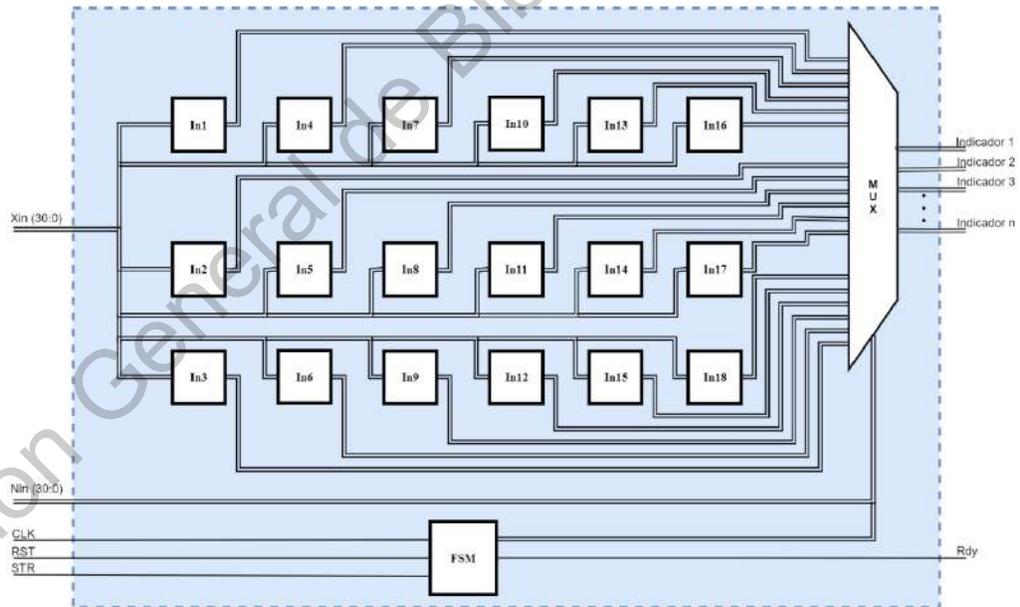


Figura 24 Diagrama a bloques del módulo de indicadores estadísticos (Autoría propia)

La **Tabla 6** muestra el nombre correspondiente del indicador estadístico al identificador mostrado en la Figura 24.

Tabla 6. Indicadores estadísticos e identificador

In1	Media	In7	RMS factor forma	In13	Curtosis
In2	Máximo	In8	SRM factor forma	In14	5° Momento
In3	RMS	In9	Factor cresta	In15	6° Momento
In4	SRM	In10	Factor latitud	In16	Normalización Max-min
In5	Desviación estándar	In11	Factor impulso	In17	Energía
In6	Varianza	In12	Skewness	In18	Factor Forma

Algunos de los elementos requeridos que podrían considerarse básicos, pero no se encuentran dentro de las librerías básicas las librerías de VHDL son: divisor, sumador acumulador, multiplicador acumulador, raíz cuadrada y la media. Los diagramas a bloques de los elementos mencionados se observan en las siguientes figuras, con excepción de la media aritmética que se realiza todo el procedimiento de descripción de su arquitectura.

Para la implementación de divisor, existen diversos métodos que cumplen con la función de realizar la división sintetizable, los dos métodos más conocidos es el divisor restaurado y el divisor no restaurado, donde fundamentalmente cumplen con la misma función, pero con estructura digital diferente. La Figura 25 muestra el diagrama del divisor restaurado, siendo esta estructura a implementar en VHDL.

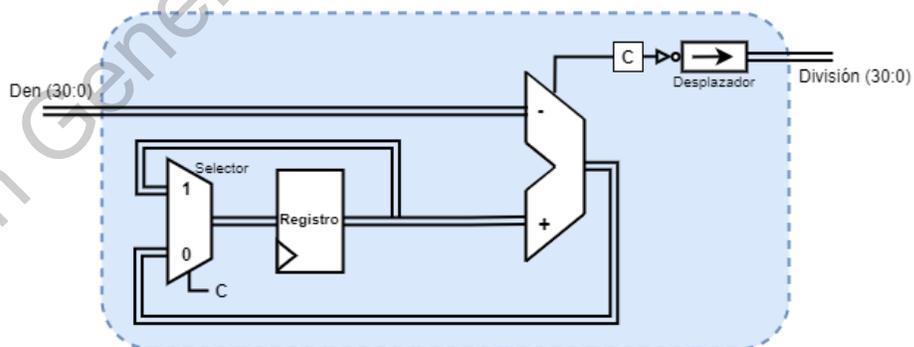


Figura 25 Diagrama del divisor restaurado (Autoría propia)

El diagrama de la Figura 26, representa al elemento sumador acumulador el cual es un elemento presente en la mayoría de indicadores estadísticos.

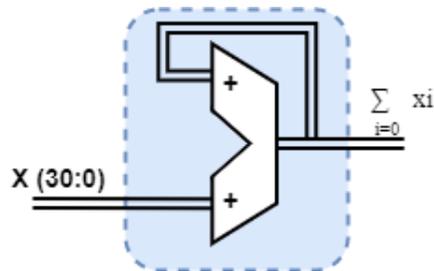


Figura 26 Sumador acumulador (Autoría propia)

La Figura 27 muestra el diagrama del elemento multiplicador acumulador mejor conocido como MAC, el cual también es un elemento utilizado por otros indicadores estadísticos, que posee una estructura similar al sumador acumulador, pero agregando el elemento de multiplicación, además de un elemento que permite borrar el registro.

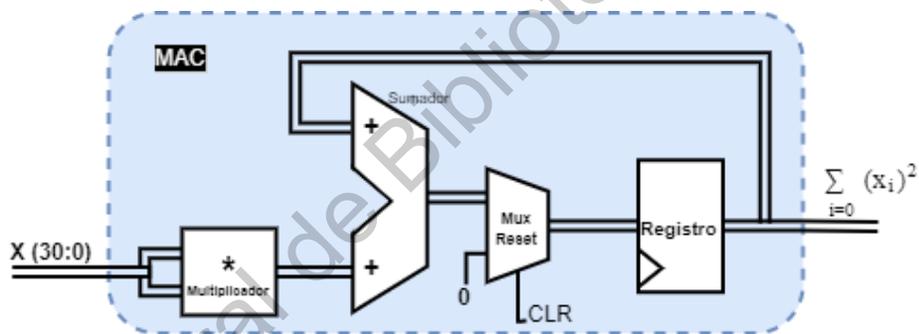


Figura 27 Diagrama MAC (Autoría propia)

Para realizar la descripción de la arquitectura del módulo para la raíz cuadrada, uno de los métodos más comunes para la implementación del módulo para la raíz cuadrada es utilizando el método CORDIC de aproximaciones sucesivas, pero se consideró que este método podría implicar un mayor uso de recursos de la tarjeta FPGA, motivo por el que se diseñó la estructura de la Figura 28 que cumple con el mismo propósito, pero esperado ocupe menos recursos.

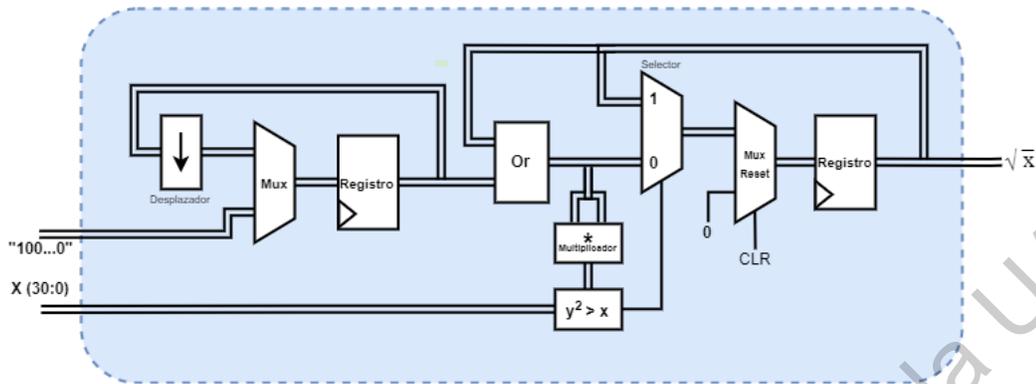


Figura 28 Diagrama de la raíz cuadrada (Autoría propia)

Por último, para la implementación del módulo de la media, la cual por su parte se encuentra dentro del conjunto de indicadores estadísticos pero que a su vez se ve utilizada por otros indicadores estadísticos como para el cálculo de la desviación estándar, la varianza, la curtosis, la Skewness, el 5° y 6° momento. Y siguiendo el procedimiento mostrado al inicio de este punto, la Figura 29 muestra la caja negra que representa a la media, que cuenta con la señal de entrada X_i , una señal de *start* y el valor de n que es la longitud de la señal de entrada y de salida cuenta con la señal X_m como resultado de la media y la señal Rdy para saber cuándo termina su proceso.

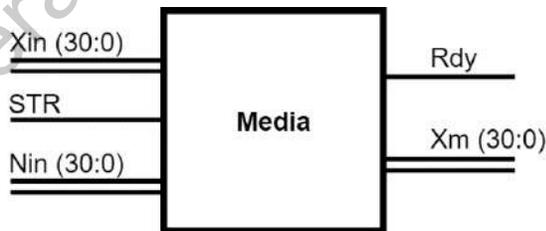


Figura 29 Caja negra de la media (Autoría propia)

El diseño del diagrama a bloques de la media se observa en la Figura 30 que incluye elementos como un contador y una máquina de estados FSM (Finite-State Machine, máquina de estados finitos), donde el contador como su nombre indica lleva el conteo de valor de n y la máquina de estados que permite la sincronización de todo.

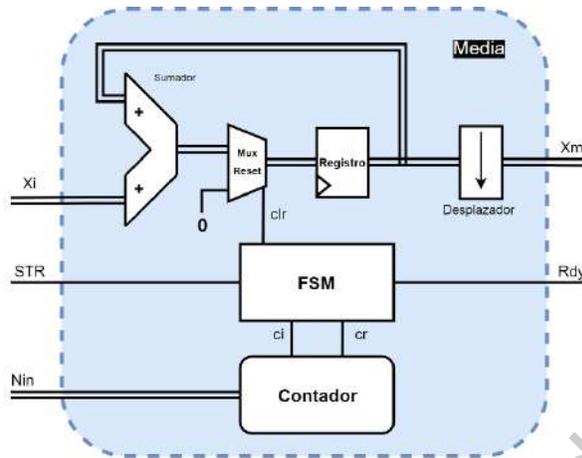


Figura 30 Diagrama a bloques de la media (Autoría propia)

El diseño de la máquina de estados para el módulo de la media, se observa en la Figura 31, y como se puede apreciar es una FSM relativamente simple, con únicamente 3 estados, ya que no se requiere ningún proceso para realizar la sincronización. Donde básicamente, el primer estado es para indicar el inicio del proceso, el segundo estado para esperar a que termine el contador y el tercer y último estado es únicamente para generar la señal de *ready* o que se a completado el proceso.

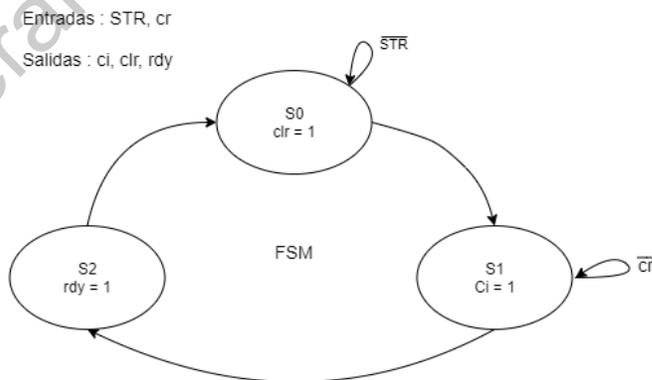


Figura 31 FSM de la media (Autoría propia)

3.2.3 Reducción de dimensionalidad usando LDA

Como ya se ha mencionado con anterioridad, para llevar a cabo la implementación de la técnica LDA en HDL gran parte de su proceso se realizó en

software para obtener la matriz de transformación W y con ello los coeficientes que la componen. Por lo tanto, se utilizó una ROM para almacenar los coeficientes de la matriz W , y una estructura tipo filtro FIR con un sumador acumulador.

La Figura 32 muestra el diagrama a bloques del módulo para la obtención de la LDA, donde se tiene como entradas los coeficientes de salida que componen la matriz W que se obtuvo durante la etapa de entrenamiento anterior en la sección de reducción de dimensionalidad usando LDA, y la entrada marcada como X_{ind} , son los datos de entrada y por lo tanto a la salida del bloque serian dos vectores uno por cada dimensión de la LDA y con una longitud de acuerdo con la longitud de la ventana analizada de datos de entrada y que han pasado por la sección de indicadores estadísticos seleccionados.

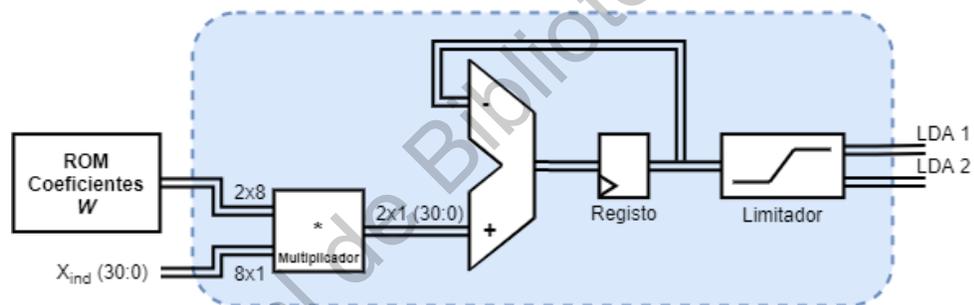


Figura 32 Módulo para obtención de la transformación LDA (Autoría propia)

3.2.4 Clasificación del disturbio con red neuronal

Para llevar a cabo la clasificación de los disturbios eléctricos se utilizó un módulo que como se observa en la Figura 33 que tiene como entradas las señales procedentes del módulo de LDA y cuenta con 7 salidas una por cada disturbio seleccionado más la señal normal.

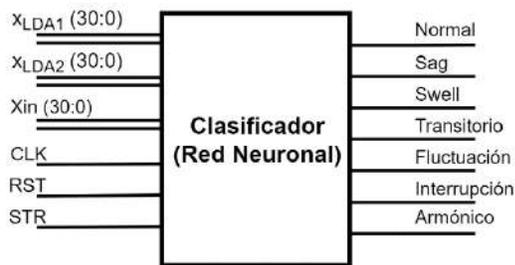


Figura 33 Módulo clasificador (Autoría propia)

El diagrama a bloques del clasificador se puede observar en la Figura 34, que como se observa es una estructura muy similar a la red neuronal clásica, donde además se observa el bloque de pesos, donde es una memoria ROM que almacena el valor de los pesos obtenidos durante la etapa de entrenamiento de la red neuronal de manera que la red neuronal en HDL no realiza el proceso de entrenamiento y únicamente aplica las ecuaciones para el proceso de validación de la red neuronal y obtener la clasificación de los disturbios eléctricos en HDL y los bloques de normalización de las señales de entrada para que queden en rango de entre 0 y 1.

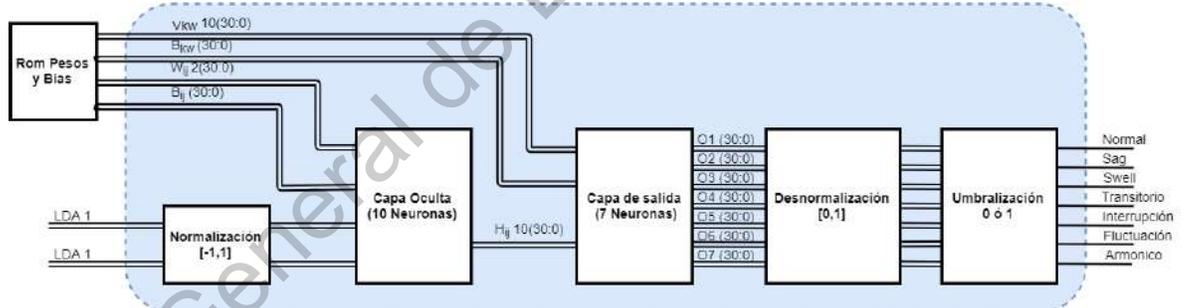


Figura 34 Diagrama de bloques del clasificador (Autoría propia)

Para la implementación de la función sigmoidal, se llevó a cabo a partir de la aproximación PLAN, que demostró ser la más adecuada en VHDL por su bajo nivel de error y su eficiencia en la implementación, las ecuaciones de la aproximación Plan modificada se muestran en la **Tabla 7** (Caballero Hernández, et al. 2014).

Tabla 7 Aproximación PLAN modificada en el intervalo [-5,5]

PLAN (x)	Condiciones
1	$ x \geq 5$

$ x /2^5 + 0.84375$	$2.375 \leq x < 5$
$ x /2^3 + 0.625$	$1 \leq x < 2.375$
$ x /2^2 + 0.5$	$-1 \leq x < 1$
$ x /2^3 + 0.375$	$-2.375 \leq x < -1$
$ x /2^5 + 0.15625$	$-5 \leq x < -2.375$
0	$ x < -5$

3.3 Evaluación y Comparación

Tras la implementación y simulación de las arquitecturas digitales, después de haber realizado la etapa de entrenamiento en software, se procedió a la etapa final que corresponde a la evaluación del método y del diseño en general de los algoritmos y estructuras en VHDL, para la evaluación de las estructuras digitales fue necesario llevar a cabo el proceso de síntesis, que es cuando el programa ya sea de Active o Xilinx transforman los códigos de descripción de hardware a una abstracción de lógica combinacional que representa al circuito o sistema descrito, generando el circuito a nivel de compuertas para la implementación en una tarjeta de hardware como el FPGA.

Y es una vez que se realizó la síntesis del proyecto se puede evaluar la eficiencia del mismo a partir de los elementos lógicos combinacionales que necesita para su óptimo funcionamiento y la cantidad de memoria requerida.

Para la parte de comparación se puede llevar a cabo desde la etapa de simulación de las arquitecturas digitales comparando las salidas obtenidas en software y en hardware y observando que se detecten los mismos disturbios

4. Resultados y Discusión

En esta sección se presentan los resultados obtenidos por la metodología propuesta, mostrando las señales eléctricas generadas y adquiridas utilizadas, el resultado de la reducción y selección de indicadores utilizando la prueba estadística F , el resultado en software de aplicar la técnica LDA, el módulo en VHDL resultante de los indicadores y su validación, así como de la implementación del módulo LDA y el resultado de la clasificación de la red neuronal, finalmente la síntesis del proyecto y la implementación en una tarjeta FPGA.

4.1 Señales eléctricas

Durante todo el proceso para la clasificación de los disturbios de la calidad de la energía utilizando la técnica LDA, se ocupan señales eléctricas, las cuales son fundamentalmente de dos tipos distintos: señales sintéticas y señales reales.

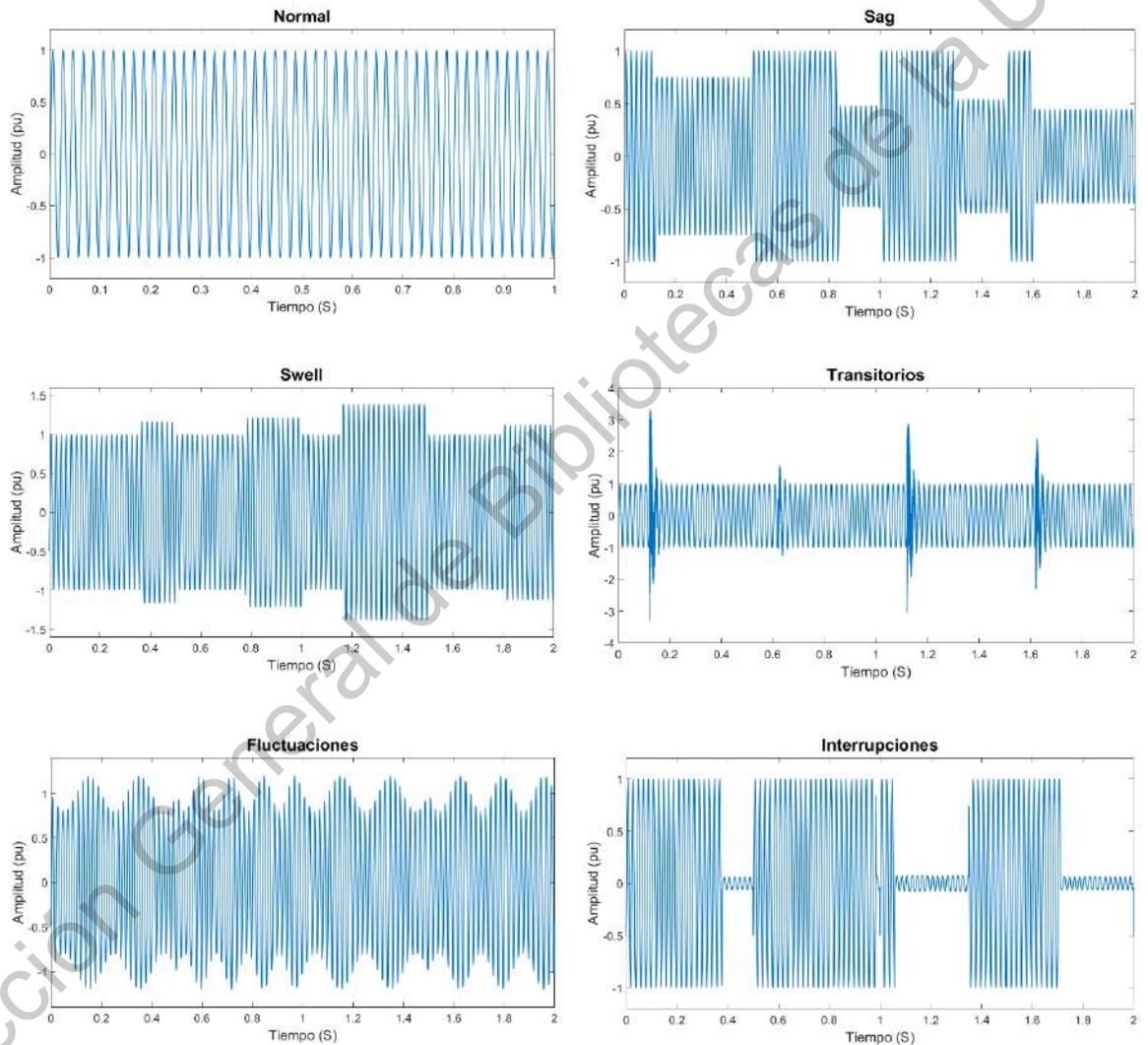
4.1.1 Señales sintéticas

Las señales sintéticas, fueron generadas con las características mostradas en la **Tabla 8**, características seleccionadas para generar señales similares a las que se obtendrían de manera real en instalaciones eléctricas que siguen las normas europeas (UNE-EN 60617), y las características de los disturbios de la **Tabla 2**.

Tabla 8 Características de las señales sintéticas

Frecuencia (f)	50 Hz
Amplitud	230 Vrms
Ruido	55 dB
Frecuencia de muestreo	8000 muestras/s
Velocidad angular	$2 \cdot \pi \cdot f$
Fase inicial	0°
Duración	60 s

La Figura 35 muestra las señales sintéticas generadas, con la presencia de uno de los disturbios eléctricos seleccionados, sag, swell, transitorios oscilatorios, fluctuaciones, interrupciones y armónicos, con una aparición cada medio segundo durante los 60 segundos de duración de la señal, con valores aleatorios de amplitud y duración de acuerdo al rango mostrado en las características de la **Tabla 2**.



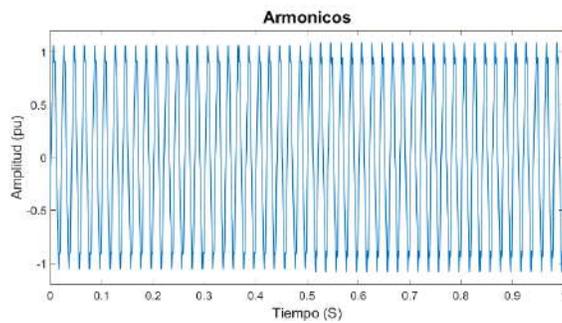


Figura 35 Fracción de las gráficas de las señales sintéticas utilizadas; a) normal, b) sag, c) swell, d) transitorios, e) fluctuaciones, f) interrupción, e) armónicos (Autoría propia)

4.1.2 Señales reales

Las señales reales utilizadas, son señales previamente adquiridas por el dispositivo PQ-UAQ, como se mencionó previamente en los puntos 3.1.2 y 3.1.3, señales de líneas trifásicas de distintas instalaciones industriales, residenciales, en hospitales o plantas de generación fotovoltaicas. La Figura 36 muestra la gráfica de un sistema trifásico monitoreado previamente y almacenado en un banco de datos.

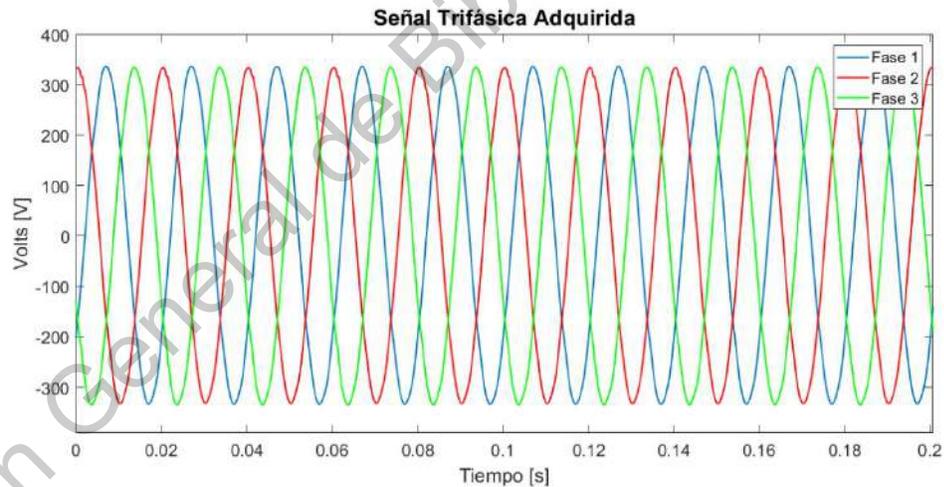


Figura 36 Gráfica de las señales trifásicas adquiridas por el PQ-UAQ (Autoría propia)

4.2 Selección de indicadores estadísticos

Tras la implementación y aplicación de la prueba estadística F al conjunto de 18 indicadores estadísticos, que a su vez estiman las características de las señales sintéticas de la Figura 35, y presentados en las tablas 3 y 4 del capítulo 2.

Se obtiene la **Tabla 9** donde se muestran los indicadores seleccionados por la prueba estadística F cuando se desea conservar únicamente el indicador con la mayor puntuación F para cada prueba que se lleva a cabo de la señal normal respecto al resto de señales con disturbio eléctrico.

Tabla 9. Par de indicadores seleccionados para cada tipo de disturbio de acuerdo a su puntaje F máximo obtenido.

Tipo de disturbio	Par de Indicadores seleccionados	Puntaje F
Sag	Curtosis y Varianza	3.3456
Swell	Media y Diferencia Max-Min	10.8597
Transitorios	Factor Forma y Factor Cresta	7.1967
Armónicos	Diferencia Max-Min y Media	2.8143e5
Interrupciones	Media y SRM	4.9407
Fluctuaciones	Factor Forma SRM y Varianza	4.5178e8

Como se puede observar de la tabla anterior algunos de los indicadores se repiten, por lo que al considerar cada indicador una sola vez, se seleccionan los ocho indicadores estadísticos siguientes: **Factor forma srm, varianza, srm, diferencia Max-Min, factor forma, factor cresta, media y Curtosis**. Indicadores que han sido corroborados para funcionar en cualquiera de las fases.

4.3 Reducción de la dimensionalidad usando LDA

La implementación de la técnica LDA se resume a la Figura 37 donde se observa el resultado de la aplicación de la técnica reduciendo la dimensionalidad del conjunto de características de entrada de dimensión ocho, siendo el número de indicadores estadísticos seleccionados por la prueba estadística F, a solo dos características de salida. Se obtiene un único conjunto de indicadores y un solo resultado de la LDA, debido a la aplicación de un detector de cruce por cero con detección de flanco de subida, para generar una señal similar para cualquiera de las fases.

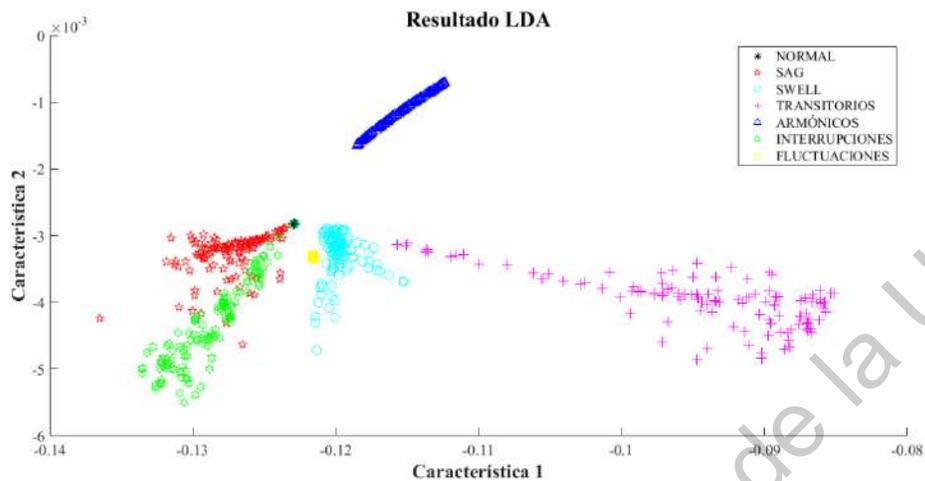


Figura 37 Resultado de aplicar LDA para el conjunto de 8 indicadores estadísticos (Autoría propia)

En la Figura 37 se puede observar el resultado de la aplicar la LDA al conjunto de ocho indicadores estadísticos, donde elemento mostrado representa a alguno de los disturbios seleccionados, donde además se observa que existen ciertas regiones para cada disturbio con un cierto problema de traslape entre algunos de los datos eso es debido a la manera que se generaron las señales donde sus valores aleatorios en algunos casos quedan muy cercanos a algún otro disturbio.

Con la obtención de la LDA para las señales de entrenamiento se pueden obtener los coeficientes que conforman la matriz de transformación que más tarde servirá para la obtención de los nuevos resultados de la LDA para las señales de entrada. La **Tabla 10** muestra la matriz de transformación generada por la técnica.

Tabla 10. Coeficientes obtenidos por la LDA que forman la matriz de transformación W .

Característica 1	Característica 2
-0.7683	-0.8313
0.3169	0.0658
-0.1297	-0.0317
-0.2684	-0.0315
0.0326	0.0022
-0.0128	0.0042
-0.0121	-0.0030

0.4680	0.5501
--------	--------

4.4 Clasificación con red neuronal

La red neuronal implementada tiene las siguientes características: dos neuronas de entrada, diez neuronas en la capa oculta, y siete neuronas en la capa de salida con entrenamiento de mil épocas, función de activación sigmoide y lineal, para la capa correspondientemente, utilizando el 80% de la información para entrenamiento y 20% para validación, es decir, 96 muestras para entrenamiento y 24 para validación ya que a la señal de entrada de 60 segundos se tomaron muestras para análisis cada medio segundo. La **Tabla 11** muestra las matrices de confusión obtenidas por la red neuronal propuesta con las características mencionadas. Donde la primera parte es la matriz de entrenamiento y la segunda es la matriz de validación, y se puede observar como no se consigue un porcentaje de validación del 100% debido a que en la parte de LDA se puede observar como se traslapan algunos de los valores de las señales y se observa claramente como se afecta en este punto, aun así, un porcentaje de clasificación del 95.8 % y del 95.2 % sigue siendo muy buen porcentaje de clasificación.

Tabla 11. Matrices de confusión logradas por la red neuronal propuesta.

		Normal	Sag	Swell	Transitorios	Armónicos	Interrupciones	Fluctuaciones	
Entrenamiento	Normal	96		2			1		
	Sag		84				6		
	Swell			90	1				
	Transitorios			2	95				
	Armónicos					96			
	Interrupciones		11				87		
	Fluctuaciones		1	2			2	96	
Porcentaje de Clasificación									95.8 %
Validación	Normal	24		2					
	Sag		20						
	Swell			21					
	Transitorios			1	24				

Armónicos		24		
Interrupciones	4		23	
Fluctuaciones			1	24
Porcentaje de Clasificación				95.2 %

La representación gráfica de la **Tabla 11** se puede observar en la Figura 38, donde se muestran las zonas que toma la red neuronal para determinar si se activa una u otra neurona de salida, donde además se hacen más evidentes los casos donde no se encuentran los valores en su zona apropiada, motivo por el cual no se obtiene la clasificación perfecta.

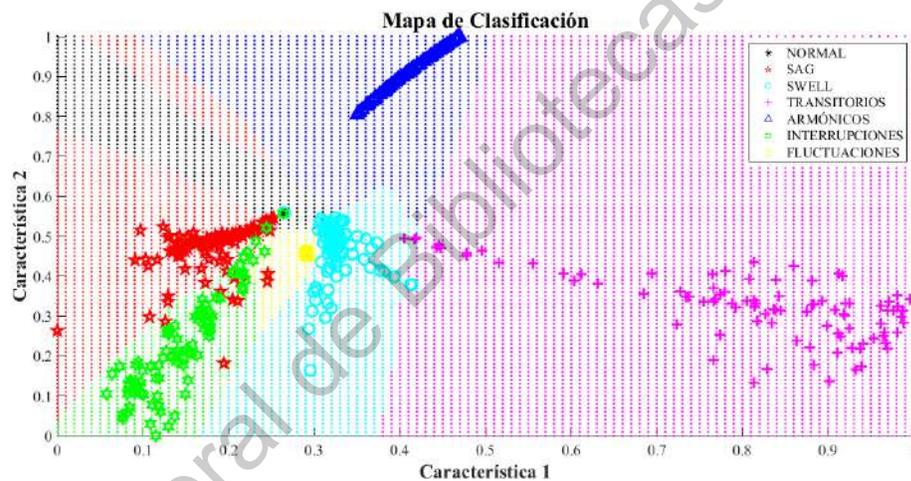


Figura 38 Mapa de clasificación obtenido (Autoría propia)

4.5 Módulos implementados en VHDL

4.5.1 Indicadores estadísticos

Se implementaron en VHDL los 18 indicadores seleccionados y después se utilizaron para simulación únicamente los 8 que determinó el método descrito en la fase de entrenamiento por la técnica estadística *F*.

Los indicadores se fueron probando uno a uno para corroborar el correcto funcionamiento utilizando señales sintéticas señales usualmente de corta duración y con un bajo número de muestras para mantener el tiempo de análisis y simulación

al mínimo. Una vez corroborados los indicadores estadísticos con señales sintéticas y resultados similares a los obtenidos en software, se procedió a realizar el análisis con señales reales para demostrar una vez más el correcto funcionamiento de los indicadores.

La simulación del proyecto se lleva a cabo con una fracción de una señal real con 4096 muestras y una frecuencia de muestreo de 8000 muestras por segundo, señal que además cuenta con un disturbio tipo sag, y que puede observarse en la Figura 39, donde se observa una señal eléctrica con amplitud unitaria y con presencia de un disturbio tipo sag, junto con una sub gráfica donde se observa el error de cuantización, es el error que tuvo la señal al ser traducida a ROM ser leída por los módulos en VHDL.

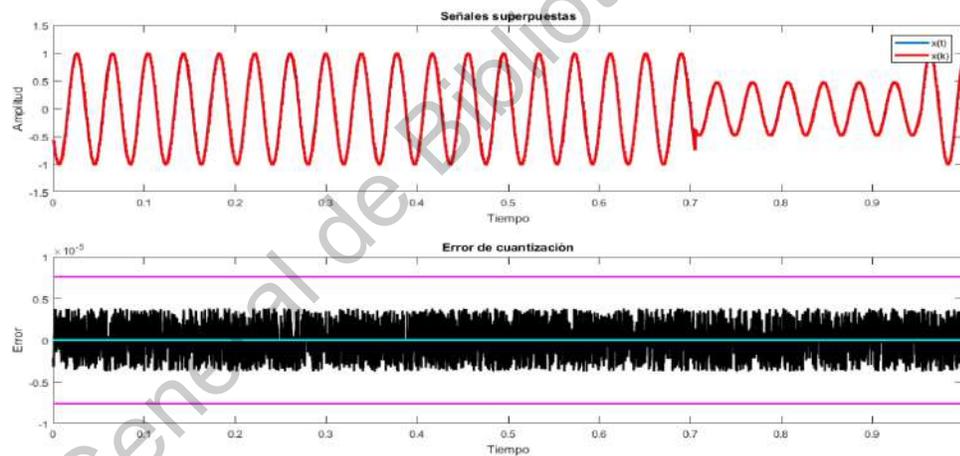


Figura 39 Señal real con disturbio tipo sag, señal de entrada a la implementación en VHDL (Autoría propia)

La Figura 40 muestra el resultado de la para la simulación de los indicadores estadísticos, con un formato numérico 14.17 este formato fue seleccionado a partir del número de bits necesarios, 13 bits para el entero sin signo, y 17 para tener resolución suficiente para presentar los datos decimales más pequeños, además la suma de ambos no supera el tamaño de 32 bits con signo. Como se observa en la figura, el valor de la media es de -274 , en decimal complemento a dos con signo, por lo que al ser dividido entre 2^{17} da como resultado; -2.09045×10^{-3} , y el valor de

la media para la misma señal pero obtenida por medio de software es; -0.00208760 lo que daría un error relativo de 0.1369%, cual prueba que la implementación en VHDL es correcta y precisa, si bien el resultado podría ser más cercano al valor real que se considera al obtenido por software, esta diferencia se debe a que para el análisis de HDL se llevan a cabo una serie de truncamientos y redondeos lo cual genera una pequeña acumulación de error.

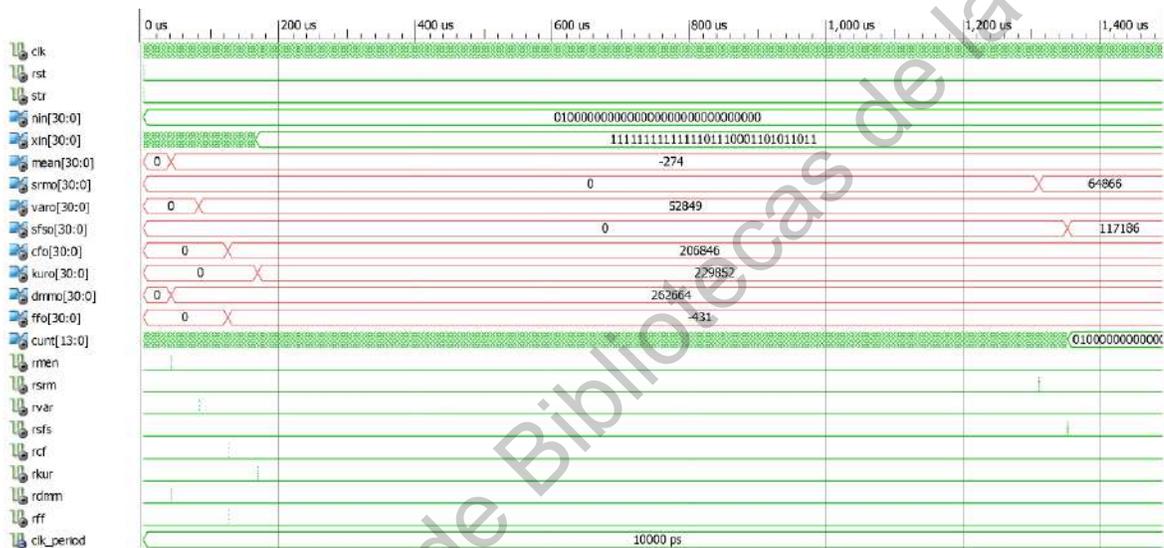


Figura 40 Simulación para los indicadores seleccionados con una fracción de señal real en ISim Xilinx Simulador (Autoría propia)

El error relativo porcentual obtenido por la comparación de las señales obtenidas en VHDL contra los datos obtenidos en MATLAB se muestran en la **Tabla 12**, donde se observa que el error es inferior al uno por ciento para todos los casos.

Tabla 12 Comparación entre el valor obtenido en VHDL contra lo obtenido en MATLAB y el error absoluto porcentual

Indicadores	Valor en 14.17	Valor Obtenido	Valor Exacto	Error Relativo
Promedio	-274	-0.00209045	-0.00208760	0.1369%
SRM	64866	0.49488831	0.49516527	0.0559%
Varianza	52849	0.40320587	0.40320216	0.0009%
Factor SMR	117186	0.89405823	0.89433095	0.0305%
Factor Cresta	206846	1.57810974	1.57796058	0.0095%
Curtosis	229852	1.75363159	1.75425825	0.0357%

<i>Dif. Max-Min</i>	262664	2.00396729	2.00396483	0.0001%
<i>Factor Forma</i>	-431	-0.00328827	-0.00328763	0.0195%

4.5.2 Obtención de la LDA

La Figura 41 muestra la simulación de código en VHDL para obtener los dos valores correspondientes a la LDA en formato de punto fijo 14.17 y mostrado en decimal complemento a dos con signo en el simulador.

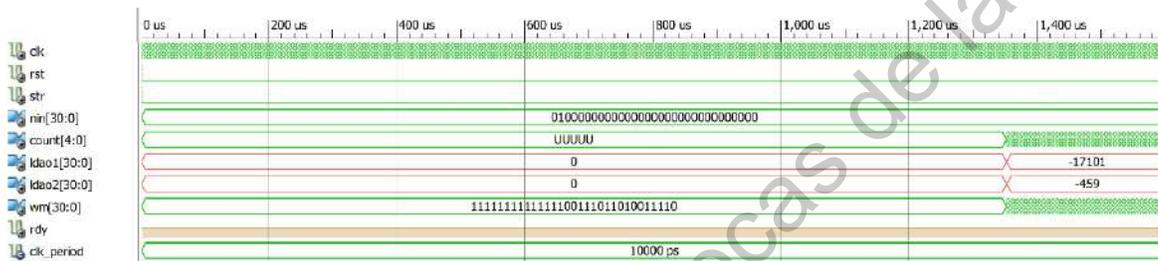


Figura 41 Resultado de las señales LDA en VHDL simuladas en ISim Xilinx Simulador (Autoría propia)

La **Tabla 13** muestra la comparación de los resultados de la LDA obtenidos en VHDL contra MATLAB y el error relativo porcentual siendo inferior al uno por ciento.

Tabla 13 Comparación de resultados de la LDA en VHDL contra MATLAB obtenido el error relativo

Salida	Valor en 14.17	Valor Obtenido	Valor Exacto	Error Relativo
Característica LDA 1	-17101	-0.13047028	-0.13046981	0.0004%
Característica LDA 2	-459	-0.00350189	-0.00347925	0.6509%

4.5.3 Resultado de la red neuronal

El resultado de la implementación de la red neuronal en VHDL puede ser observado en la Figura 42, que muestra los valores obtenidos en decimal complemento a dos en formato 14.17, el resultado obtenido en valor decimal y su comparación con el valor exacto obtenido desde software se puede observar en la **Tabla 14**, donde se observa un valor de error bastante aceptable además que se activa únicamente una neurona, siendo la neurona del sag que es acorde a la señal de entrada.

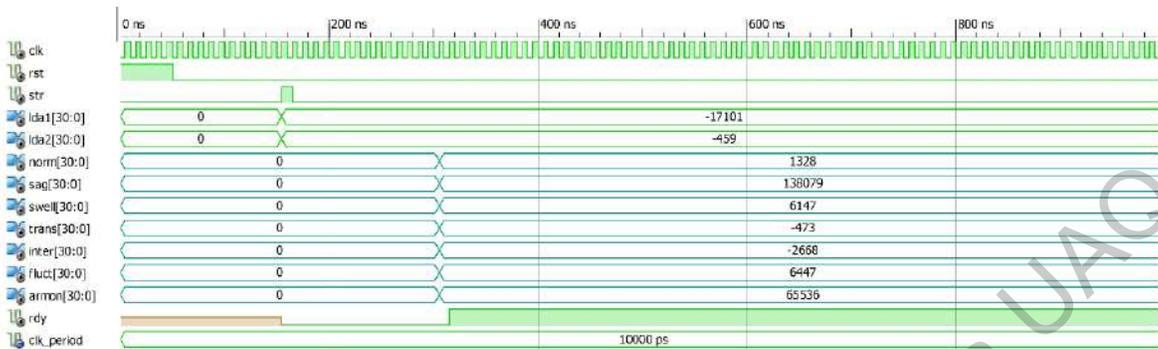


Figura 42 Resultado de la red neuronal en VHDL simuladas en ISim Xilinx Simulador (Autoría propia)

Para que la salida de la red neuronal se vea como únicamente 0 y 1, se requiere de un filtro, que para el caso en particular se seleccionó un valor umbral a partir del cual se considera uno y por debajo cero, el valor establecido fue de 0.85 y de esta manera la salida de la neurona del sag es 1 y para el resto 0.

Tabla 14 Comparativa de los resultados obtenidos en VHDL y en software

Salida de la Red	Valor en 14.17	Valor Obtenido	Valor Exacto	Error Relativo
Normal	1328	0.01013184	0.01392592	0.38%
Sag	138079	1.05345917	1.06565014	1.22%
Swell	6147	0.04689789	0.052959	0.61%
Transitorio	-473	-0.0036087	-0.0142181	1.06%
Interrupción	-2668	-0.02035522	-0.0206972	0.03%
Fluctuación	6447	0.04918671	0.02632956	2.29%
Armónico	-11329	-0.08643341	-0.07350835	1.29%

4.6 Síntesis e Implementación

Para llevar a cabo la síntesis y la implementación del proyecto se requiere de seleccionar una FPGA con las características apropiadas para contener el proyecto desarrollado, para ello se ha seleccionado una FPGA Spartan6 xc6slx75-3csg484, el resumen de la implementación por los componentes utilizados en la síntesis e implementación del proyecto en la tarjeta seleccionada se pueden observar en la **Tabla 15**.

Tabla 15 Resumen de utilización del dispositivo Spartan6 xc6slx75 con el proyecto

Utilización de la lógica del sector (Slice)	Utilizado	Disponible	Porcentaje
Número de Registros de sectores	5,621	93,296	6%
Número de LUTs de sectores	22,736	46,648	48%
Número utilizado como memoria	15	11,072	1%
Número de sectores ocupados	6,579	11,662	56%
Número de pares LUT-FF totalmente utilizados	3,796	23,873	15%
Número de IOBs unidos	42	328	12%
Número de BUFG/BUFGMUXs	8	16	50%
Número de DSP48A1s	131	132	99%

Los valores obtenidos como se puede observar en la tabla anterior, se distribuyen recayendo principalmente sobre el número de DSP48A1s, que es un módulo que concentra operaciones aritméticas tal como las adiciones, multiplicaciones, acumuladores-multiplicadores, multiplexores entre otros. Aunque generalmente el número de LUT-FF totalmente utilizados es el valor que describe el correcto aprovechamiento de los recursos con los que cuenta el FPGA seleccionado.

5. Conclusiones

El proyecto de investigación se desarrolló de la manera más completa posible dentro de la situación actual de cuarentena, donde se ha desarrollado una metodología de un sistema experto de co-diseño software/hardware donde el proceso tiene considerable cantidad de desarrollo en software para el entrenamiento y permitir un diseño en hardware más eficiente y con los recursos meramente necesarios para su desarrollo e implementación, ya que como se analizó con la técnica LDA el llevarla por completo a una implementación en hardware habría requerido de muchos recursos e inclusive de hacer uso de operaciones y sentencias que no son recomendadas para VHDL y mucho menos para la síntesis, por ejemplo las operaciones con números complejos y matrices dentro de un gran ciclo.

De igual manera, al utilizar señales sintéticas y reales fue la forma correcta para proceder con la comprobación y análisis de resultados previos a utilizar señales reales que usualmente son mucho más grandes y con más información que procesar retrasando así el análisis de algunos de los procesos de la metodología por ejemplo durante la implementación de los algoritmos o ecuaciones que describen los indicadores estadísticos.

Por otra parte, la implementación de la técnica estadística F para la reducción o selección apropiada de los indicadores estadísticos resultó ser un gran acierto ya que se logra reducir el número de indicadores de 18 a 8 siendo algo cercano al 45% del conjunto de datos y por lo tanto de información generada del mismo, donde además no se presenta una disminución significativa de porcentaje de clasificación aun con menos de la mitad del conjunto inicial de indicadores.

En cuanto el realizar la técnica LDA en software y utilizar únicamente los coeficientes de la matriz de transformación para el posterior análisis de las nuevas señales de entrada en el FPGA resulta en una buena práctica ya que el bloque

encargado de implementar la LDA reduce bastante en complejidad lo cual hace un proyecto más eficiente y que ocupa muchos menos recursos, caso similar a lo ocurrido con el bloque para la clasificación con la red neuronal donde el proceso de entrenamiento se lleva a cabo en software donde se nos permite realizar un gran número de iteraciones necesarias para alcanzar los objetivos de la red neuronal, y solo utilizar los valores obtenidos por los pesos y bias para la clasificación en el módulo de VHDL.

Para la parte de la implementación y síntesis del proyecto, se ha de destacar el hecho de que el proyecto por más correcto que pueda parecer durante la simulación, eso no garantiza que durante la implementación no surgirá algún problema, algún mensaje de precaución o incluso de error, además de que podría tornarse complicado de predecir debido a que el resultado final de la implementación varía de acuerdo a cada FPGA, hace una conexión diferente y por ello aun cuando aparentemente el proyecto podría ser implementado en una FPGA de menor capacidad no necesariamente eso será verdad, lo cual puede tornar un poco complicado la selección eficiente de un modelo de FPGA.

Por último el desarrollo de una metodología conjunta o co-diseño permite con una apropiada conexión con una tarjeta FPGA y un sistema de adquisición de señales eléctricas el poder llevar a cabo un análisis en línea de las señales conectadas, lo cual es un proceso muy deseable cuando se desea conocer la calidad de la energía eléctrica en los distintos sistemas eléctricos, y no ser solamente para llevar a cabo una monitorización y almacenamiento de las señales para un posterior análisis fuera d línea almacenando una gran cantidad de señales donde no hay forma de asegurar que contengas información útil o interesante.

Prospectivas

Resultaría útil e interesante en un futuro realizar la conexión con un sistema de adquisición y llevar a cabo el análisis de la calidad de la energía en línea con la adquisición y alguna forma de visualización o detección con algún actuador o pantalla, que, por la situación pandémica actual, ya no fue posible de realizar durante el presente trabajo. De igual manera sería interesante el probar o comprobar la posibilidad de que el análisis no solo sea en línea si no también en tiempo real, es decir, que el análisis sea inmediato con el menor tiempo de procesamiento posible por parte del hardware lo cual podría lograrse quizás con técnicas o métodos que permitan utilizar los menos recursos posibles con más o menos los mismos resultados.

De igual manera, un trabajo a futuro que valdría la pena realizar, sería la optimización de algunos de los módulos, implementando memorias RAM, para que de esa manera el proyecto quede más eficiente y compacto y por lo tanto se pueda llevar a cabo la implementación en una FPGA de menor características y por lo tanto de más fácil acceso.

Por último, de la misma manera, resultaría interesante el llevar a cabo todo un sistema o equipo completo, que integre la parte de adquisición, análisis, que fue la parte desarrollada por la metodología, y visualización para tener un equipo de medición, detección, clasificación y visualización de los disturbios eléctricos en campo haciendo uso de las ventajas de los FPGAs.

6. Bibliografías

- Abiel J., Hernández C., Salazar M. D., Paz-Iago M. M., y Oliver S. P. 2014. Implementación de la Función Sigmoidal Logarítmica en un FPGA. *Ing. Electrónica, Automática y Comunicaciones*. vol. 35, no. 2, pp. 35–44.
- Akbar M. A., Ali A. A. S., Amira A., Bensaali F., Benammar M., Hassan M., y Bermak A. 2016. *An Empirical Study for PCA- and LDA-Based Feature Reduction for Gas Identification*. *IEEE Sens. J.*, vol. 16, no. 14, pp. 5734–5746.
- Alshahrani S., Abbod M., Alamri B., y Taylor G. 2015. *Evaluation and classification of power quality disturbances based on discrete Wavelet Transform and artificial neural networks*. *Proceedings of the Universities Power Engineering Conference*, vol. 2015.
- Anaya-Isaza A. J., y Peluffo-Ordoñez D. H. 2016. Estudio comparativo de métodos espectrales para reducción de la dimensionalidad: LDA versus PCA. *INCISCOS 2016 International Conference on Information Systems and Computer Science*.
- Bollen M. H. J., y Gu I. Y. H. 2006. *Signal Processing of Power Quality Disturbances*. *IEEE*.
- Delgado Prieto M. 2012. *Contributions to electromechanical systems diagnosis by means data fusion techniques*.
- Dugan R. C., McGranaghan M., Santoso S., y Beaty H. W. 2004. *Electrical power systems quality*. McGraw-Hill.
- Ertel W. 2017. *Introduction to Artificial Intelligence*, Springer, 2da. Edición.

- Gonzalez-Abreu A. D., Saucedo-Dorantes J. J., Osornio-Rios R. A., Romero-Troncoso R. J., Delgado-Prieto M., y Morinigo-Sotelo D. 2019. *Condition monitoring approach based on dimensionality reduction techniques for detecting power quality disturbances in cogeneration systems*. *IEEE International Conference on Emerging Technologies and Factory Automation, ETFA*, vol. 2019 Septiembre, pp. 898–903.
- Granados-Lieberman D., Romero-Troncoso R. J., Osornio-Rios R. A., Garcia-Perez A., y Cabal-Yeppez E. 2011. *Techniques and methodologies for power quality analysis and disturbances classification in power systems: A review*. *IET Generation, Transmission and Distribution*, vol. 5, no. 4, pp. 519–529.
- Harper E. 2006. *El ABC de la calidad de la energía eléctrica*. Mexico, Limusa, 4ta. Edición.
- Hu G. S., Xie J., y Zhu F. F. 2005. *Classification of power quality disturbances using wavelet and fuzzy support vector machines*. *International Conference on Machine Learning and Cybernetics, ICMLC 2005*, Agosto, pp. 3981–3984.
- IEEE Standards Coordinating Committee 22 on Power Quality. 1995. *IEEE Recommended Practice for Monitoring Electric Power Quality*, vol. 1995.
- LaMeres B. J. 2019. *Quick Start Guide to VHDL*, Springer.
- Lee C. Y., y Shen Y. X. 2011. *Optimal feature selection for power-quality disturbances classification*. *IEEE Transactions on Power Delivery*, vol. 26, no. 4, pp. 2342–2351.
- Manikandan M. S., Samantaray S. R., y Kamwa I. 2015. *Detection and classification of power quality disturbances using sparse signal decomposition on hybrid dictionaries*. *IEEE Transactions on Instrumentation and Measurement*, vol. 64, no. 1, pp. 27–38.

- Martinez-Figueroa G. D. J., Morinigo-Sotelo D., Zorita-Lamadrid A. L., Morales-Velazquez L., y Romero-Troncoso R. D. J. 2017. *FPGA-based smart sensor for detection and classification of power quality disturbances using higher order statistics*. *IEEE Access*, vol. 5, pp. 14259–14274.
- Milchevski A., y Taskovski D. 2010. *Improvement of wavelet-based methods for classification of power quality disturbances*. *ICHQP 2010 - 14th International Conference on Harmonics and Quality of Power*, pp. 4–7.
- Pang Y., Wang S., y Yuan Y. 2014. *Learning regularized LDA by clustering*. *IEEE Transactions on Neural Networks and Learning Systems*, vol. 25, no. 12, pp. 2191–2201.
- Pizarro P., y Figueroa M. 2011. *Subspace-based face recognition on an FPGA*. *IFIP Advances in Information and Communication Technology*, vol. 363, pp. 84–89.
- Prasad M. M. 2014. *1D-LDA versus 2D-LDA in online handwriting recognition*. *Proceedings of International Conference on Circuits, Communication, Control and Computing, I4C 2014*, Noviembre, pp. 431–433.
- Ramirez-Chavez M., Saucedo-Dorantes J. J., Jaen-Cuellar A. Y., Osornio-Rios R. A., Romero-Troncoso R. D. J., y Delgado-Prieto M. 2019. *Condition monitoring strategy based on spectral energy estimation and linear discriminant analysis applied to an induction motor*. *IEEE International Autumn Meeting on Power, Electronics and Computing, ROPEC 2018*, no. 291236.
- Romero Troncoso R. de J. 2007. *Electrónica Digital y Lógica Programable*, Universidad de Guanajuato.
- Sankaran C. 2002. *Power Quality*, London, Inglaterra, CRC Press.

Saucedo Dorantes J. J. 2017. Metodologías para mejorar la confiabilidad del diagnóstico de fallas en cadenas cinemáticas basado en algoritmos inteligentes y fusión de datos.

Saucedo-Dorantes J. J., Delgado-Prieto M., Osornio-Rios R. A., y Romero-Troncoso R. D. J. 2017. *Multifault Diagnosis Method Applied to an Electric Machine Based on High-Dimensional Feature Reduction*. *IEEE Transactions on Industry Applications*, vol. 53, no. 3, pp. 3086–3097.

Saucedo-Dorantes J. J., Osornio-Rios R. A., Delgado-Prieto M., y Romero-Troncoso R. J. 2017. *Diagnosis methodology based on statistical-time features and linear discriminant analysis applied to induction motors*. *IEEE 11th International Symposium on Diagnostics for Electrical Machines, Power Electronics and Drives, SDEMPED 2017*, Enero 2017, no. 278033, pp. 517–523.

Stones, J., Collinson, A. 2001. *Power quality*, *IET Power Eng.*, 15 (2), pp. 58-64.

Theodoridis S., y Koutroumbas K. 2009. *Feature Selection, Pattern Recognition*. 4ta. Edición, pp. 261–322.

Van M., y Kang H. J. 2015. *Wavelet Kernel Local Fisher Discriminant Analysis with Particle Swarm Optimization Algorithm for Bearing Defect Classification*. *IEEE Transactions on Instrumentation and Measurement*, vol. 64, no. 12, pp. 3588–3600.

Wang Q., Wang T., Sheng J., Zhang X., y Shi G. 2012. *The power quality disturbance detection and classification method based on EMD*. *IEEE Transportation Electrification Conference and Expo, ITEC Asia-Pacific 2014* - vol. 1, no. 4, pp. 1–3.

Ye J., Janardan R., y Li Q. 2004. *Two-Dimensional Linear Discriminant Analysis*. *Adv. Neural. Inf. Process. Syst.* 17.

Yin X. I. N., Zhang Z., Liu A., y Li Q. 2007. *Pattern Recognition of Super-Alloy Friction Welding Joint*. pp. 2–4.

Zhongbo Z., Siliang M., y Xiao H. 2006. *Multiscale feature extraction of finger-vein patterns based on curvelets and local interconnection structure neural network*. *International Conference Pattern Recognition*, vol. 4, pp. 145–148.

7. Apéndice

Artículo de congreso

Optimal statistical indicators selection using statistic F-test for sag, swell and transients; XVI International Engineering Congress; CONIIN 2020. Querétaro, México.

Link de acceso para visualizar el artículo presentado junto con el certificado de la presentación oral del mismo.

<https://1drv.ms/u/s!AjGFBjflXW4loQb2LT31SB4b3Xab?e=wEfM8u>

Códigos Utilizados

En el siguiente link se encuentran contenidos los códigos utilizados durante el presente proyecto de investigación, están divididos en subcarpetas, donde la carpeta de MATLAB contiene a todos los códigos en software necesarios para la parte de entrenamiento y validación del proyecto, en cuanto a la carpeta XILINX, contiene las carpetas donde se encuentran contenidos todos los módulos necesarios para la implementación del proyecto en un FPGA, dentro en la subcarpeta *Select_statistics* se encuentra el proyecto principal, donde el archivo “Clasificador” es el de mayor jerarquía.

<https://1drv.ms/u/s!AjGFBjflXW4loQkcLUTPjfnikgRs?e=OCkGaF>