Universidad Autónoma de Querétaro

Facultad de ingeniería

Servo-controlador de arquitectura abierta para motores síncronos de imán permanente con base en control directo del par implementado en FPGA

Que como parte de los requisitos para obtener el grado de

Doctor en Ingeniería

Presenta:

M.C. Rafael Rodríguez Ponce

Dirigido por:

Dr. Juvenal Rodríguez Reséndiz

Dr. Juvenal Rodríguez Reséndiz	
Presidente	Firma
Dr. Roberto A. Gómez Loenzo	
Secretario	Firma
Dr. Roberto Valentín Carrillo Serrano	
Vocal	Firma
Dr. Víctor Manuel Hernández Guzmán	
Suplente	Firma
Dr. Manuel Toledano Ayala	
Suplente	Firma
Dr. Aurelio Domínguez González	Dr. Irineo Torres Pacheco
Nombre y Firma	Nombre y Firma
Director de la Facultad	Director de Investigación y Posgrado

Noviembre 2014

REPOSITORIO INSTITUCIONAL DGBSDI-UAQ

La presente obra está bajo la licencia:
https://creativecommons.org/licenses/by-nc-nd/4.0/deed.es

CC BY-NC-ND 4.0 DEED

Atribución-NoComercial-SinDerivadas 4.0 Internacional

Usted es libre de:

Compartir — copiar y redistribuir el material en cualquier medio o formato

La licenciante no puede revocar estas libertades en tanto usted siga los términos de la licencia

Bajo los siguientes términos:

Atribución — Usted debe dar crédito de manera adecuada , brindar un enlace a la licencia, e indicar si se han realizado cambios . Puede hacerlo en cualquier forma razonable, pero no de forma tal que sugiera que usted o su uso tienen el apoyo de la licenciante.

NoComercial — Usted no puede hacer uso del material con propósitos comerciales .

SinDerivadas — Si remezcla, transforma o crea a partir del material, no podrá distribuir el material modificado.

No hay restricciones adicionales — No puede aplicar términos legales ni medidas tecnológicas que restrinjan legalmente a otras a hacer cualquier uso permitido por la licencia.

Avisos:

No tiene que cumplir con la licencia para elementos del material en el dominio público o cuando su uso esté permitido por una excepción o limitación aplicable.

No se dan garantías. La licencia podría no darle todos los permisos que necesita para el uso que tenga previsto. Por ejemplo, otros derechos como publicidad, privacidad, o derechos morales pueden limitar la forma en que utilice el material.

Servo-controlador de arquitectura abierta para motores síncronos de imán permanente con base en control directo del par implementado en FPGA

por M.C Rafael Rodríguez Ponce

RESUMEN

Un controlador de par para motores síncronos de imán permanente se implementó utilizando la estrategia de control directo de par en una matriz de compuertas reconfigurable. A diferencia de los controladores actuales disponibles en el mercado y utilizados en la industria manufacturera, que permiten el control de un solo tipo de motor del mismo fabricante, este controlador ajusta el par de diferentes motores de imán permanente, sin importar la marca o el tipo de máquina. La técnica de control utilizada es el control directo del par puesto que presenta mayores beneficios que el tradicional control vectorial, además de ser dependiente de sólo uno de los parámetros eléctricos del motor como lo es la resistencia del estator.

Palabras clave: Servo controlador, control de par, control directo del par.

SUMMARY

A torque controller for permanent magnet synchronous motors was implemented using the direct torque control strategy on a field programmable gate array. Unlike other motor controllers currently available in the market and used in the manufacturing industry, which can only control a single type of motor, the controller implemented allows the adjustment of the torque on any permanent magnet synchronous motor, no matter the brand or type of machine. The control technique used is the direct torque control since it presents greater benefits than the traditional vector control and also it is sensitive to only one of the motor´s electrical parameters which is the stator resistance.

Key words: servo controller, torque control, direct torque control.

AGRADECIMIENTOS.

Es para mí un verdadero placer utilizar ese breve espacio para agradecer a las personas e instituciones que hicieron que este trabajo de tesis fuera posible.

Quiero agradecer de manera especial y sincera al Dr. Juvenal Rodríguez Reséndiz por aceptarme para realizar esta tesis doctoral bajo su dirección. Su apoyo y confianza en mi trabajo y su capacidad para guiar mis ideas ha sido un aporte invaluable, no solamente en el desarrollo de esta tesis, sino también en mi formación como investigador.

Agradezco a la Universidad Autónoma de Querétaro por la oportunidad de trabajar en esta prestigiosa institución y de utilizar sus magníficas instalaciones en las cuales siempre me sentí en casa.

Deseo agradecer también a la Universidad Politécnica de Guanajuato por su incomparable apoyo durante la realización de este trabajo.

Por último, mi más gran agradecimiento es a mi esposa e hijos, ya que sin su apoyo nada de esto hubiera sido posible.

ÍNDICE DE CONTENIDO

RESUMEN ii

SUMMARY iii

AGRADECIMIENTOS. iv

ÍNDICE DE CONTENIDO v

ÍNDICE DE TABLAS vii

ÍNDICE DE FIGURAS viii

I INTRODUCCIÓN 1

I.1 Justificación 3

I.2 Planteamiento del problema 4

I.3 Hipótesis y objetivos 5

I.3.1 Hipótesis general 5

I.3.2 Objetivo general 5

I.3.3 Objetivos específicos 5

II REVISIÓN DE LITERATURA 6

II.1 Revisión de literatura nacional 6

II.2 Revisión de literatura internacional 7

III METODOLOGÍA 10

III.1 Marco teórico 10

III.1.1 Motor síncrono de imán permanente 10

III.1.2 Estrategias de control de motores 15

III.1.3 Control directo del par 19

III.1.4 Dispositivos programables y lenguaje VHDL 30

III. 2 Metodología de Análisis e Implementación 33

III.2.1 Análisis de la estrategia DTC 33

III.2.2 Diseño e implementación de DTC en FPGA 42

III.2.3 Interfaz gráfica del usuario. 62

III.2.4 Servo-controlador de DTC en FPGA. 70

III.2.5 Estimador de resistencia del estator. 75

III.2.6 Estimador de referencia de flujo 79

III.2.7 Interacción de estimadores en DTC 81

IV RESULTADOS EXPERIMENTALES 84

IV.1 Resultados de prototipo DTC en Microcontrolador 84

IV.2 Resultados de prototipo DTC en FPGA 88

IV.3 Conclusiones 96

BIBLIOGRAFÍA 97

ANEXOS……101

1. Artículo publicado en IEEE Latin America Transactions……101

2. Artículo aceptado en International Journal of Electrical Engineering Education……102

3. Acta de titulación de alumno de licenciatura ……..103

ÍNDICE DE TABLAS

TABLA III.1 Determinación del sector del vector de flujo con base en signos de componentes de flujo. 25

TABLA III.2 Vectores espaciales de voltaje posibles para el inversor del PMSM. 29

TABLA III.3 Comparación entre las técnicas FOC y DTC. 30

TABLA III.4 Tarjetas de desarrollo de FPGA. 42

TABLA IV.1 Características del PMSM Parker BE341F. 85

TABLA IV.2 Lista de motores a utilizar con servo-controlador DTC. 93

ÍNDICE DE FIGURAS

FIGURA I.1 Rotor de un PMSM. 2

FIGURA III.1 Clasificación de las máquinas eléctricas rotativas. 11

FIGURA III.2 ConFIGURAciones de imanes en el rotor del PMSM. 12

FIGURA III.3 Clasificación de técnicas de control para máquinas eléctricas. 15

FIGURA III.4 Diagrama básico de control escalar en lazo abierto. 16

FIGURA III.5 Esquema general de la estrategia de control FOC. 17

FIGURA III.6. Diagrama de la estrategia de control DTC. 19

FIGURA III.7 Diagrama eléctrico de un inversor de voltaje de tres piernas. 20

FIGURA III.8 Vectores de voltaje de salida del inversor en el marco de referencia estacionario (α, β) 21

FIGURA III.9 Sectores del vector de flujo del estator en el espacio de vectores de voltaje del inversor. 23

FIGURA III.10 Determinación de sector del vector de flujo con base en componentes $(\boldsymbol{\alpha}, \boldsymbol{\beta})$ del flujo. 24

FIGURA III.11 Comparador de histéresis de flujo. 26

FIGURA III.12 Comparador de histéresis del par. 26

FIGURA III.13 Vector de flujo localizado en el sector S1 y girando en la dirección anti horario. 28

FIGURA III.14 Estructura de un FPGA genérico. 31

FIGURA III.15 Diagrama de la estrategia DTC en Simulink. 35

FIGURA III.16 Bloque DTC donde se calcula par, flujo y sector de flujo en Simulink. 36

FIGURA III.17 Comparadores de histéresis de par y flujo en Simulink. 36

FIGURA III.18 Tabla de selección de vectores espaciales de voltaje del inversor. 37

FIGURA III.19 Forma de onda de la corriente trifásica alimentada al motor PMSM. 37

FIGURA III.20 Imagen del comportamiento del flujo magnético. 38

FIGURA III.21 Irregularidades en la forma de onda del sector de flujo debido a errores en el algoritmo. 38

FIGURA III.22 Prototipo DTC con base en un microntrolador PIC18F4550. 39

FIGURA III.23. Circuito acondicionador de las señales de los sensores de corriente. 40

FIGURA III.24 Diagrama a bloques del DTC programado en el microcontrolador. 41

FIGURA III.25. Tarjeta de desarrollo Virtex-5. 43

FIGURA III.26 Diagrama a bloques simplificado de un segmento DSP48E del Virtex-5. 44

FIGURA III.27 Convertidor analógico-digital utilizado con el FPGA Virtex-5. 45

FIGURA III.28 Bloque de conversión de analógico a digital. 45

FIGURA III.29 Bloque de ajuste de señal de corriente. 46

FIGURA III.30 Bloques de estimación de $\boldsymbol{i\beta, V\alpha\ y\ V\beta}$ 47

FIGURA III.31. Registro genérico de desplazamiento paralelo. 48

FIGURA III.32. Calculador de componentes estacionarios $\boldsymbol{\varphi\alpha}$ y $\boldsymbol{\varphi\beta}$ del flujo magnético. 48

FIGURA III.33 Bloque de calculador de flujo magnético del estator. 49

FIGURA III.34. Diagrama a bloques del calculador de raíz cuadrada. 50

FIGURA III.35. Bloque de estimación del par electromagnético. 50

FIGURA III.36 Diagrama completo del estimador de flujo y par de DTC. 51

FIGURA III.37 Bloque para determinación de sector del vector de flujo. 52

FIGURA III.38. Bloque de referencia de flujo y par. 53

FIGURA III.39. Interruptores de la tarjeta Virtex-5 utilizados para selección y carga de referencias de par y flujo. 54

FIGURA III.40 Bloque del comparador de histéresis de flujo. 55

FIGURA III.41. Bloque de comparador de histéresis de par. 56

FIGURA III.42 Bloque de tabla de vectores espaciales de voltaje del inversor. 57

FIGURA III.43 Retardo de tiempo muestro en señales de encendido de IGBTs del inversor. 58

FIGURA III.44 Bloque de retardo de tiempo muerto. 58

FIGURA III.45 Bloque de inicialización del motor PMSM. 59

FIGURA III.46. Estados de la FSM global del sistema DTC. 61

FIGURA III.47 Pantallas de la aplicación ADEPT para: a) carga de archivo al FPGA, b) prueba de periféricos, c) monitoreo de voltajes y corriente, d) interruptores y LEDs virtuales. 64

FIGURA III.48 Página web de DIGILENT para la descarga del software de ADEPT. 65

FIGURA III.49 Manuales de referencia y archivos para la interfaz de ADEPT. 65

FIGURA III.50 Ventana para creación de un nuevo proyecto en Visual Studio 2013. 66

FIGURA III.51 Ventana de Microsoft Studio para agregar librerías al vinculador. 66

FIGURA III.52 Diseño de interfaz gráfica de usuario para DTC. 67

FIGURA III.53 Diagrama de transferencia de datos de interfaz gráfica a tarjeta Virtex-5. 68

FIGURA III.54. Interfaz gráfica del usuario para la selección del motor y envío de datos. 69

FIGURA III.55 Selección de tipo de motor en interfaz Gráfica de DTC. 69

FIGURA III.56 Interfaz gráfica con motor Parker seleccionado y control de par a 0.5 Nm. 70

FIGURA III.57. Módulo inversor de potencia FNB41560. 71

FIGURA III.58 Diagrama de conexión eléctrica de módulo FNB41560 con el FPGA. 72

FIGURA III.59 Circuito acondicionador del voltaje de bus Vcd. 73

FIGURA III.60 Circuito eléctrico para el DAC de 16 bits del sistema. 74

FIGURA III.61 Servo-controlador DTC completo mostrando los diferentes bloques: 1) Tarjeta de desarrollo Virtex-5, 2) Inversor de voltaje del motor, 3) Sensores de corriente, 4) Tarjetas de acondicionamiento de señal de corriente, 5) Tarjeta de distribución de voltajes, 6) Tarjeta de acondicionamiento de señal de voltaje, 7) ADC de voltaje y corriente, 8) DAC de salida y 9) Tarjeta de acondicionamiento del DAC. 75

FIGURA III.62 Forma de onda del flujo magnético $\boldsymbol{\varphi\beta}$ con a) el valor correcto de resistencia de estator (2.59Ω), b) con un valor de resistencia de 3.5Ω y c) con un valor de 7Ω. 76

FIGURA III.63 Forma de onda de señal de error de flujo a) sin filtrar y b) después del filtrar... 78

FIGURA III.64 Diagrama a bloques de estimador de resistencia de estator. 79

FIGURA III.65 Forma de onda del flujo magnético $\boldsymbol{\varphi s}$ con a) el valor correcto de referencia de flujo (0.0761 Wb) y b) con un valor de ligeramente diferente (0.070 Wb). 80

FIGURA III.66 Forma de onda de la magnitud de corriente del estator con a) una referencia de flujo correcta (0.0761 Wb) y b) con un valor de ligeramente diferente (0.070 Wb). 80

FIGURA III.67 Diagrama a bloques de estimador de referencia de flujo magnético. 81

FIGURA III.68 Diagrama a bloques de la estrategia DTC con estimadores de resistencia y referencia de flujo. 82

FIGURA III.69 Diagrama a bloques del estimador completo de referencia de flujo y resistencia del estator. 83

FIGURA IV.1 Motor PMSM Parker modelo BE341F. 85

FIGURA IV.2 Forma de onda de la corriente I_a del motor. 86

FIGURA IV.3 Medición del par del motor mediante el uso de una báscula digital. En (a) el motor se fija con una prensa y al eje del motor se fija una varilla la cual al girar, aplica la fuerza sobre la báscula (b). 87

FIGURA IV.4 Forma de onda de la señal de par que registra un cambio de 1.5Nm. 87

FIGURA IV.5 Diagrama a bloques del cálculo de raíz cuadrada mediante el uso de un registro de aproximaciones sucesivas. 89

FIGURA IV.6 Forma de onda de una de las fases del motor ($\boldsymbol{i\alpha}$) en DTC implementado en el FPGA. 90

FIGURA IV.7 Forma de onda de la señal de voltaje en el bus de CD. 91

FIGURA IV.8 Forma de onda (a) del componente de flujo magnético $\boldsymbol{\varphi\alpha}$ y (b) el sector del vector de flujo $\boldsymbol{\theta s}$. 91

FIGURA IV.9 Forma de onda de la magnitud de flujo magnético. 92

FIGURA IV.10 Forma de onda de la señal del (a) par electromagnético y del (b) par mecánico al registrar un cambio de 1.5Nm. Cada cuadro representa un par de 0.5Nm. 92

FIGURA IV.11 Motores PMSM de la marca (a) Estun, (b) ABB Robotics y (c) Mitsubishi utilizados con servo-controlador DTC. 93

FIGURA IV.12 Ajuste en la corriente $\boldsymbol{i\beta}$ del estimador de flujo/par debido al ajuste de la referencia de flujo. 94

FIGURA IV.13 Ajuste en la corriente $\boldsymbol{i\beta}$ del estimador de flujo/par debido al ajuste de la resistencia del estator. 94

FIGURA IV.14 Comparación de desempeño del par en los motores (a) Parker, (b) Estun, (c) Mitsubishi y (d)..... 95

FIGURA IV.15 Artículo publicado en IEEE Latin America Transactions. 101

FIGURA IV.16 Artículo aceptado en International Journal on Electrical Engineering Education (Publicación pendiente). 102

FIGURA IV.17Acta de titulación de tesis de alumno de licenciatura. 103

CAPÍTULO 1

I INTRODUCCIÓN

El motor eléctrico es una de las máquinas más utilizadas en diferentes entornos, ya sea residencial, comercial o industrial, para la generación de algún tipo de movimiento. Se encuentran en aplicaciones tales como bombas, ventiladores, refrigeradores, bandas transportadoras, centros de maquinado, robots y prácticamente en cualquier máquina que requiera convertir energía eléctrica en un movimiento mecánico de algún tipo. Además, con la crisis energética que se vive en diferentes partes del mundo, ya forman parte de algunos automóviles en donde han sustituido al motor de combustión interna. Así pues, las máquinas eléctricas son una gran herramienta aunque generalmente, no se utilizan siempre a velocidad plena, sino que se requiere controlar su velocidad o el par.

Durante muchos años la máquina de corriente directa fue ampliamente usada en la industria. Una característica que hizo popular su amplio uso, es la facilidad de controlar independientemente su par y flujo con la corriente de armadura y de campo respectivamente. Sin embargo, algunos grandes inconvenientes de la máquina de corriente directa son su baja proporción potencia-peso, potencia limitada y el mantenimiento frecuente que requiere.

Con el surgimiento de la máquina de inducción, el área de aplicación de la máquina de corriente directa se redujo considerablemente. La máquina de inducción es más eficiente y requiere un menor mantenimiento sin embargo, el mayor inconveniente es que no es tan fácil de controlar como la máquina de corriente directa. Hoy en día, gracias a los avances en la electrónica de potencia y de los dispositivos de procesamiento digital, este problema ha sido resuelto con el control vectorial para máquinas de corriente alterna.

Aun cuando el motor de inducción es uno de los motores eléctricos más utilizados en la industria, en aplicaciones de alta velocidad y precisión ha destacado el motor síncrono de imán permanente (en lo sucesivo “PMSM” del inglés “Permanent Magnet Synchronous Motor”), debido a que es un motor que provee una alta potencia con un tamaño reducido y cuenta con

características de operación que son más fáciles de controlar por medios digitales (Amhad, 2011).

El PMSM es un motor que cuenta con imanes permanentes sobre el rotor como se muestra en la Figura I.1; al alimentar el estator con una corriente alterna trifásica, se crea un campo magnético giratorio, el cual atrae a los imanes del rotor provocando un movimiento rotatorio sobre éste. Al no requerir de energía adicional para magnetizar el rotor, el motor presenta una estructura más compacta y eficiente (Wilamowski & Irwin, 2011). Algunas características que hacen más atractivo el PMSM son las siguientes:

- Alta proporción potencia-peso.
- Alta proporción par-inercia.
- Diseño compacto, menor espacio de instalación.
- Mecanismo de enfriamiento más efectivo al estar el calentamiento por pérdidas únicamente en el estator.
- Velocidad rápida de respuesta de par.

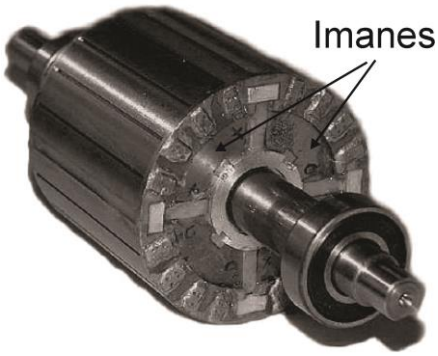


Figura I.1 Rotor de un PMSM.

Una característica importante del PMSM es que, al no tener conmutador como el motor de corriente directa, requiere del uso de un servo-controlador, el cual es un dispositivo electrónico que lleva a cabo el control de par, velocidad y posición del rotor. Para llevar a cabo este control, utiliza dispositivos de procesamiento digital de alta velocidad como son los procesadores de señales digitales (en lo sucesivo “DSP” del inglés “Digital Signal Processor”),

que ejecutan las operaciones matemáticas necesarias para determinar la posición actual del rotor y calcular el voltaje o la corriente necesaria para moverlo a su nueva posición.

Existen aplicaciones digitales que requieren que la información sea procesada a alta velocidad, utilizando procesos de ejecución paralela, lo cual es una tarea que el DSP no puede llevar a cabo al ser un dispositivo digital de procesamiento secuencial. En estos casos resulta necesario utilizar una matriz de compuertas reconfigurable (en lo sucesivo “FPGA” del inglés “Field Programmable Gate Array”). A diferencia del DSP que cuenta con una arquitectura cerrada y definida por el fabricante, el FPGA es un dispositivo cuya arquitectura puede ser definida por el usuario, de manera que por medio de código de programación, el usuario puede diseñar arquitecturas personalizadas que se ejecuten paralelamente reduciendo así el tiempo de procesamiento (Monmasson & Cirstea, 2007).

Dos de las estrategias de control más populares para motores de inducción y PMSM son control directo del par (en lo sucesivo “DTC” por sus siglas en inglés “Direct Torque Control”) y control de campo orientado (en lo sucesivo “FOC” por sus siglas en inglés “Field Oriented Control”), debido a que son técnicas de control de motores de alto desempeño que controlan eficientemente la velocidad y el par del rotor; ambos métodos de control son utilizados industrialmente en servo-controladores de robots industriales o en máquinas de control numérico, sin embargo, DTC está ganando popularidad sobre FOC al tener una respuesta dinámica mayor y una complejidad de implementación menor (Sutikno et al., 2014). Además, al depender menos de los parámetros eléctricos del motor, es posible intercambiar el controlador con diferentes motores sin que se vea mayormente afectado su desempeño (Bossoufi et al., 2011).

I.1 Justificación

Existen en el mundo más de 17 millones de robots de diferentes tipos de los cuales alrededor del 40% son robots industriales que utilizan motores PMSM junto con su controlador, es decir, cerca de 6.8 millones de robots actualmente utilizan está tecnología (International Federation of Robotics, 2013). Además, un número similar de máquinas de control numérico se encuentra en circulación en el ambiente industrial (Branham, 2013). Ambas máquinas utilizan

entre 3 y 5 PMSM cada una; de esta manera se puede concluir que aproximadamente 54 millones de motores PMSM junto con su controlador, son utilizados hoy en día en la industria a nivel mundial.

Así pues, existe un gran mercado de controladores de PMSM que podría ser aprovechado si se tiene un producto de alto desempeño compatible con prácticamente cualquier tipo de motor PMSM y a un menor costo.

I.2 Planteamiento del problema

El mayor problema que enfrenta la industria en cuestión de motores, es la gran diversidad de marcas y fabricantes de PMSM, y controladores que se encuentra en circulación en los diferentes tipos de maquinaria (Yongjung et al., 2007). Cuando ocurre un desperfecto en el controlador es necesario adquirir un modelo de la misma marca ya que no es posible combinar el servo-controlador de un fabricante con un PMSM de otro. Al haber variedad de fabricantes del equipo, provoca que todos tengan características, parámetros y elementos diferentes, haciéndolos difíciles de controlar. Los controladores actuales cuentan con una arquitectura cerrada que no permite la introducción de nuevos parámetros del motor, forzando así al usuario a comprometerse con un solo fabricante que puede encontrarse al otro lado del mundo con un producto de mayor precio y además tiene que incurrir en gastos de envío y de importación. Inclusive con motores del mismo fabricante, es algunas veces necesario hacer un ajuste manual en el controlador para lograr un funcionamiento adecuado con un motor nuevo.

Es importante mencionar que los controladores de PMSM más populares en la industria tienen un precio elevado (más de $2,500 USD) y aunque pueden ser accesibles para empresas grandes, no es así para las Pymes o para las universidades que cuentan con este tipo de equipo para carreras de robótica, mecatrónica o similar.

I.3 Hipótesis y objetivos

I.3.1 Hipótesis general

Si la estrategia de control de motores DTC es implementada en un FPGA y cuenta con un ajuste automático de resistencia de estator y referencia de flujo, entonces se podrá controlar el par de una amplia variedad de motores PMSM.

I.3.2 Objetivo general

Implementar en un FPGA la estrategia de control de par DTC con base en una arquitectura abierta, la cual tenga características de ajuste automático en la resistencia del estator y la referencia de flujo, con el fin de controlar el par de una amplia variedad de motores PMSM.

I.3.3 Objetivos específicos

1. Analizar el funcionamiento y operación de la técnica DTC con el fin de lograr un entendimiento claro de su aplicación en PMSM.
2. Diseñar e implementar la arquitectura de la estrategia de control de par DTC en el FPGA, con el fin de poder controlar adecuadamente el par de un PMSM.
3. Diseñar un adaptador de resistencia de estator y referencia de flujo en DTC, con el fin de poder controlar el par de distintos motores PMSM.
4. Desarrollar una interfaz gráfica en PC con el fin de poder controlar el motor de manera remota.

CAPÍTULO 2:

II REVISIÓN DE LITERATURA

La información y las experiencias adquiridas en estas investigaciones, tanto locales como internacionales, formaron una base fundamental para este trabajo. A continuación se presentan los trabajos más relevantes que sirvieron de base informativa al controlador de PMSM que se presenta en esta tesis.

II.1 Revisión de literatura nacional

En lo que se refiera a trabajos realizados por estudiantes e investigadores de Universidades nacionales, se puede mencionar que corresponden al desarrollo e investigación sobre distintos sistemas de control de movimiento para diversos tipos de motores eléctricos, que sirvieron de base bibliográfica a esta tesis. Entre los más destacados se encuentran los siguientes:

En octubre de 2001 se presenta una simulación en Matlab-Simulink de la estrategia FOC para un motor de inducción sin sensor de posición (Elfilali, 2001); para llevar a cabo la estimación de velocidad, emplea el filtro de Kalman extendido discreto como observador de velocidad.

En noviembre del 2001 se presenta una simulación en Matlab-Simulink de la estrategia de control DTC de un motor de inducción (Ponce-Cruz, 2001). Para cerrar el lazo de control de velocidad, se utilizó una red neuronal artificial. Se utiliza también un controlador difuso para regular los anchos de las bandas de los controladores de histéresis de par y de flujo con el objetivo de controlar la frecuencia del inversor. Una vez simulado, se llevó a cabo la implementación de DTC en el dispositivo TMS320F240.

En el año 2002, se desarrolló un control digital para servomotores sin escobillas (Ronquillo, 2002); el algoritmo de control fue implementado en un DSP e introdujo el concepto de generación de trayectorias en hardware mediante perfiles trapezoidales en velocidad.

En el año 2004, se diseñó un controlador de 3 ejes para máquinas-herramienta con base en un FPGA (Osornio-Ríos, 2004); el controlador tiene su base teórica en un módulo Proporcional-Integral-Derivativo e incluye los algoritmos de generación de perfiles básicos y es aplicado a maquinados convencionales. Con el mismo objetivo, Romero-Troncoso (2004) desarrolló un instrumento para la detección de desgaste y ruptura de herramientas en procesos de fresado usando procesamiento de señales digitales en un FPGA.

En el año 2007, se desarrolló un instrumento para la detección de desgaste en herramientas para procesos de taladrado (Franco, 2007).

En junio del 2008, se realizó una simulación en Matlab-Simulink de DTC para un motor de inducción (Obregón-Tenorio, 2008); posteriormente se llevó a cabo la implementación en la tarjeta DS1103 de Dspace. La técnica utilizada es DTC indirecto con orientación del campo magnético del rotor.

En el año de 2011, se llevó a cabo el diseño e implementación de un controlador de motores de inducción en un DSP (Rodríguez-Reséndiz, 2011) utilizando la estrategia FOC con el fin de llevar a cabo el modelado de corrientes y voltajes en dichos motores. También en este año, se presentó un trabajo de DTC para motores PMSM (Sixtega-Landeros, 2011), en el cual se hace un análisis detallado del funcionamiento de DTC en la herramienta de Matlab-Simulink. Mediante simulaciones se observaron los efectos del rizo a diferentes velocidades de muestreo.

Éstos son algunos de los trabajos desarrollados en el área de control de movimiento y servosistemas, pero en ninguno de los trabajos mencionados anteriormente se lleva a cabo el control de un motor PMSM utilizando un algoritmo de alto desempeño como el DTC que permita el control de prácticamente cualquier motor de imán permanente. La mayor ventaja de este algoritmo, es que no es tan sensible a parámetros del motor como otras técnicas de control, permitiendo llevar a cabo un intercambio de motores sin mayores ajustes.

II.2 Revisión de literatura internacional

Existen diversas estrategias para llevar a cabo el control de los PMSM, pero las que han predominado son las técnicas de DTC y la de FOC (Naouar et al., 2007). Ambas técnicas son relativamente nuevas y pueden ser utilizadas en motores de inducción o en PMSM en aplicaciones que anteriormente eran dominio exclusivo del motor de corriente directa (Garcia et

al., 2011). Tanto FOC como DTC, son estrategias que permiten desacoplar el flujo magnético y la corriente utilizando transformaciones matemáticas con el fin de que puedan ser controlados independientemente y reorientados para poder obtener un máximo de par (Merzoug & Naceri, 2008).

Los primeros trabajos sobresalientes reportados acerca de controladores DTC para motores PMSM son aquellos de French & Acarnley (1996) y de Zhong et al. (1999), en donde se llevó a cabo por primera vez el análisis de funcionamiento de la estrategia DTC en motores PMSM, aunque fue solamente de manera experimental.

En el año 2000, se hizo un análisis detallado de las máquinas de imán permanente trabajando bajo el control de la estrategia DTC (Luukko, 2000). En este trabajo se hicieron algunas modificaciones a la estructura del algoritmo DTC para lograr un mejor funcionamiento a bajas velocidades. Además en este trabajo se desmintieron algunas afirmaciones hechas en trabajos anteriores, acerca del funcionamiento de DTC con los motores PMSM; se demostró mediante simulaciones e implementación, que los vectores cero no son solamente requeridos en motores de inducción, sino que también son necesarios para PMSM. Afirmación que había sido hecha anteriormente en trabajos iniciales de DTC (Zhong et al., 1999).

En el año de 2002, se llevó a cabo un análisis detallado de la estrategia DTC utilizando diferentes topologías de inversor con el fin de reducir el rizo del par a un nivel despreciable (Moustafa-Azab, 2002).

En el trabajo de Buja & Kazmierkowski (2004) se analizó la estrategia DTC en motores de inducción y PMSM con variantes en los controladores de histéresis, en la variabilidad de la frecuencia utilizando una modulación de espacio vectorial para reducir el rizo en el par.

Un trabajo muy importante fue el de Utsumi et al. (2006), en donde se implementó el DTC para PMSM en un FPGA llevándose a cabo de dos maneras diferentes. Ambas implementaciones utilizan FPGA pero tienen una configuración diferente. Uno de los controladores utiliza un procesador con base en software (soft-CPU) mientras que en el otro se utilizó solamente hardware con base en lógica digital, siendo este último el que más rápido pudo realizar el algoritmo y de esta manera, reducir el rizado en el par. Posteriormente se verificó que

la estrategia de DTC presenta una respuesta dinámica más rápida que la estrategia FOC (Casadei et al., 2006).

Kung & Tsai (2007) realizaron un trabajo similar al anterior, en donde se llevó a cabo la implementación de un controlador para PMSM utilizando lógica difusa en un FPGA. En este controlador se utilizó un procesador embebido Nios II para desarrollar un controlador difuso-adaptivo que controla la velocidad del motor, aunque en este caso se utilizó FOC en lugar de DTC.

Un trabajo muy completo es el de Bossoufi et al. (2011) en donde se implementó un controlador de motores PMSM con base en la estrategia DTC en un FPGA. En este trabajo se logró un mejor desempeño del algoritmo DTC utilizando "System Generator" de Xilinx. Con este módulo de programación, fue posible reducir el tiempo de procesamiento en el FPGA debajo de 20μs, tiempo debajo del cual se vuelve imperceptible rizo en el par (Yongjung et al., 2007).

Por último, aunque no menos importante, se tiene el trabajo de Sutikno et al. (2013) quien implementó un controlador de motores PMSM en un FPGA utilizando un esquema modificado de DTC, con el fin de reducir el rizado en la corriente y en el par. El nuevo esquema consistió en cambiar los comparadores de histéresis normalmente utilizados en DTC, por controladores PI. Con este cambio se logró reducir el rizo en la corriente y en el par, aunque se incrementó la complejidad del algoritmo de control.

Todos los trabajos mencionados anteriormente presentan un significativo aporte de información y experiencia, aunque lo que todos tienen en común es que el controlador implementado se enfoca al uso de solamente un tipo de motor PMSM, de manera que si es necesario utilizarlo para un motor diferente, requeriría cambios en la estructura o en la programación.

CAPÍTULO 3:

III METODOLOGÍA

III.1 Marco teórico

A continuación se presenta una descripción detallada de los tópicos más relevantes de este trabajo de tesis empezando por la descripción del funcionamiento y operación del PMSM, seguido por una descripción de DTC y al final, una breve descripción de FPGAs.

III.1.1 Motor síncrono de imán permanente

El motor eléctrico es una máquina que forma parte de nuestras vidas desde hace mucho tiempo. Existen muchos y variados tipos de motores empezando por aquellos que funcionan a partir de corriente directa o de corriente alterna. Los de directa pueden o no tener escobillas, según sea su aplicación. En cuanto a los de alterna, existen motores que funcionan a partir de una sola fase (monofásicos) y aquellos que requieren de tres fases (trifásicos) para poder brindar una potencia de trabajo más elevada. En cuanto al tamaño de los motores, existen algunos del tamaño de una mosca hasta motores gigantescos de 60,000 caballos de potencia que son utilizados en los túneles de viento en fábricas de aviones.

Pero existe un motor que por su sencillez de construcción, su bajo costo y alta durabilidad ha sido el favorito por más de 30 años en diferentes aplicaciones y este es el motor de inducción o también llamado motor de jaula de ardilla.

Este motor funciona a partir de corriente alterna, la cual crea un campo magnético rotatorio en la armadura o estator. En la parte central se encuentra el rotor, el cual es la parte giratoria del motor. Está se encuentra construida a manera de una jaula de ardilla y de aquí su nombre. A medida que el campo rotatorio pasa a través de las barras de la jaula, se induce una corriente la cual a su vez, también crea un campo magnético que hace girar la jaula y trata de

alcanzar el campo del estator; se muestra una clasificación general de las máquinas eléctricas rotativas en la Figura III.1.

A pesar de la gran aplicación del motor de inducción, principalmente en el sector industrial, cuenta con el inconveniente de no ser muy eficiente cuando se encuentra sin carga y además se encuentra limitado a bajas velocidades, ya que a mayor velocidad experimenta una pérdida del par (Zhang & Zhu, 2011).

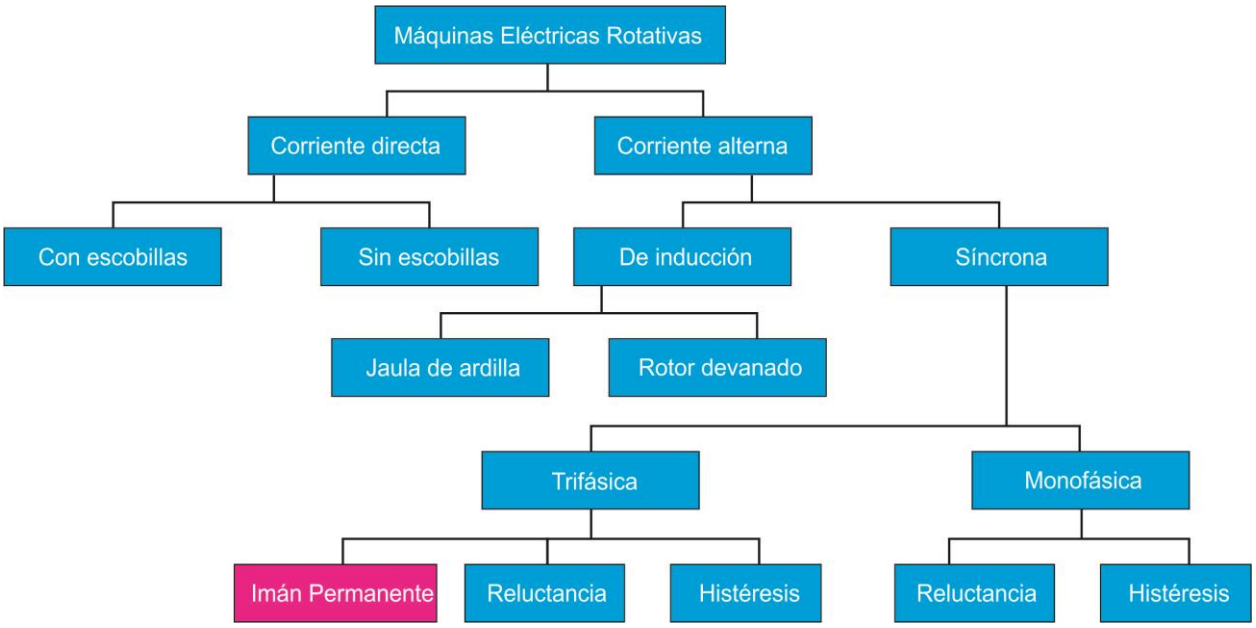


Figura III.1 Clasificación de las máquinas eléctricas rotativas.

Para aplicaciones donde se requiere una mayor eficiencia y velocidad y además, una gran precisión y aceleración, surgió el motor síncrono de imán permanente, el cual como su nombre lo dice, tiene imanes montados sobre el rotor, de manera que no necesita energía adicional para energizarlo.

El PMSM es un motor cuya aplicación se diversifica rápidamente, principalmente en las áreas de robótica, máquinas de control numérico, vehículos eléctricos y tecnología aeroespacial. Este motor genera una alta densidad de flujo a partir de imanes permanentes que se encuentran montados en el rotor y son estos los que tratan de seguir el campo giratorio generado por el estator. Es debido a los imanes que este motor entrega una potencia mayor que un motor de inducción del mismo tamaño.

Al inicio de su introducción en la industria se utilizaban imanes de acero o de Aluminio, Níquel y Cobalto (Alnico) lo cual no permitía un control adecuado en aplicaciones donde se requería una alta potencia y desempeño dinámico con una baja inercia. Pero con la introducción de motores con imanes de Neodimio, Hierro y Boro ha sido posible obtener un motor con una mayor densidad de potencia y mayor eficiencia ya que no requiere una corriente adicional para magnetizar el rotor (Wilamowski & Irwin, 2011).

Físicamente, el estator de un PMSM es muy similar al de una máquina de inducción, sin embargo el rotor no posee una jaula de ardilla. El rotor del PMSM esta laminado al igual que los motores de inducción. Existen varias alternativas las cuales dependen de las características que se desean del motor. Por principio, los imanes pueden estar adheridos a la superficie del rotor, insertos sobre la superficie o pueden estar localizados internamente dentro del rotor en diferentes posiciones, algunas de las cuales se ilustran en la Figura III.2.

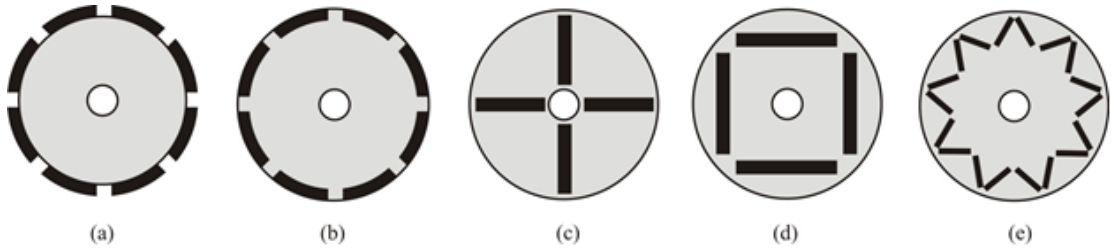


Figura III.2 Configuraciones de imanes en el rotor del PMSM.

Los rotores con imán superficial como el que se muestra en la Figura III.2 (a), son los de construcción más sencilla pero son usados principalmente para aplicaciones en las cuales no se requiere una alta velocidad, de lo contrario pueden llegar a desprenderse debido a la alta fuerza centrífuga que se ejerce sobre ellos a altas velocidades. Normalmente son utilizados en aplicaciones menores a 3000 RPM (Hanselman, 2012).

Existen también rotores en los cuales el imán se encuentra sobre la periferia del rotor pero incrustados entre las laminillas como se muestra en la Figura III.2(b), lo cual provee una superficie cilíndrica más uniforme al rotor. Además, con esta configuración se logra una rigidez mecánica mayor que previene el desprendimiento a altas velocidades (Gieras, 2010).

La construcción más común es aquella donde el imán se encuentra en el interior del rotor dispuesto ya sea de manera radial, axial e inclusive en ángulo como se muestra en la Figura III.2

(c), (d) y (e), respectivamente. Con el imán localizado en el interior se logra una mayor rigidez mecánica pero también se tiene el beneficio de contar con una concentración de flujo magnético más adecuada, siendo posible utilizar técnicas de control con reducción de campo magnético (field-weakening control) para lograr velocidades de hasta 100,000 RPM, cosa que no es posible en otras configuraciones de rotor (Pyrhönen, 2014).

Un fenómeno importante que depende de la ubicación de los imanes permanentes en el núcleo del rotor (internos o superficiales) es el de la variación de las inductancias magnetizantes; en la máquina de polos salientes, la reluctancia en el eje *d* es mayor que la reluctancia del eje *q* y como consecuencia $L_q > L_d$ causando un par de reluctancia adicional al par mutuo. El par de reluctancia es producido debido a la variación de reluctancia en los caminos magnéticos del flujo, ocasionada por el espacio entre el núcleo y los imanes incrustados. El par mutuo es producido debido a la interacción entre el campo magnético y la corriente del estator. Por otro lado en la máquina de polos lisos, las inductancias magnetizantes son iguales ($L_q = L_d$) debido a que la permeabilidad de los imanes es muy cercana a la del aire, por lo tanto la misma intensidad de flujo atraviesa al eje *d* y al eje *q*; como resultado el par de reluctancia es nulo (Gieras, 2010).

En cuanto a la armadura o estator, el bobinado se encuentra dispuesto por polos al igual que en motores de inducción, pero en este caso, cuenta con la característica de tener una disposición sinusoidal, es decir, para un motor trifásico se tienen tres polos pero el embobinado de cada uno se encuentra de tal manera que en los extremos cuenta con un menor número de vueltas y conforme se avanza hacia el centro se incrementa las vueltas y así, al girar el rotor, pasa más suavemente del campo de una bobina a la siguiente, logrando con esto un par más suave con una menor inercia (Miller, 1998).

El estator de un PMSM es muy similar al de un motor síncrono de rotor devanado. Además, no hay diferencia entre la fuerza contra-electromotriz (FCEM) producida por un motor de imán permanente y la producida por una bobina excitada. De esta manera, el modelo matemático de un PMSM es similar al de un motor síncrono de rotor devanado. Para el modelo que se presentará a continuación (Amhad, 2011) se han hecho las siguientes suposiciones:

1. La saturación es despreciable

2. La FCEM es sinusoidal.

3. Las corrientes de Eddy y pérdidas por histéresis son despreciables

Para presentar el modelo del PMSM, se escogió el marco de referencia de rotor debido a que la posición de los imanes del rotor determina la FEM inducida y la corriente/par de la máquina, independientemente de los voltajes y corrientes del estator.

Las ecuaciones (1) y (2) son los componentes de voltaje del estator en el marco de referencia bifásico estacionario (v_{ds}^r, v_{qs}^r) y se encuentran en función de los componentes de corriente del estator (i_{ds}^r, i_{qs}^r) y de los componentes de flujo del estator ($\varphi_{ds}^r, \varphi_{qs}^r$). El superíndice r se usa para indicar que el eje d-q-0 se encuentra sobre el rotor (Amhad, 2010):

$$v_{ds}^r = R_s i_{ds}^r + p\varphi_{ds}^r - \omega_r \varphi_{qs}^r \tag{1}$$

$$v_{qs}^r = R_s i_{qs}^r + p\varphi_{qs}^r - \omega_r \varphi_{ds}^r \tag{2}$$

donde, $R_s = R_d = R_q$ es la resistencia del estator, p es el número de pares de polos y ω_r es la velocidad del rotor. En cuanto a los componentes de flujo del estator en los ejes d y q, las ecuaciones son las siguientes:

$$\varphi_{ds}^r = L_d i_{ds}^r + L_m i_{dr}^r \tag{3}$$

$$\varphi_{qs}^r = L_q i_{qs}^r \tag{4}$$

En (3) y (4), L_d y L_q son las inductancias de los devanados en el eje d y el eje q respectivamente, y L_m es la inductancia mutua entre los devanados del estator y los imanes del rotor. Debido a que el rotor no tiene devanados sino solamente imanes y el flujo del rotor está a lo largo del eje d, el flujo se modela como $L_m i_{dr}^r$.

El par electromagnético T_e está dado por:

$$T_e = \frac{3}{2}\frac{p}{2}\left[\varphi_{ds}^r i_{qs}^r - \varphi_{qs}^r i_{ds}^r\right] \tag{5}$$

Si se desea el par electromagnético en función de las inductancias, se puede reescribir como:

$$T_e = \frac{3}{2}\frac{p}{2}\left[L_m i_{dr}^r i_{qs}^r + (L_q - L_d) i_{ds}^r i_{qs}^r\right] \quad (6)$$

Debido a que el rotor tiene imanes, los componentes de flujo correspondientes se consideran constantes.

Cabe mencionar que en esta tesis se trabaja con motores de imán permanente dispuestos de manera radial y una fuerza electromotriz sinusoidal en el estator. Los motores con flujo axial son de aplicación especial y no son considerados en este trabajo.

III.1.2 Estrategias de control de motores

Durante el transcurso del tiempo, se han desarrollado diversas técnicas de control de motores enfocadas principalmente al motor de inducción, sin embargo estas estrategias son aplicables también para el PMSM. Un esquema general de la clasificación de las mismas es presentado en la Figura III.3 (Wilamowski & Irwin, 2011).

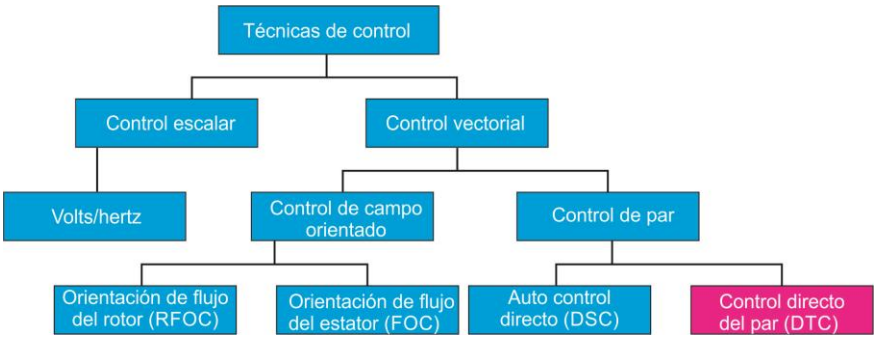


Figura III.3 Clasificación de técnicas de control para máquinas eléctricas.

(i) Control escalar

Una de las técnicas de control de velocidad de motores muy populares es el control escalar también denominado Volts/Hertz. Este método se basa en la variación de los parámetros de tensión y frecuencia simultáneamente. Para variar la velocidad de un motor, es posible cambiar la frecuencia con la cual se alimenta pero esto resulta en un cambio de impedancia. El cambio de impedancia provoca que haya un incremento o decremento en la corriente del motor; si la corriente disminuye, entonces el par se verá disminuido. En cambio, si la corriente se incrementa, es posible que el embobinado se dañe o que haya una saturación. Para evitar estos problemas, se hace cambiar la frecuencia y el voltaje del motor simultáneamente de manera que

el cociente V/f sea siempre constante (Kohlrusz & Fodor, 2011). En este tipo de control, la señal de posición del rotor no es retroalimentada, por lo que el control del par no es eficiente (Vas, 1998).

En la Figura III.4 se aprecia el diagrama básico de control escalar de velocidad en lazo abierto. El voltaje V_o corresponde al voltaje de compensación, el cual es sumado al voltaje de referencia V_s^* para obtener el flujo y par nominal a velocidades cercanas a cero, compensando de esta manera la caída de tensión presente en la resistencia del estator. V_s^* es generado en función de ω_r^* de manera que se cumpla la relación V/f constante.

El control escalar es un método muy popular, sencillo de implementar y bastante estable. Sin embargo, para aplicaciones de alta precisión y comportamiento altamente dinámico tal como un robot industrial o una máquina de control numérico, no provee un desempeño satisfactorio ya que tiene una respuesta muy lenta a transitorios.

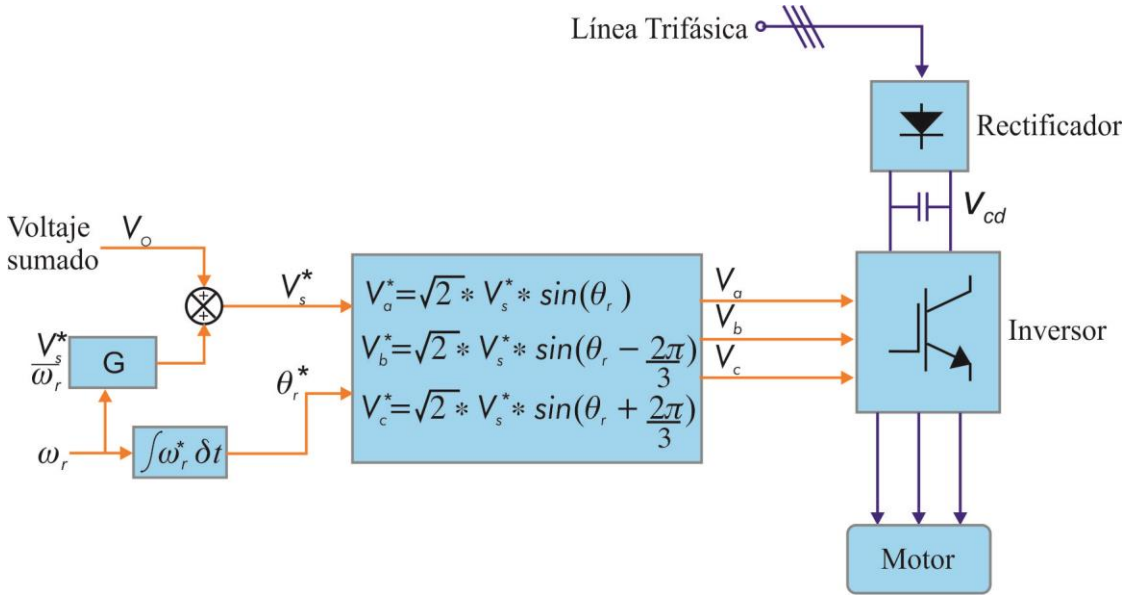


Figura III.4 Diagrama básico de control escalar en lazo abierto.

(ii) Control vectorial

A diferencia del control escalar, el control vectorial se basa en expresiones matemáticas que describen las etapas transitorias de la máquina. En esta técnica, no solo se manipula magnitud y velocidad angular, sino también la posición instantánea de los vectores de voltaje, corriente y flujo. De esta manera, el control ajusta la posición de los vectores espaciales y

garantiza su correcta orientación para estado estable y transitorio, siendo esto deseable para un control preciso del par y de la velocidad (Trzinadlowski, 2001).

Las técnicas de control vectorial se dividen en “Control de campo orientado” y “Control de par”. Estas técnicas con el paso de los años han sido estudiadas y modificadas con el objetivo de mejorar su funcionamiento, dando origen a sus distintas variantes.

(iii) Control de campo orientado

En 1971, el alemán Félix Blaschke presentó una publicación (Blaschke, 1971) acerca de FOC para motores de inducción y desde entonces se ha convertido en una de las estrategias de control más utilizadas para motores en la industria, incluyendo el PMSM.

Esta técnica controla el motor de corriente alterna (CA) como si fuera una máquina de corriente directa (CD) con excitación separada. Para emular las condiciones magnéticas de funcionamiento de una máquina de CD, es decir para orientar el campo, el control necesita conocer la posición espacial angular del flujo del rotor en el interior de la máquina; mientras que en una máquina de CD la orientación del flujo se obtiene mediante métodos mecánicos valiéndose de las escobillas del conmutador, en la máquina de CA se orienta al campo a través de sensores de posición montadas en la flecha del rotor (Kung, 2008).

En la Figura III.5 se aprecia el esquema general de FOC. Este esquema de control en el marco de referencia bifásico síncrono (d, q).

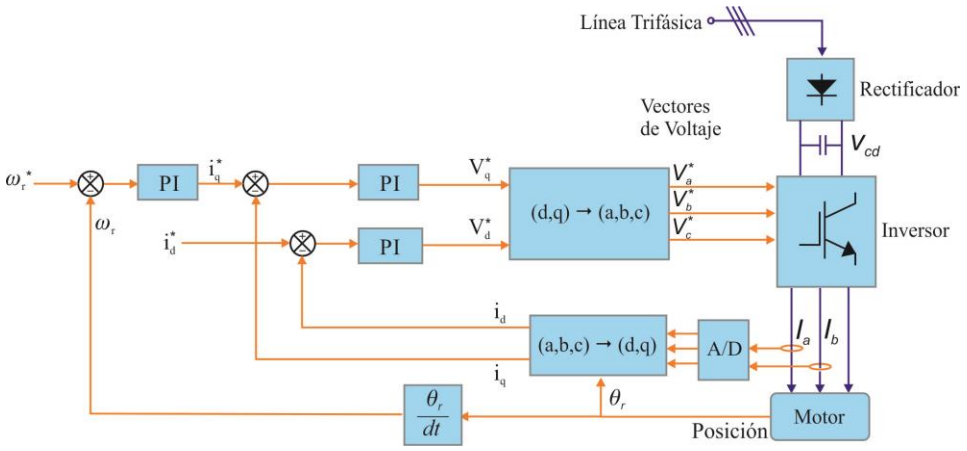


Figura III.5 Esquema general de la estrategia de control FOC.

Los valores de las corrientes i_d e i_q son obtenidas mediante la transformada de Clarke y de Park, y son enviadas a puntos de comparación con valores de referencia de las mismas variables; a la salida de esta comparación se obtiene una señal de error que se envía a controladores proporcional-integral (PI). Los controladores modifican las variables eléctricas de control tales como tensión, frecuencia y corriente, y se alimentan a un modulador de ancho de pulso para controlar la conmutación del inversor que alimenta a la máquina. De esta manera, el par y el flujo son controlados indirectamente (Sixtega-Landeros, 2011).

La corriente i_d es usada para regular el flujo, mientras que la corriente i_q es usada para regular el par. El desacoplamiento entre par y flujo solo es posible si el control de la máquina es llevada a cabo en el marco de referencia bifásico síncrono (d, q), donde i_d está ubicada perpendicularmente de i_q; en este marco de referencia, las variables sinusoidales son componentes de directa en estado estable rotando a la frecuencia de alimentación. Si se desea trabajar en la zona de flujo constante, la corriente i_d^* debe hacerse igual a cero.

(iv) Auto control directo del par

El método de auto control directo del par (en lo sucesivo DSC, del inglés Direct Self Control) fue propuesto por el alemán Manfred Depenbrock en 1988 (Depenbrock, 1988). Esta técnica se aleja de la analogía de controlar una máquina de CA como una de CD. Su principio básico consiste en seleccionar directamente vectores espaciales de voltaje que genera el inversor para alimentar a la máquina, de acuerdo a las diferencias entre los valores de referencia y los valores reales de par electromagnético y de flujo. En este método se busca controlar directamente y por separado, el flujo y el par en la máquina.

Dado que el flujo y el par se controlan directamente, no es necesario utilizar un modulador de ancho de pulso para controlar corrientes, frecuencia y tensión como se hace en FOC. Esto permite eliminar etapas de control intermedias y acelerar considerablemente la respuesta de control ante cambios de par requeridos (Baader et al., 1992).

La técnica DSC se caracteriza por tener una excelente respuesta dinámica de par en la región de flujo constante, así como en la zona de flujo debilitado; su aplicación está enfocada principalmente a altos niveles de potencia (Sixtega-Landeros, 2011).

Debido a que DSC guarda una gran similitud con la estrategia de control DTC, la cual será descrita posteriormente, no se ahondará en detalles acerca de su funcionamiento en esta tesis.

III.1.3 Control directo del par

La estrategia de control DTC fue inventada por los japoneses Isao Takahashi y Toshihiko Noguchi en 1984 (Noguchi & Takahashi, 1984) y, al igual que DSC, busca controlar directa e independientemente los vectores de par y de flujo de la máquina eléctrica.

La idea básica de DTC es calcular los valores instantáneos del par y del flujo magnético a partir de la corriente y tensión de la máquina. El par y el flujo se controlan directamente y de forma independiente mediante la selección óptima de los estados de conmutación de un inversor y limitando los errores de flujo y del par mediante controladores de histéresis (Bossoufi et al., 2011). En la Figura III.6 se muestra una descripción a bloques del algoritmo DTC.

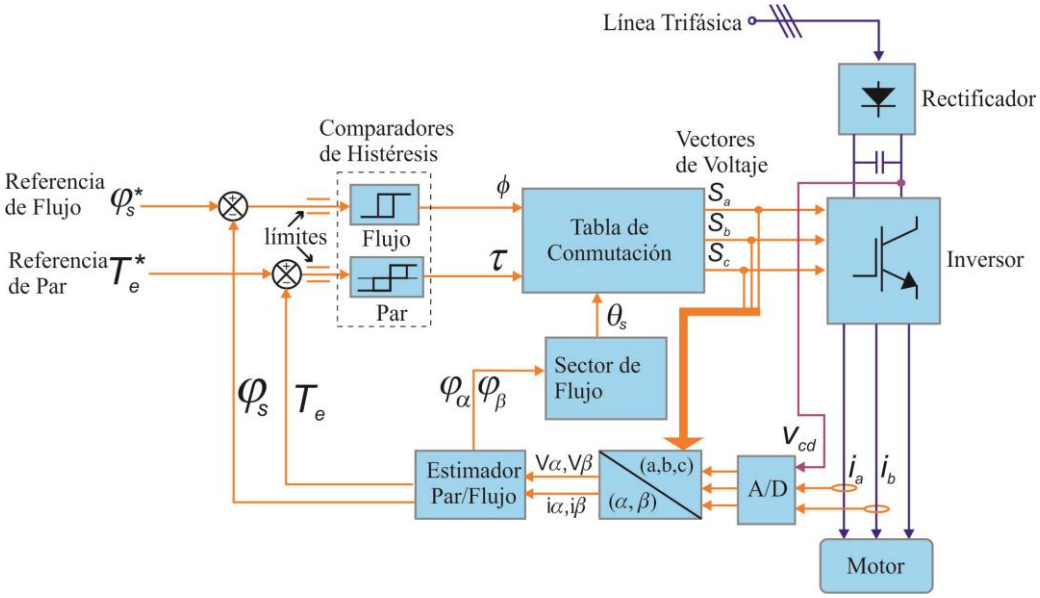


Figura III.6. Diagrama de la estrategia de control DTC.

A diferencia de la estrategia FOC, no requiere de modulador de ancho de pulso ni controladores de corriente. Además, al no requerir de una transformación de coordenadas como la transformada de Park, se obtiene una respuesta más rápida en el control del par y una mayor simplicidad de implementación. Cabe mencionar que esta técnica es poco sensible a los

parámetros del motor, siendo solamente la resistencia del estator de la que mayor dependencia se tiene (Casadei et al., 2006).

A pesar de tener una estructura más simple que FOC, presenta un par controlado en estado estable y transitorio. Sin embargo, uno los grandes inconvenientes de DTC es que presenta una ondulación, también denominado “rizo”, en el flujo y la corriente del motor. Este rizo causa vibración, ruido audible y calentamiento del motor si no se mantiene a un nivel bajo.

(i) Modelo vectorial del inversor de voltaje

Una de las partes más importantes del servo-controlador DTC es el inversor de voltaje, ya que éste toma un voltaje de bus de CD y la transforma en un voltaje de naturaleza alterna con frecuencia variable.

En la Figura III.7 se muestra un inversor de voltaje alimentando una carga trifásica conectada en estrella. Los interruptores son comúnmente transistores de alta potencia y frecuencia que requieren de un diodo conectado en anti paralelo. En el caso de este trabajo, los interruptores son transistores bipolares de compuerta aislada (IGBT, del inglés Insulated Gate Bipolar Transistor).

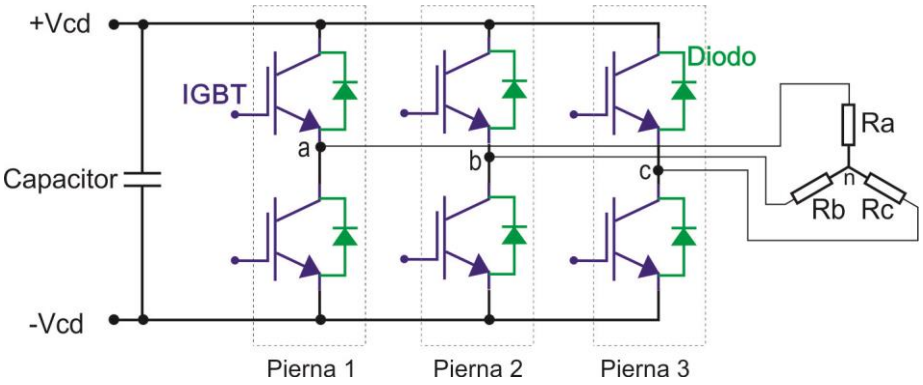


Figura III.7 Diagrama eléctrico de un inversor de voltaje de tres piernas.

Para fines de análisis de operación, se pueden considerar los IGBT como interruptores ideales, de manera que cuando es energizado equivale a un corto circuito y cuando no está energizado equivale a un circuito abierto. Cabe mencionar que en ningún momento podrán energizarse dos IGBT al mismo tiempo sobre la misma pierna, de lo contrario se tendría un corto

circuito en el bus de CD. De esta manera, el estado del interruptor superior siempre será el complemento del interruptor inferior, dando solamente 2 estados lógicos posibles por cada una de las tres piernas del inversor, dando así un total de 8 estados de conmutación posibles (000,001,010,011,100,101,110,111) donde un 0 indica que el interruptor correspondiente se encuentra desenergizado y un 1 indica que se encuentra energizado.

Cada uno de los estados de conmutación del inversor (S_a, S_b, S_c) puede representarse como un vector de voltaje en el espacio de marco de referencia bifásico estacionario α, β (Vas, 1998) tal y como se muestra en la Figura III.8.

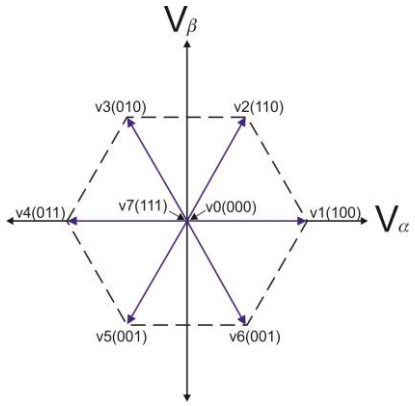


Figura III.8 Vectores de voltaje de salida del inversor en el marco de referencia estacionario (α, β)

Las combinaciones 000 y 111 se muestran en el centro y no representan vector alguno debido a que si todos los interruptores superiores se encuentran desenergizados (000) o todos se encuentran energizados (111), no habrá circuito de conducción alguno. Los vectores espaciales de voltaje están definidos por la expresión (Zhong et al., 1999):

$$V_s(S_a, S_b, S_c) = \frac{2}{3} V_{cd} \left(S_a + S_b e^{j\frac{2\pi}{3}} + S_c e^{j\frac{4\pi}{3}} \right) \quad (7)$$

La ecuación 7 puede describir cada uno de los vectores espaciales de la figura anterior, donde V_{cd} corresponde al voltaje de bus de CD.

En la se aprecia el hexágono formado por los vectores espaciales de voltaje de salida del inversor donde cada vector está desfasado $\frac{\pi}{3}$ radianes respecto al otro.

(ii) Estimación de flujo y par electromagnético

El principio básico de DTC consiste en escoger el vector espacial de voltaje de salida del inversor necesario para mantener el flujo y el par dentro de los límites impuestos por el comparador de histéresis correspondiente. De esta manera, es necesario determinar la magnitud y la posición actual del vector espacial de flujo con la mayor precisión posible.

Para la estimación del vector de flujo y par, primeramente se sensa la corriente en dos de las fases del motor, i_a e i_b y el voltaje del bus de CD V_{cd}, así como la posición actual del vector de voltaje del inversor (S_a, S_b, S_c). El estado de conmutación del inversor se actualiza en cada periodo de muestreo T_s y se mantiene en ese estado hasta que se registre un cambio en las salidas de los comparadores de histéresis.

En primera instancia, se hace una transformación de las señales de voltaje y corriente de un marco de referencia trifásico a un marco de transferencia bifásico estacionario (α, β) (Vas, 1998). Para la corriente se utilizan (8) y (9):

$$I_\alpha = I_a \tag{8}$$

$$I_\beta = \frac{\sqrt{3}}{3}(I_a + 2I_b) \tag{9}$$

Para el cálculo de los componentes bifásicos estacionarios del voltaje, se utilizan (10) y (11):

$$V_\alpha = \frac{V_{cd}}{3}(2S_a - S_b - S_c) \tag{10}$$

$$V_\beta = \frac{\sqrt{3}}{3}V_{cd}(S_b - S_c) \tag{11}$$

A partir de estos datos, es posible obtener los componentes bifásicos estacionarios de flujo magnético del estator.

Los componentes del flujo magnético se calculan utilizando las ecuaciones 12 y 13:

$$\varphi_\alpha = \varphi_{\alpha 0} + (V_\alpha - R_s I_\alpha)T_s \tag{12}$$

$$\varphi_\beta = \varphi_{\beta 0} + (V_\beta - R_s I_\beta)T_s \tag{13}$$

donde $\varphi_{\alpha 0}$ y $\varphi_{\beta 0}$ son los valores anteriores de los componentes del flujo magnético y R_S es la resistencia del estator; de aquí se obtiene la magnitud del flujo del estator φ_S como:

$$\varphi_s = \sqrt{(\varphi_\alpha)^2 + (\varphi_\beta)^2} \tag{14}$$

Una vez aplicada la raíz cuadrada a los componentes de flujo, se obtiene el flujo magnético total del estator del motor. Por último, el par electromagnético puede ser determinado con:

$$T_e = \frac{3}{2}\frac{P}{2}(\varphi_\alpha I_\beta - \varphi_\beta I_\alpha) \tag{15}$$

(iii) Determinación del sector del flujo

Para DTC también es necesario determinar el sector donde se encuentra el vector de flujo del estator φ_s. Para esto, la trayectoria circular del vector de flujo se divide en 6 sectores simétricos de manera que cada vector espacial de voltaje del inversor, divide a cada región en dos partes iguales, como se muestra en la Figura III.9:

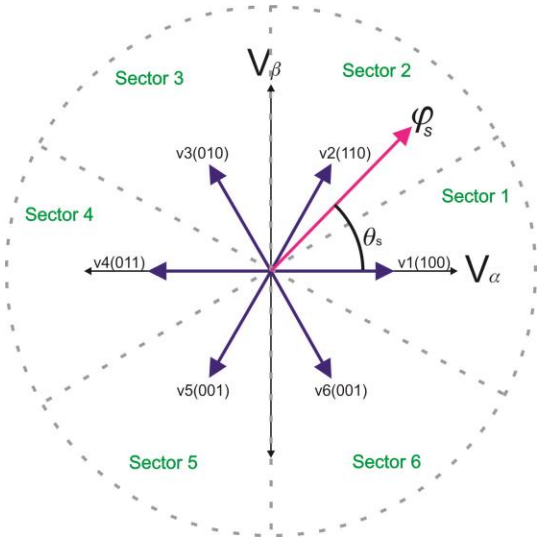


Figura III.9 Sectores del vector de flujo del estator en el espacio de vectores de voltaje del inversor.

El ángulo de posición del vector del flujo θ_s se puede calcular utilizando los componentes (α, β) del flujo como sigue:

$$\theta_s = arctan\frac{\varphi_\beta}{\varphi_\alpha} \tag{16}$$

Utilizando la ecuación 16, es posible calcular precisamente el ángulo que forma el vector del flujo del estator y después determinar en cuál de los 6 sectores se encuentra. El inconveniente de determinar el sector de esta manera, es que la operación trigonométrica $arctan$ toma mucho tiempo para calcularse de manera discreta.

Debido a que no es necesario saber exactamente el ángulo del vector de flujo del estator, sino simplemente el sector en el cual se encuentra. De esta manera, es posible determinar el sector mediante igualdades trigonométricas como sigue. Los componentes (α, β) del flujo determinan el valor de la magnitud del vector de flujo φ_s como se muestra en la Figura III.10:

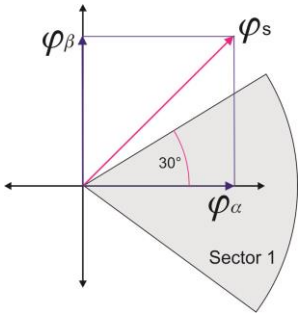


Figura III.10 Determinación de sector del vector de flujo con base en componentes (α, β) del flujo.

Además, se sabe que el ángulo de la parte superior del Sector 1 es de 30°. Así pues, si el vector de flujo se encuentra exactamente a este ángulo, se obtiene la siguiente expresión a partir de la ecuación 16:

$$\tan 30° = \frac{\varphi_\beta}{\varphi_\alpha} = \frac{1}{\sqrt{3}} \tag{17}$$

Pasando todos términos al lado izquierdo de la ecuación se obtiene que:

$$\sqrt{3}\,\varphi_\beta - \varphi_\alpha = 0 \tag{18}$$

De esta manera se tienen dos posibles opciones:

1. Si el resultado de la ecuación 18 es negativo, significa que el componente φ_α es mayor que el componente φ_β y por lo tanto, el vector de flujo del estator se encuentra en el Sector 1.
2. Si el resultado de la ecuación 18 es positivo, significa que el componente φ_β es mayor que el componente φ_α, por lo tanto, el vector de flujo del estator se encuentra en el Sector 2.

Utilizando el signo del resultado de la ecuación 18, es posible determinar de una manera muy sencilla y rápida, el sector del vector de flujo. Con estos resultados, se obtuvo la Tabla III.1, la cual fue implementada con la técnica DTC en lugar de usar la ecuación 16.

Tabla III.1 Determinación del sector del vector de flujo con base en signos de componentes de flujo.

Signo de φ_α	Signo de φ_β	$\sqrt{3}\,\varphi_\beta - \varphi_\alpha$	Sector
+	+/-	-	**1**
+	+	+	**2**
-	+	+	**3**
-	+/-	-	**4**
-	-	-	**5**
+	-	+	**6**

(iv) Comparadores de histéresis

Una vez calculados los valores reales del par (T_e) y el flujo (φ_s), se comparan con los valores de referencia de par (T_e^*) y flujo (φ_s^*), respectivamente. Los errores de par (e_T) y flujo (e_φ) son procesados en los comparadores de histéresis correspondientes.

El comparador de histéresis del flujo tiene dos niveles y un ancho de banda fijo $\Delta\varphi_s$ como se muestra en la Figura III.11. El objetivo principal de DTC es seleccionar un vector de voltaje de salida en el inversor, de manera que el error de flujo e_φ se mantenga dentro de la banda $\Delta\varphi_s$.

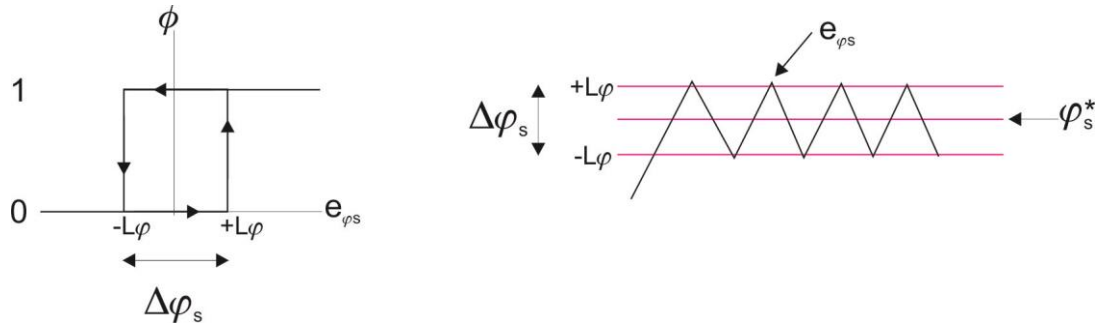


Figura III.11 Comparador de histéresis de flujo.

La salida del comparador de histéresis de flujo (ϕ) puede tomar únicamente los valores discretos 0 y 1; si el valor del error e_φ es mayor que el límite positivo ($+L\varphi$) del comparador de histéresis, la salida ϕ será 1, lo cual causará que se seleccione un vector de voltaje que decremente el flujo. En caso contrario, si el valor del error $e_\varphi$es menor que el límite negativo ($-L\varphi$), entonces la salida ϕ será 0, lo cual causará que se seleccione un vector de voltaje tal que incremente el flujo.

Si el valor del error e_φ se encuentre dentro de los límites positivo y negativo, entonces no habrá cambio alguno y el valor de ϕ se mantendrá igual.

El comparador de histéresis del torque tiene tres niveles y un ancho de banda fijo ΔT_e como se muestra en la Figura III.12. Al igual que sucede con el comparador de histéresis de flujo, se escoge un vector de voltaje de salida del inversor que mantenga el error e_T dentro de la banda ΔT_e.

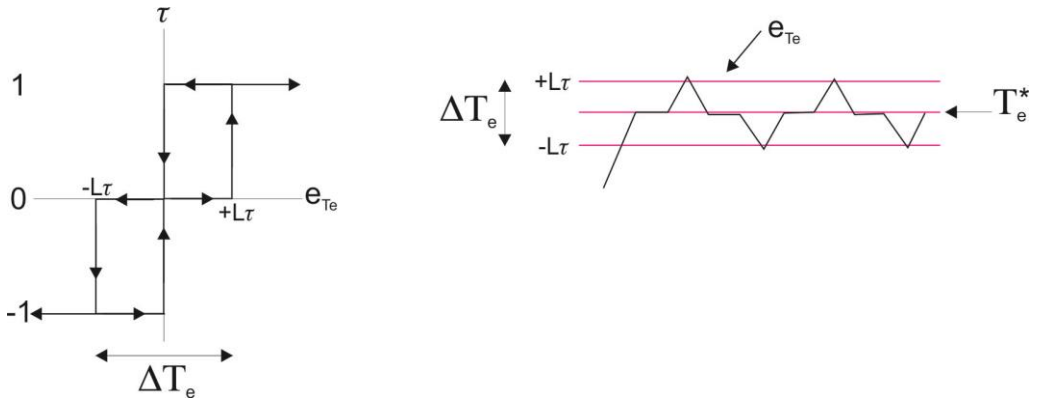


Figura III.12 Comparador de histéresis del par.

La salida del comparador de histéresis de flujo (τ) puede tomar únicamente los valores 1, 0 y -1; si el valor del error e_T es mayor que el límite positivo ($+LTe$) del comparador de histéresis, la salida τ será 1, lo cual causará que se seleccione un vector de voltaje que decremente el par. En caso contrario, si el valor del error e_T es menor que el límite negativo ($-LTe$), entonces la salida τ será -1, lo cual causará que se seleccione un vector de voltaje tal que incremente el par.

Si el valor del error e_τ se encuentre arriba del límite positivo ($+LTe$) y después baja de cero, esto causará que se seleccione un vector cero para que el par se mantenga. De igual manera, si el valor del error e_τ se encuentre abajo del límite negativo ($-LTe$) y después sube de cero, esto causará que se seleccione un vector cero para que el par se mantenga. En ambos casos, la salida de τ será 0.

(v) Selección del vector espacial de voltaje.

El par electromagnético (T_e) y la magnitud del flujo del estator (φ_s) se controlan seleccionando el vector espacial de voltaje que debe alimentar al estator del PMSM, el cual afecta directamente a φ_s. La razón por la cual se manipula el flujo del estator en lugar del flujo del rotor, es debido a que la constante de tiempo del rotor es mayor que la constante de tiempo del estator (Zhong et al., 1999), esto impacta en que la velocidad del flujo del rotor (φ_r) sea más lenta comparada con la velocidad de cambio del flujo φ_s.

Para seleccionar el vector espacial de voltaje óptimo, supóngase que el vector de flujo φ_s. se encuentra en el sector 1 girando en sentido anti horario, como se muestra en la Figura III.13. Para controlar el vector de flujo φ_s, se debe seleccionar el vector espacial de voltaje que mantenga al flujo girando en su sentido original, de esta manera se debe aplicar el vector V2 para que incremente el flujo o el vector V3 para que decrezca.

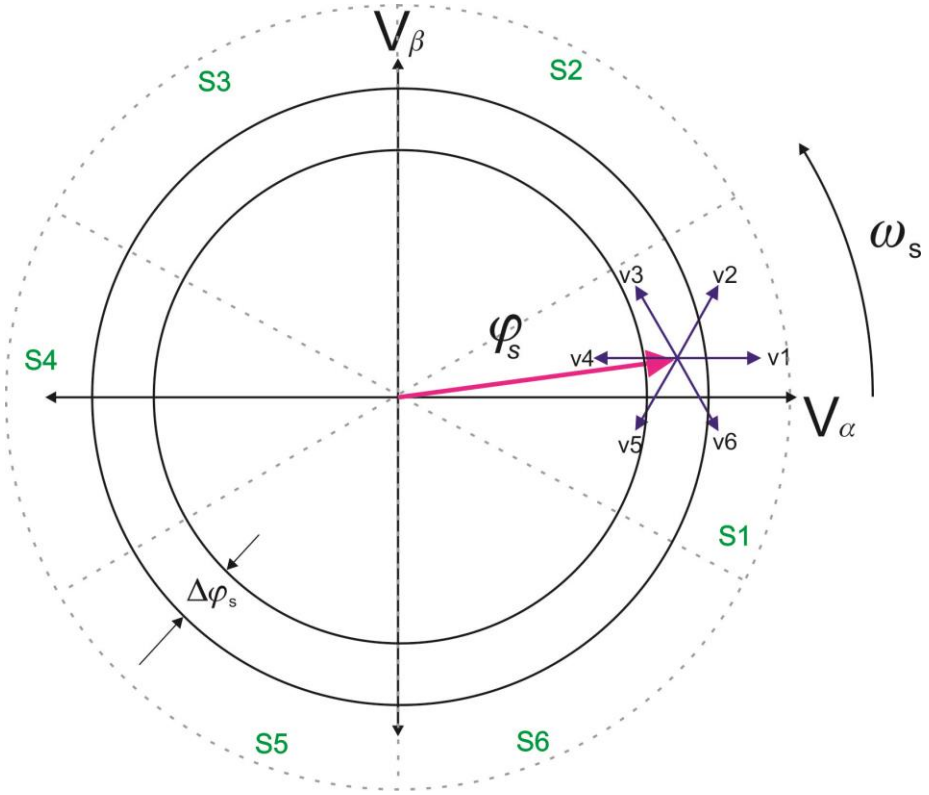


Figura III.13 Vector de flujo localizado en el sector S1 y girando en la dirección anti horario.

Para controlar el par electromagnético T_e, si el par real es menor que el par de referencia T_e^*, se debe seleccionar el vector de voltaje que provoque que φ_s rote en la misma dirección y a la vez aumente su velocidad angular de rotación, de esta manera se logra que el ángulo de carga δ (ángulo entre los vectores φ_s y φ_r) incremente su valor tan rápido como sea posible y en consecuencia el par electromagnético desarrollado por el PMSM también incrementará. En cuanto el par real sea mayor que el par de referencia y alcance el límite superior del controlador de histéresis, se debe seleccionar el vector que provoque que φ_s gire en sentido contrario y al mismo tiempo disminuya su velocidad de rotación. De esta manera, al decrecer el valor de δ, el valor del par electromagnético también decrecerá.

En la Figura III.13, con φ_s localizado en el sector S1 y girando en sentido anti horario, se debe aplicar V2 o V3 para aumentar el valor de T_e, en cambio para disminuir el valor debe aplicarse V5 o V6; para mantener el par en el mismo valor se aplica el vector V0 o V7.

Los criterios anteriores para controlar el flujo y el par electromagnético aplican sin importar el sector en el que se encuentre girando φ_s, solamente deben tomarse en cuenta los

efectos que cada vector espacial de voltaje tendrá sobre φ_s de acuerdo al sector donde se encuentre girando.

En la **¡Error! No se encuentra el origen de la referencia.** se muestran los vectores espaciales de voltaje del inversor que deben aplicarse al estator del PMSM para controlar el flujo y el par electromagnético tomando en cuenta los diferentes valores de salida de los controladores de histéresis de flujo (ϕ) y de par electromagnético (τ), así como el sector del vector de flujo φ_s (θ_s) obtenido de la Tabla III.1.

Tabla III.2 Vectores espaciales de voltaje posibles para el inversor del PMSM.

$\boldsymbol{\phi}$	$\boldsymbol{\tau}$	$\boldsymbol{\theta_s}$					
		θ_1	θ_2	θ_3	θ_4	θ_5	θ_6
$\boldsymbol{\phi = 1}$	$\tau = 1$	V2(110)	V3(010)	V4(011)	V5(001)	V6(101)	V1(100)
	$\tau = 0$	V7(111)	V0(000)	V7(111)	V0(000)	V7(111)	V0(000)
	$\tau = -1$	V6(101)	V1(100)	V2(110)	V3(010)	V4(011)	V5(001)
$\boldsymbol{\phi = 0}$	$\tau = 1$	V3(010)	V4(011)	V5(001)	V6(101)	V1(100)	V2(110)
	$\tau = 0$	V0(000)	V7(111)	V0(000)	V7(111)	V0(000)	V7(111)
	$\tau = -1$	V5(001)	V6(101)	V1(100)	V2(110)	V3(010)	V4(011)

Las señales de control del inversor determinan el estado de conmutación que origina el vector espacial de voltaje que alimenta al estator del PMSM.

En la Tabla III.2 , si el valor de salida de algún controlador de histéresis es 1, implica que la variable correspondiente es menor que su valor de referencia y debe seleccionarse un vector espacial de voltaje que incremente su valor; lo contrario ocurre para un estado de salida de un controlador de histéresis con valor de 0.

Es importante mencionar que para controlar la velocidad de rotación de φ_s, aun cuando se aplicaran vectores cero, φ_s estará en movimiento con respecto a φ_r; por esta razón, los vectores ceros no son utilizados para controlar la velocidad de rotación, sino solamente para controlar el par electromagnético.

(vi) Comparación de las estrategias de control de motores FOC y DTC.

De las técnicas de control anteriormente mencionadas, las más populares son FOC y DTC; ambas proporcionan un adecuado funcionamiento aunque FOC presenta un mejor funcionamiento en el estado estable mientras que DTC presenta un mejor funcionamiento en aplicaciones con un alto comportamiento dinámico.

En la Tabla III.3 se presenta un listado de las principales diferencias entre ambas técnicas.

Tabla III.3 Comparación entre las técnicas FOC y DTC.

Propiedad a comparar	DTC	FOC
Respuesta dinámica al par	Muy rápida	Rápida
Frecuencia de conmutación	Muy variable	Constante
Posición del rotor	No se requiere	Requerida
Modulador PWM	No se requiere	Requerida
Transformación de coordenadas	No se requiere	Requerida
Ruido Audible	Alto	Bajo
Rizo en par y corriente	Alto	Bajo
Sensibilidad a parámetros del motor	Baja	Alta
Estabilidad a bajas velocidades	Baja	Alta
Sensibilidad a cambios de temperatura	Alta	Baja
Complejidad de implementación	Baja	Alta

III.1.4 Dispositivos programables y lenguaje VHDL

Los dispositivos programables son aquellos cuya función es digital y puede ser programada en cualquier momento por el usuario mediante lenguajes descriptivos de hardware. Entre los dispositivos programables más populares se encuentra el FPGA, el cual contiene millones de transistores conectados como una matriz de compuertas lógicas digitales de manera que puede ejecutar prácticamente cualquier función digital. Las funciones pueden variar desde muy sencillas como suma o resta, hasta muy complejas como filtrado digital, procesamiento en tiempo real de señales de audio e imagen, y detección y corrección de errores. Ejemplos de aplicaciones de FPGAs incluyen automóviles, aeroplanos, radares, control de misiles y satélites.

Uno de los mayores beneficios del FPGA es que el usuario puede escribir código en el lenguaje descriptivo de su preferencia y descargarlo al FPGA sin importar el fabricante. Inclusive si posteriormente aparecen nuevos FPGAs, el mismo código puede ser utilizado con ajustes menores.

Xilinx, Altera y Lattice son los fabricantes de dispositivos programables más conocidos a nivel mundial. Independientemente de la marca del FPGA, todos comparten un mismo tipo de arquitectura, la cual consiste principalmente de interfaces de entrada y salida (E/S), bloques lógicos e interconexiones. En la Figura III.14 se muestra el diagrama de un FPGA genérico.

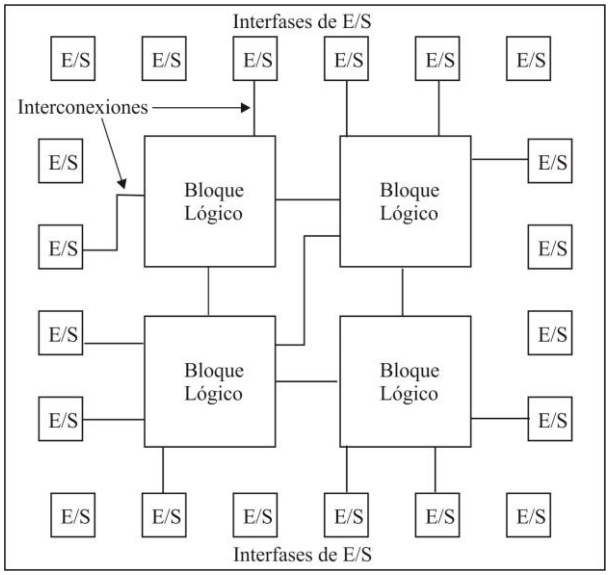


Figura III.14 Estructura de un FPGA genérico.

En la Figura III.14 no se muestra la arquitectura de un FPGA en particular, sino que se muestra la manera en la que los tres elementos se interconectan; las interfaces de E/S son el medio por el cual se envía o recibe información en el FPGA. Los bloques lógicos contienen diferentes tipos de elementos lógicos que se utilizan para implementar cualquier función lógica. Las interconexiones son el medio por el cual se interconectan los bloques con las interfaces de E/S o con otros bloques.

Para que el usuario pueda programar al FPGA con alguna función lógica, hace uso de un lenguaje de descripción de hardware como VHDL (Very High speed Hardware Description Language,) o Verilog. Estos lenguajes descriptivos, a diferencia de un lenguaje de programación

que da instrucciones al procesador, describen la función a implementar y el compilador lo convierte a una estructura lógica que lleve a cabo dicha función.

Para llevar a cabo la descripción de hardware en un FPGA, es posible hacerlo de distintas maneras; el método básico es utilizando una descripción llamada de flujo de datos en donde se especifican las entradas y salidas con base en ecuaciones Booleanas. Este método es muy apropiado para describir circuitos combinacionales sencillos ya que para circuitos con ecuaciones Booleanas más complejas o en circuitos que no se tiene su ecuación, se vuelve muy tedioso. Para circuitos secuenciales o para circuitos con una mayor complejidad, existe la descripción por comportamiento (behavioral) en donde el código se escribe muy similar a lenguajes de alto nivel en donde las líneas de código se ejecutan una por una, de arriba hacia abajo. Con este tipo de descripción es posible escribir código sin saber la estructura del circuito digital requerido. Solamente es necesario entender el comportamiento del circuito y describirlo de manera secuencial, similar a los lenguajes de computación como lenguaje C/C++ o Java.

Para que el desempeño y funcionalidad de un circuito digital sea lo más estable posible, es recomendable llevar a cabo una descripción de código del tipo estructural; este estilo de escritura de código consiste en describir parte por parte, cada uno de los componentes del circuito digital en un archivo por separado. Al final, se interconectan los componentes en una estructura global de manera que se asemeja a unir las partes de un rompecabezas. Esta descripción estructural es la más recomendada para circuitos muy complejos, aunque para su implementación se requiere un perfecto entendimiento de la estructura final que tendrá el circuito y una mayor escritura de código, ya que para cada componente se crea un archivo individual.

III. 2 Metodología de Análisis e Implementación

A continuación se hace una descripción de la metodología seguida para la implementación del proyecto de tesis.

III.2.1 Análisis de la estrategia DTC

Para tener un claro entendimiento de los pasos a seguir para la implementación de este proyecto de tesis, se empezó por hacer un análisis bibliográfico tanto de los motores PMSM, como de la estrategia DTC en libros y artículos. Conforme quedaba claro el tema, se empezaron a llevar a cabo simulaciones en Matlab/Simulink con el fin de asegurar que las ecuaciones a utilizar daban los resultados adecuados en el tiempo necesario. Por último, una vez implementado un prototipo con base en un microcontrolador, se prosiguió a llevar a cabo el diseño de la arquitectura final a implementar en el FPGA.

(i) Análisis bibliográfico

La técnica de control DTC es relativamente sencilla de entender y aplicar, comparada con otras técnicas tal como control vectorial. Aun así, fue necesario llevar a cabo una extensa investigación bibliográfica en libros y artículos científicos ya que al ser un método de control relativamente nuevo que data de los años ochenta, no existe tanta literatura como para otros algoritmos anteriores a éste.

Son pocos los documentos que brindan una idea clara del funcionamiento de DTC para llevar a cabo un control rápido del par del motor. Empezando por los libros, se puede mencionar primeramente aquellos acerca del motor PMSM y servo drives como son el de (Miller, 1998) el cual es un trabajo de tesis que tuvo tanta trascendencia y éxito que fue publicado en libro. En este trabajo se brinda una explicación clara y concisa de diferentes tipos de motores eléctricos y su control. En el libro de (Wilamowski & Irwin, 2011) se presenta una explicación más detallada acerca de los motores PMSM en cuanto a su construcción y funcionamiento. En el libro de (Gieras, 2010) se hace una descripción del funcionamiento, construcción y control de todo tipo de motores de imán permanente. Un trabajo de tesis extraordinario es el de (Puranen, 2006) donde se hace un análisis exhaustivo del PMSM y además, una comparación con el motor de inducción. Por último, el libro de (Pyrhönen, 2014) en el cual se presenta un completo análisis de las máquinas eléctricas rotativas más actuales.

Los libros que presentan una descripción detallada y clara acerca del algoritmo DTC son los siguientes; primeramente el libro de (Vas, 1998) en el cual se presenta el algoritmo de control vectorial y posteriormente se hace una comparación con DTC. También se detalla el control "sensorless", el cual se puede llevar a cabo sin la necesidad de transductores de velocidad o posición del motor. En el libro de potencia de (Trzinadlowski, 2001) se presentan primeramente los dispositivos de potencia más utilizados en los controladores de motores, seguido de una descripción de los algoritmos de control más populares, entre ellos el DTC. Otro libro muy popular y útil es el de (Bose, 2001) que al igual que el anterior, presenta una descripción de semiconductores de potencia utilizados en controladores de motores, seguido de una descripción de control vectorial y DTC. En los libros de (Amhad, 2010) y (Amhad, 2011) se presenta principalmente una descripción del funcionamiento de controladores de motores de inducción y PMSM para el control de par y velocidad. Por último, en el libro de (Lamchich, 2011) se presenta una compilación de diversos trabajos realizados en el control de par utilizando DTC y otras técnicas.

Además de los libros que brindan una base teórica sólida están los artículos científicos que brindaron una descripción breve de las implementaciones más relevantes o recientes de DTC en un controlador para PMSM. Entre los más destacados y trascendentes, está primeramente el de (French & Acarnley, 1996) en el cual se hace un análisis de DTC en un motor PMSM ya que anteriormente solo se había aplicado a motores de inducción. Posteriormente (Zhong et al., 1999) presentaron un trabajo donde se lleva a cabo la implementación de DTC para PMSM, demostrando una respuesta dinámica mayor al control vectorial. Un trabajo muy trascendente es el de (Casadei et al., 2006) en donde se llevó a cabo un análisis más detallado de la aplicación y funcionamiento de DTC. Posteriores implementaciones es la de (Zhang et al., 2011) que se lleva a cabo en un DSP en donde se logra reducir el efecto de rizo de par a un nivel imperceptible. En el trabajo de (Bossoufi et al., 2011) se llevó a cabo la implementación de DTC en un FPGA de Xilinx aplicado a motores PMSM. Entre las implementaciones más recientes está la de (Sutikno et al., 2013) que se lleva a cabo también en un FPGA, aunque en este caso se presenta una mejora en el estimador de corriente aplicado a motores de inducción.

Tanto libros como artículos se analizaron para tener un mejor entendimiento de DTC aplicado a motores eléctricos y su implementación física en sistemas embebidos.

(ii) Análisis de DTC en Matlab/Simulink

Para lograr un buen entendimiento acerca de la aplicación primeramente se realizó la simulación en Matlab/Simulink, tal como se hizo en algunos trabajos reportados como el de (Zhang et al., 2010) y (Garcia et al., 2011), en donde se llevan a cabo simulaciones de DTC para comparar esta técnica contra control vectorial y demostrar sus ventajas sobre dicho técnica.

La simulación incluye todos los componentes reales del sistema de mando, permitiendo el cálculo de corrientes y voltajes en las diferentes partes del inversor y el del motor durante condiciones transitorias y estacionarias. El funcionamiento de estos bloques es descrito en detalle en la sección III.1.3 de esta tesis.

Primeramente, se muestra en la Figura III.15 diagrama completo de la estrategia DTC, en donde el cuadro de DTC contienen todas las ecuaciones de la técnica en cuestión. En este diagrama se muestra un inversor de voltaje y un motor PMSM que son modelos que ya existen en las librerías de Simulink.

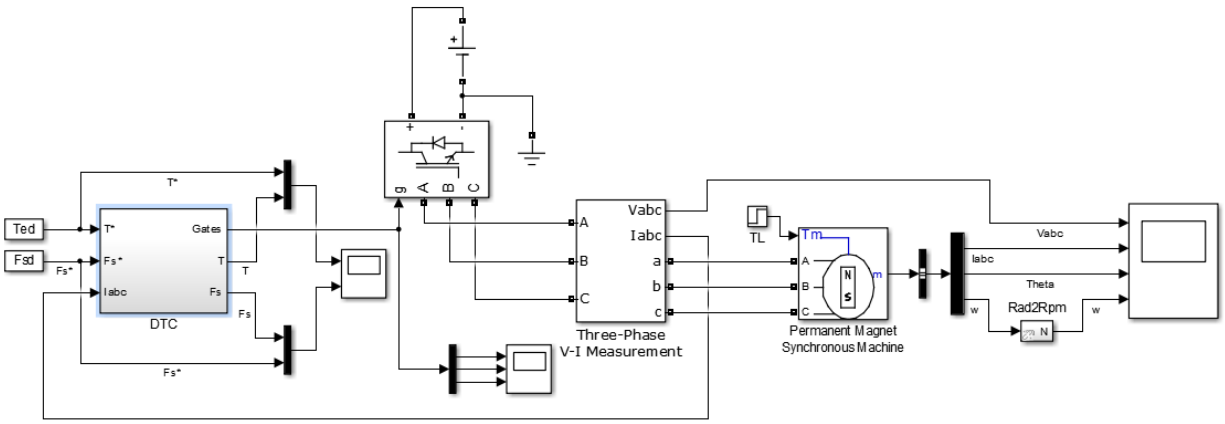


Figura III.15 Diagrama de la estrategia DTC en Simulink.

El inversor de voltaje seleccionado para la simulación utiliza transistores IGBT y tiene tres piernas de dos niveles y un voltaje de bus de CD fijo de 60V. En cuanto al motor PMSM se utilizaron los parámetros de uno de los motores PMSM a utilizar para las pruebas y se listan a continuación:

- Resistencia de estator (Rs): 2.59Ω
- Número de fases: 3

- Inductancia de armadura: 30.95mH
- Torque máximo: 5.09Nm
- Inercia del rotor: 3.05E-05 Kg m^2
- Polos: 8

Se retroalimentan las corrientes del PMSM al bloque de DTC en el cual se calculan los componentes α, β de corriente y voltaje en el marco de referencia bifásico estacionario mediante la transformada de Clarke. Enseguida, se calculan los componentes α, β del flujo y a partir de estos, se obtiene el par, la magnitud de flujo y sector del flujo (Figura III.16).

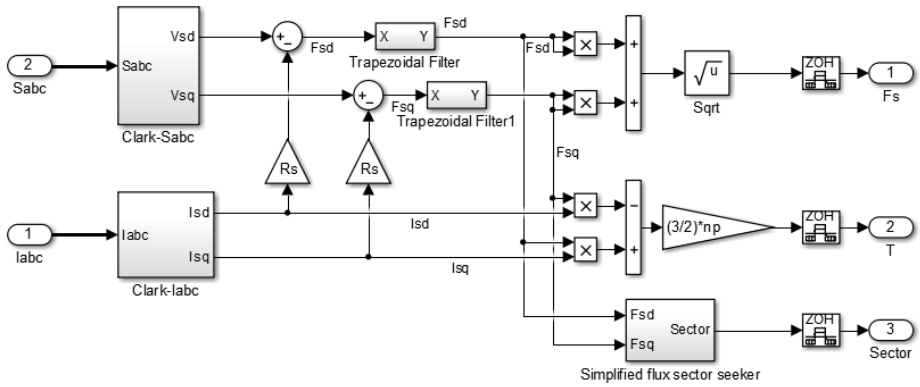


Figura III.16 Bloque DTC donde se calcula par, flujo y sector de flujo en Simulink.

Una vez calculados los valores reales de par y flujo, se restan contra las referencias de par y flujo, y los errores correspondientes pasan a los comparadores de histéresis, como se muestra en Figura III.17.

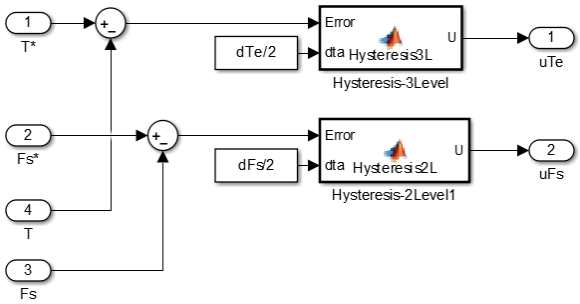


Figura III.17 Comparadores de histéresis de par y flujo en Simulink.

El comparador de histéresis del flujo tiene dos niveles y solamente puede tener como salidas 0 y 1. En cambio, el comparador de histéresis del par tiene tres niveles, por lo cual puede tener a su salida los valores 0,1 y -1.

Los valores de salida de los comparadores de histéresis así como el sector del flujo, son datos que pasan a la tabla de vectores espaciales que se aplican al inversor, como se muestra en la Figura III.18.

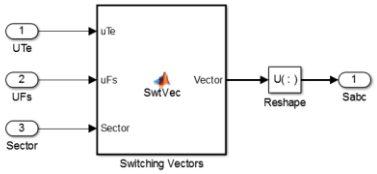


Figura III.18 Tabla de selección de vectores espaciales de voltaje del inversor.

En esta tabla se selecciona el vector espacial de voltaje óptimo para el inversor de manera que el vector de flujo se mantenga dentro de los niveles de histéresis. Con este último bloque se cierra el lazo de la estrategia DTC.

Llevar a cabo la simulación completa de DTC en Simulink fue muy importante, debido a que permitió:

- Entender el funcionamiento de la estrategia DTC
- Ver el efecto que tienen diversos factores en el funcionamiento del PMSM.
- Experimentar la implementación de DTC sin un prototipo físico.
- Observar diversas formas de onda sin la necesidad de convertidores analógico/digital y digital/analógico.

Algunas de las formas de onda de más utilidad se muestran a continuación.

En la Figura III.19, se muestra la salida de corriente trifásica que se alimenta al PMSM. La forma de onda de la corriente es importante ya que permite visualizar la cantidad de rizo presente. Los factores que más afectan la magnitud del rizo son el tiempo de muestreo y los límites de los comparadores de histéresis.

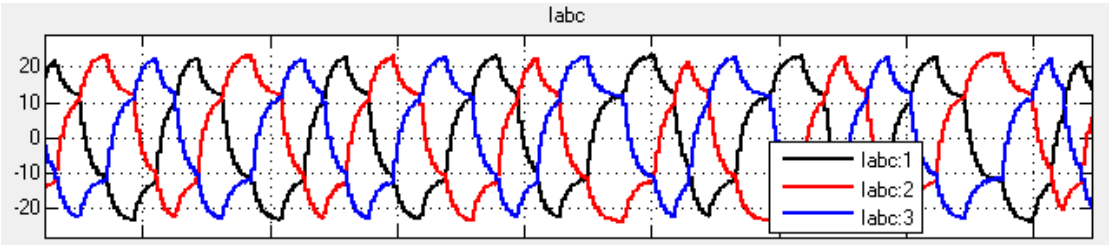


Figura III.19 Forma de onda de la corriente trifásica alimentada al motor PMSM.

En la Figura III.20, se muestra una imagen de los componentes α, β de flujo cuando salen del estimador de flujo. Un componente se grafica en el eje x mientras que el otro componente se grafica en el eje y. El resultado debe ser un círculo y en la periferia el rizo presente en la señal de flujo. En el rectángulo rojo puede observarse una irregularidad en el círculo, el cual se debió a un error en el comparador de histéresis de flujo.

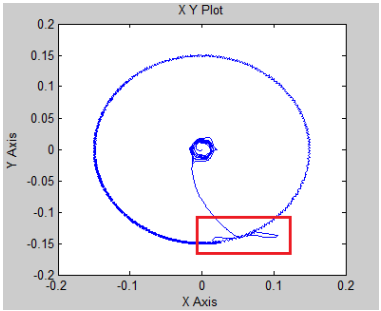


Figura III.20 Imagen del comportamiento del flujo magnético.

Otra de las formas de onda que permitió diagnosticar problemas en la implementación de DTC, se muestra en la Figura III.21. Conforme el rotor gira, se obtiene el sector del flujo el cual debe aparecer siempre como una escalera de 5 escalones tal como se muestra en el cuadro rojo. En cambio en la imagen existen escalones irregulares (x rojas) debido a un problema con el algoritmo de obtención del sector de flujo.

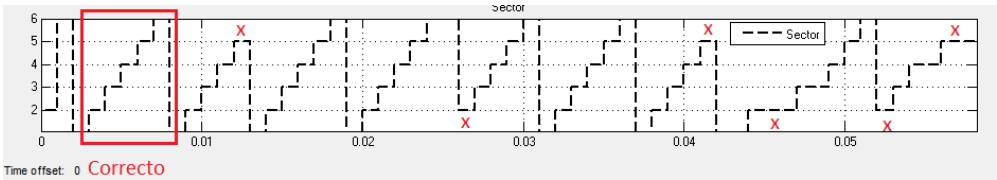


Figura III.21 Irregularidades en la forma de onda del sector de flujo debido a errores en el algoritmo.

(iii) Análisis de DTC en prototipo físico

Después de haber simulado DTC en Matlab/Simulink se prosiguió a la implementación en un dispositivo de procesamiento sencillo cuya implementación no requeriría tanto tiempo como la implementación en un dispositivo reconfigurable como el FPGA; se empezó por analizar una a una, las diferentes partes de la estrategia DTC y se implementaron utilizando un microcontrolador básico de 8 bits (Microchip PIC18F4550) ya que es un dispositivo fácil de programar y se pueden obtener resultados más rápidamente.

Primeramente se desarrolló un prototipo básico utilizando el microcontrolador para aplicar DTC a un pequeño motor PMSM. En la Figura III.22 se muestra el prototipo y se hace una descripción de cada una de las partes.

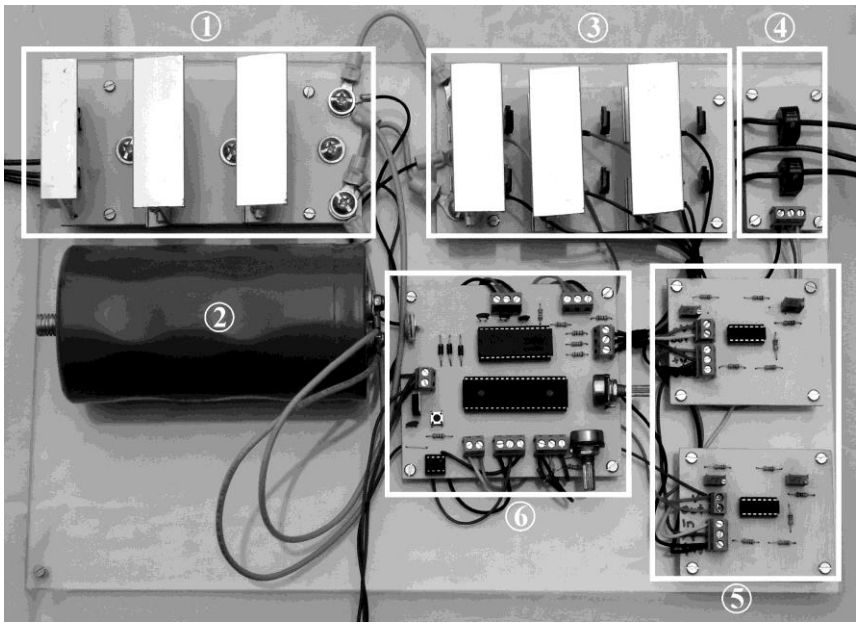


Figura III.22 Prototipo DTC con base en un microntrolador PIC18F4550.

En la figura, se muestra primeramente en (1) un rectificador trifásico, el cual convierte la corriente alterna de entrada en un voltaje de CD fijo, el cual se filtra utilizando un capacitor (2) de alto voltaje (600V) y alta capacitancia (4600μF), logrando así que la corriente de directa que se alimenta al inversor (3) sea lo más estable posible. La aplicación de DTC empieza por tomar una lectura de la corriente que se alimenta al PMSM, utilizando sensores de corriente Murata 56300C (4); estos sensores son bobinas inductivas las cuales sensan la corriente mediante un voltaje que se induce por electromagnetismo, en los extremos de la misma. El voltaje inducido (1V por cada ampere) se amplifica y se convierte a una señal de directa por medio de los circuitos de acondicionadores de señal (5) que ajustan la señal para el microcontrolador (6).

Los acondicionadores son circuitos formados por cuatro amplificadores operacionales del circuito integrado TL084 como se muestra en la Figura III.23.

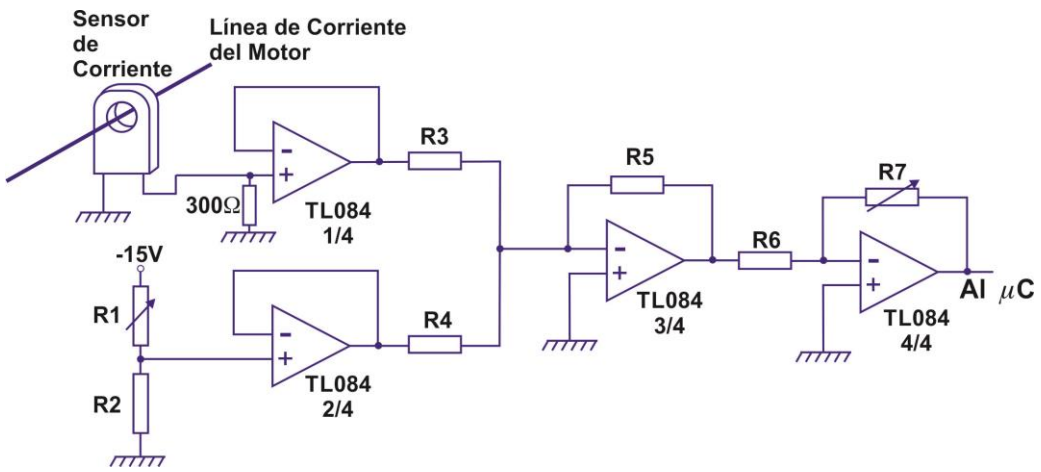


Figura III.23. Circuito acondicionador de las señales de los sensores de corriente.

Los amplificadores 1 y 2 son seguidores de voltaje que acoplan la señal del sensor y del divisor de voltaje con el circuito sumador 3 de ganancia unitaria. El divisor de voltaje formado por las resistencias R1 y R2 se utiliza para sumar un voltaje de offset a la señal del sensor y convertirla a una señal solamente positiva; esto se requiere pues el microcontrolador es un dispositivo digital que no puede trabajar con señales negativas.

Debido a que la señal de salida del sensor es del orden de milivolts, es necesario amplificarla utilizando el amplificador 4, el cual es un amplificador inversor que puede tener una ganancia máxima de 100. Esta ganancia es variable de manera que se puede ajustar la señal resultante de intercambiar diferentes PMSM. La señal se ajusta de manera que la amplitud máxima sea de 5V para el convertidor analógico-digital del microcontrolador.

El algoritmo de control DTC descrito anteriormente en sección III.2.3, se programó en el microcontrolador utilizando lenguaje C y el entorno de programación MPLAB. El programa empieza por convertir las señales de voltaje, provenientes del circuito acondicionador a un dato digital para ser procesado en DTC. Utilizando los datos de corriente y voltaje Vcd en el capacitor, se calculan las componentes del flujo magnético φ_α y φ_β del rotor y enseguida el par T_e; estos datos se comparan contra los datos de referencia impuestos por el usuario y la diferencia se pasa a comparadores de histéresis. Con lo anterior se determina el vector de voltaje más adecuado que debe aplicarse al inversor mediante una tabla de conmutación. Este proceso se repite indefinidamente en el microcontrolador y para ello, se utiliza una subrutina de interrupción que se dispara utilizando uno de los temporizadores del PIC18F4550.

En la Figura III.24 se muestra un diagrama a bloques de DTC que fue programado en el procesador y que se ejecuta cada 1.6mS.

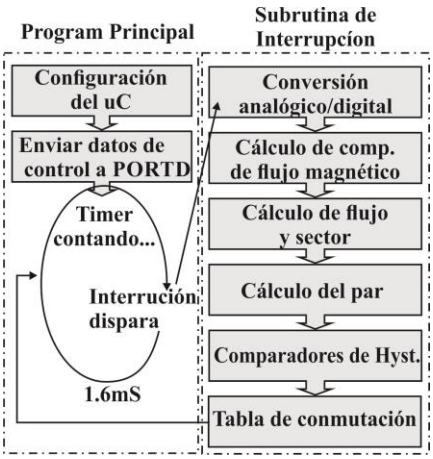


Figura III.24 Diagrama a bloques del DTC programado en el microcontrolador.

Los pulsos de salida del microcontrolador son los encargados de disparar los transistores del inversor, pero al ser de baja corriente, es necesario que sean amplificados; para esto se utiliza un driver de interruptores (IR21362) el cual provee la potencia necesaria para que los pulsos lleguen con suficiente fuerza al inversor y el motor rote adecuadamente.

Como era de esperarse, debido a que DTC requiere una velocidad de procesamiento alta, se pudo verificar que el rizo que se presentó en la corriente era relativamente alto y era perceptible en el par del rotor.

Los resultados de esta etapa de implementación se presentan en la sección de resultados de la tesis, además de ser enviados al IJEEE para su publicación (Rodríguez-Ponce et al., 2014). El objetivo de la implementación del prototipo se cumplió satisfactoriamente ya que se logró obtener una idea clara de los pasos de ejecución de DTC, mismos que tendrán que ser implementados en el FPGA pero ahora utilizando el lenguaje VHDL, lo cual presenta una complejidad mayor pero se logrará obtener una velocidad de procesamiento mayor a la obtenida en el microcontrolador.

III.2.2 Diseño e implementación de DTC en FPGA

Antes de llevar a cabo la implementación de DTC en el FPGA, era necesario seleccionar la tarjeta de desarrollo que tuviera los recursos suficientes para llevar a cabo las operaciones matemáticas requeridas en DTC.

(i) Selección de tarjeta de desarrollo de FPGA

Existe una gran variedad de fabricantes de tarjetas de FPGA, pero dos de los más populares son las empresas Altera y Xilinx. Ambos fabrican FPGAs de diferentes modelos y con una gran variedad de recursos digitales para diseñar la arquitectura de la estrategia DTC.

Debido a que DTC pudo implementarse en un microcontrolador de 8 bits, era evidente que no sería necesario un FPGA muy robusto. Bastaría con una tarjeta que tuviera varios puertos de entrada y salida para la conversión analógico-digital, varios interruptores para introducir datos, LEDs para visualizar señales de datos, módulos multiplicadores para implementar las operaciones aritméticas, un puerto USB para la interfaz gráfica a una computadora externa y lo más importante es que tuviera una arquitectura para poder trabajar a una velocidad de al menos 100MHz.

Eran tres las tarjetas de desarrollo de FPGA que se tenían ya disponibles; estas se muestran en la Tabla III.4.

Tabla III.4 Tarjetas de desarrollo de FPGA.

Fabricante	Modelo	Características relevantes al proyecto
Altera	DE2	FPGA Cyclone II, 35K elementos lógicos, 50MHz, 70 multiplicadores, puertos múltiples.
Xilinx	Xtreme-DSP	FPGA Spartan 3A-DSP 3400A, 24K bloques lógicos, 200MHz, 126 bloques matemáticos (DSP48E), puertos múltiples.
Xilinx	Virtex 5	FPGA Virtex-5, 29K bloques lógicos, 550MHz, 48 bloques matemáticos (DSP48E), puertos múltiples.

Inicialmente, la mejor opción para la implementación de DTC fue la tarjeta de desarrollo Xtreme-DSP, excepto que el ADC provisto por el fabricante tenía un costo elevado (>$500 USD). Por esta razón, se optó por la segunda mejor opción siendo la tarjeta de desarrollo Virtex-

5 (Figura III.25), la cual cuenta con una velocidad de reloj adecuada para el proyecto (100MHz), suficientes bloques matemáticos para las operaciones aritméticas de DTC y el ADC provisto por el fabricante era de un costo menor ($29 USD) que el FPGA anterior.

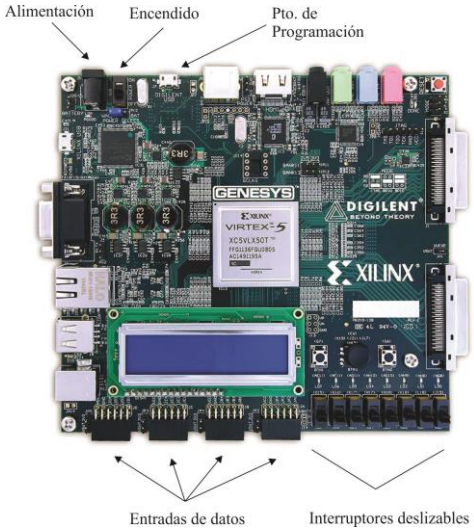


Figura III.25. Tarjeta de desarrollo Virtex-5.

La tarjeta de desarrollo Virtex-5 tenía muchas más recursos de los necesarios para implementar DTC en el FPGA pero se optó por esta tarjeta debido a que se contempla en el futuro, implementar más de un controlador de PMSM en un solo FPGA.

Otra de las razones de usar la tarjeta de desarrollo Virtex-5 es debido a que este FPGA presenta una arquitectura más avanzada comparada con otros FPGA inclusive de la misma marca. Las mejoras del legado de FPGAs Virtex-II incluyen tablas LUT para seis entradas, un patrón de interconexiones diagonalmente simétrico y segmentos especiales de DSP48E para matemáticas complejas. Además, todos los chips se procesan utilizando un proceso litográfico de 65 nm, permitiendo procesar datos a una velocidad más alta.

Los componentes comunes como los flip-flops, tablas LUT, RAM en bloque y multiplexores forman las estructuras lógicas básicas de un FPGA Virtex. Una colección de estas estructuras básicas es referida como un segmento o un bloque de lógica configurable (CLB). Las definiciones de un CLB y de un segmento son específicas para cada familia de dispositivos. Por ejemplo, un CLB en un FPGA de otro fabricante es de cuatro segmentos, y un segmento contiene dos Tablas LUT de dos entradas, dos flip-flops, multiplexores de amplia función y lógica de

acarreo. En el Virtex-5, la definición de un CLB es con dos segmentos, y cada segmento contiene cuatro Tablas LUT de seis entradas, cuatro flip-flops, multiplexores de amplia función y lógica de acarreo.

El procesamiento digital de señales es el estudio, procesamiento y análisis de señales digitales o la digitalización de señales analógicas. Las aplicaciones comunes incluyen procesamiento de arreglos sensoriales, procesamiento estadístico de señales y procesamiento de señales para imágenes digitales, comunicaciones y aplicaciones biomédicas. Tradicionalmente, esto requería procesador dedicado al procesamiento de señales (DSP). Los FPGA, tomando ventaja del paralelismo del hardware, exceden la potencia de cómputo de los DSP rompiendo el paradigma de ejecución secuencial y logrando más en cada ciclo de reloj.

Los componentes especializados como los multiplicadores, mejoran de manera significativa el uso y la eficiencia de los FPGA para aplicaciones de DSP. Sin estos componentes, lo que parecería una tarea simple de multiplicar dos números podría convertirse extremadamente intenso en cuanto a recursos. Algunos FPGA tienen un multiplicador de 8 bits por 8 bits, pero con el lanzamiento del Virtex-5, Xilinx agregó un bloque de lógica especializado llamado el segmento DSP48. Estos bloques, específicamente diseñados para operaciones de información de DSP y de análisis de señales, incluyen circuitos integrados para multiplicaciones y sumas. El multiplicador en el segmento DSP48 original era de 18 bits por 18 bits. Xilinx mejoró esto ampliando la capacidad a 25 bits por 18 bits en el Virtex-5. Estos segmentos se llaman segmentos DSP48E (Figura III.26). Este segmento soporta más de 40 modos de operación controlados dinámicamente, incluyendo el multiplicador, multiplicador-acumulador, multiplicador-sumador, restador, sumador de tres entradas, barril de desplazamiento, multiplexores de bus amplio, contadores amplios y comparadores. Estos segmentos permiten que todas estas funciones se lleven a cabo sin utilizar recursos de lógica normales.

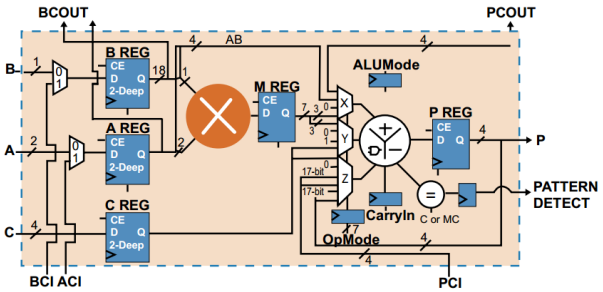


Figura III.26 Diagrama a bloques simplificado de un segmento DSP48E del Virtex-5.

El segmento DSP48E también está optimizado para implementación de cadenas de sumas, una capacidad poderosa que activa filtros muy eficientes y de alto rendimiento.

(ii) Conversión analógico-digital.

La primera fase de la estrategia DTC consiste en tomar una muestra de dos de las fases de corriente del motor y una muestra del bus de voltaje para posteriormente convertirlos a datos digitales. De esta manera se analizaron los convertidores analógico-digital (en lo sucesivo ADC, del inglés Analog to Digital Converter) disponibles para los FPGA a utilizar.

El ADC utilizado es el AD7476A de Analog Devices instalado en una tarjeta Pmod de Digilent. Cuenta con dos convertidores analógico-digital seriales de 12 bits, 1 MSPS (Millones de Muestras Por Segundo) con filtros anti-aliasing integrados. Además, al ser fabricado por el mismo fabricante de la tarjeta de desarrollo, se conecta directamente al FPGA sin la necesidad de fabricar su propia tarjeta de circuito impreso. El ADC en cuestión se muestra en la Figura III.27.

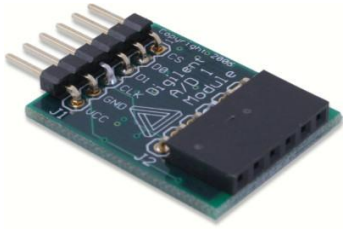


Figura III.27 Convertidor analógico-digital utilizado con el FPGA Virtex-5.

El ADC utiliza un voltaje de referencia interno de 3.3V para convertir las señales de corriente del motor (i_a, i_b) y de voltaje de bus de CD (V_{CD}) a un dato digital de 12 bits. Para llevar a cabo esta función se diseñó un bloque en el FPGA que toma el dato de manera serial y lo convierte a un dato paralelo para después lo envia al estimador de flujo. El bloque de conversión se muestra en la Figura III.28.

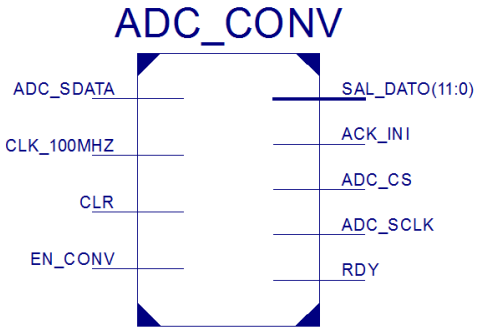


Figura III.28 Bloque de conversión de analógico a digital.

Este bloque toma 100MHz del reloj maestro (CLK_100MHz) y lo convierte a un pulso de reloj de 16MHz para el ADC. Esta señal de reloj sale a través de la salida ADC_SCLK.

El proceso de conversión inicia con un 1 en la entrada EN_CONV; la salida ADC_CS se pone en 0 para que el ADC inicie el proceso de conversión, para lo cual cada uno de los 12 bits entra por la entrada ADC_SDATA. Una vez acumulados los 12 bits la salida ADC_CS regresa a 1 y la salida ACK_INI se pone en 1 para indicar que ya hay un dato de 12 bits (formato punto fijo 3.9 sin signo) listo para ser enviado al estimador a través de la salida SAL_DATO.

Debido a que son utilizados tres ADC en el sistema DTC (para $i_a, i_b\ y\ V_{cd}$), se utilizan tres bloques de conversión idénticos, todos trabajando de manera paralela.

Una vez que el dato analógico ha sido convertido a digital, es necesario restituirlo a su valor real ya que en la etapa de acondicionamiento se convirtió la señal de CA a una señal de CD y se escaló a un valor más bajo. La siguiente etapa se muestra en la Figura III.29.

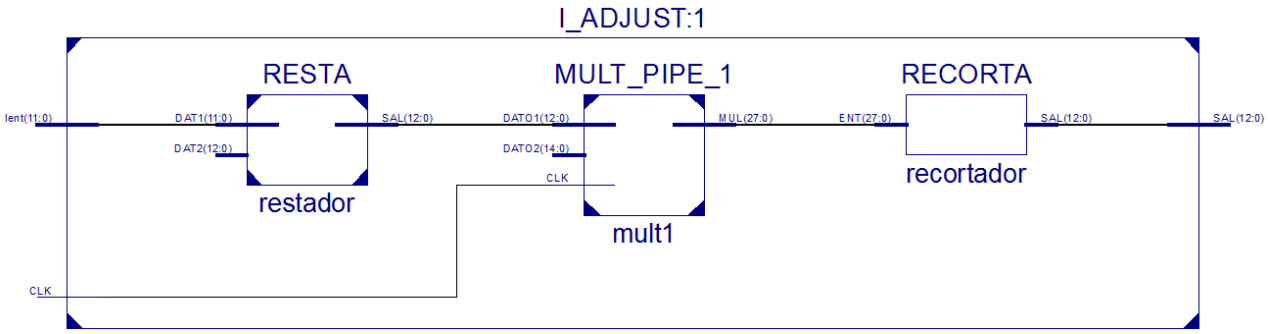


Figura III.29 Bloque de ajuste de señal de corriente.

En el bloque de ajuste de la corriente, entra el dato de 12 bits de la corriente por la entrada Ient y se le resta el valor de offset 3.99, el cual resulta de dividir el dato máximo de un formato de punto fijo 3.9 (7.998/2) y después se multiplica por el valor de 2.00097 para obtener el valor de corriente real. La salida el dato se recorta para obtener una corriente con un formato 4.9 con signo; este valor se envía al estimador de par y flujo para ser procesado.

Cabe mencionar que el bloque de ajuste se utiliza para ajustar los valores de $i_a\ e\ i_b$. Para la señal de V_{cd} no es necesario restar el valor de offset. Solamente se multiplica por un factor de ajuste de 56.5 para regresarlo a su valor real en un formato 7.5 de punto fijo.

(iii) Estimador de flujo y par.

Los datos de las señales de corriente (i_a, i_b), del bus de voltaje (V_{cd}) y el vector de voltaje actual del inversor ($S_a S_b S_c$) son enviados al bloque de estimación de flujo magnético y par. En este bloque se llevan a cabo los cálculos descritos en las ecuaciones 8 a 15 de la sección III.1.3, en donde se calculan las componentes estacionarias del flujo magnético $(\varphi_\alpha, \varphi_\beta)$, la magnitud del flujo magnético del estator (φ_s) y el par electromagnético (T_e). Debido a la complejidad del bloque de estimación, éste se presentará por partes.

La primera parte del estimador aplica las ecuaciones 8 a 11 en las cuales se calculan los valores estacionarios de la corriente y el voltaje. El primer bloque del estimador se muestra en la Figura III.30.

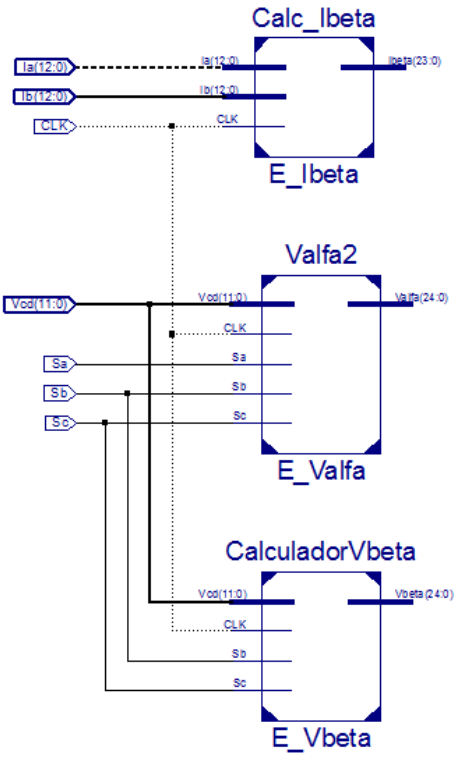


Figura III.30 Bloques de estimación de i_β, V_α y V_β .

En la primera parte del estimador se calculan los valores de I_β, V_α y V_β, y posteriormente se ajusta el formato de los datos de corriente a un formato punto fijo 7.15 y los de voltaje a un formato 10.15.

Enseguida, los datos son enviados cada uno a registros paralelos con el fin de que los cuatro datos antes mencionados lleguen al mismo instante al siguiente bloque del estimador. Los cuatro registros reciben la misma señal de carga de una máquina de estados (en lo sucesivo FSM, del inglés Finite State Machine) que controla completamente todas las operaciones del estimador. El registro paralelo se muestra en la figura III.31.

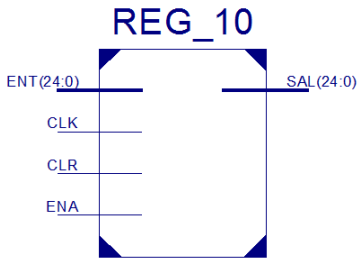


Figura III.31. Registro genérico de desplazamiento paralelo.

Cabe mencionar que el registro paralelo es un registro genérico que puede tener cualquier ancho deseado. Cuenta además con una terminal de inicialización y una terminal de pulso de reloj de 100MHz.

Una vez recibida la señal de carga proveniente de la FSM del estimador, los datos se envían al segundo bloque del estimador.

En el segundo bloque se aplican las ecuaciones 12 y 13 que corresponden a la estimación de los componentes estacionarios del flujo magnético φ_α y φ_β; para este cálculo se utilizan también los datos de la resistencia del estator (R_s) y del tiempo de muestreo del ADC (T_s) los cuales se introducen directamente por el usuario ya sea a través de los interruptores de la tarjeta de desarrollo, o a través de la interfaz gráfica. El segundo bloque del estimador se muestra en la Figura III.32.

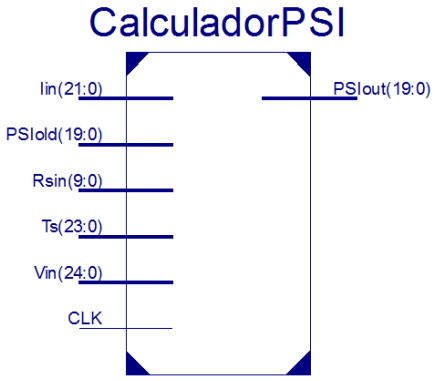


Figura III.32. Calculador de componentes estacionarios φ_α y φ_β del flujo magnético.

En la Figura anterior, se muestra el calculador de componentes estacionarios del flujo magnético, el cual es igual para ambos componentes α y β, y tiene un ancho de 20 bits con un formato punto fijo de 1.19 aunque es completamente genérico y puede cambiarse a cualquier ancho; se seleccionó esta precisión debido a que en pruebas con un ancho mayor, el desempeño de DTC fue el mismo. Así pues, se redujo para utilizar menos recursos.

Ambos datos de flujo se transfieren a registros paralelos de 20 bits, los cuales al recibir un pulso del FMS, pasan el dato al tercer bloque del estimador.

En el tercer bloque del estimador se llevan a cabo los cálculos de la magnitud del flujo magnético del estator (14) y el par electromagnético (15). Primeramente, se muestra el bloque de cálculo de φ_s en la Figura III.33.

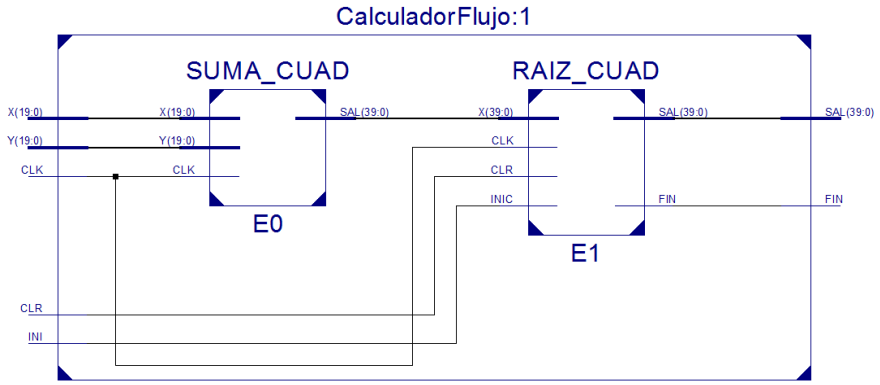


Figura III.33 Bloque de calculador de flujo magnético del estator.

En el bloque anterior se elevan al cuadrado los componentes de flujo estacionario, se suman y se extrae la raíz cuadrada la cual es la operación más compleja del proceso DTC; en ella el dato de entrada es de 40 bits con formato 2.38 y da como resultado un dato de 20 bits de formato 1.19.

Debido a la complejidad de la raíz cuadrada, esta cuenta con su propia FSM, la cual controla cada uno de los procesos internos del módulo. La arquitectura del bloque de raíz cuadrada se muestra en la Figura III.34.

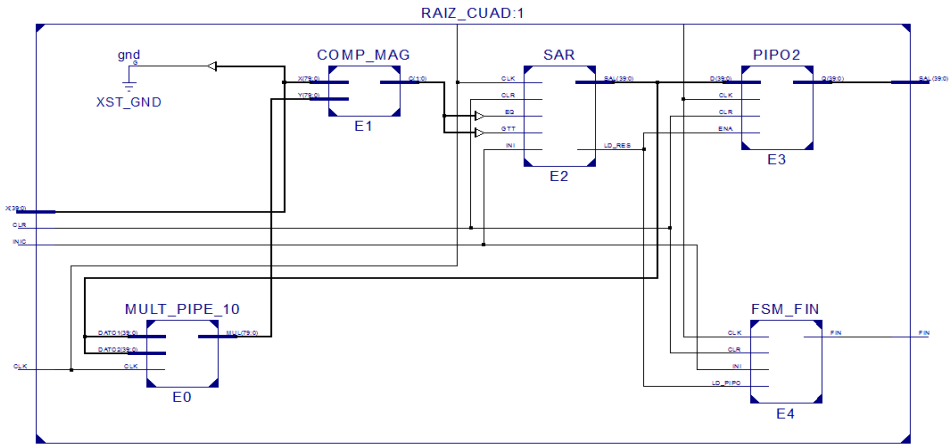


Figura III.34. Diagrama a bloques del calculador de raíz cuadrada.

Para calcular la raíz cuadrada, primeramente se utiliza un registro de aproximaciones sucesivas (SAR) el cual genera bit a bit, un número de 20 bits; éste es elevado al cuadrado y restado contra el dato de entrada. El proceso se repite hasta que el resultado sea lo más cercano a cero. Una vez encontrado el resultado, el dato se pasa a un registro paralelo de 20 bits el cual lo carga a la salida para el siguiente proceso.

En el tercer bloque del estimador, también se lleva a cabo el cálculo del par electromagnético (T_e) utilizando la ecuación 15. Este bloque se muestra en la Figura III.35.

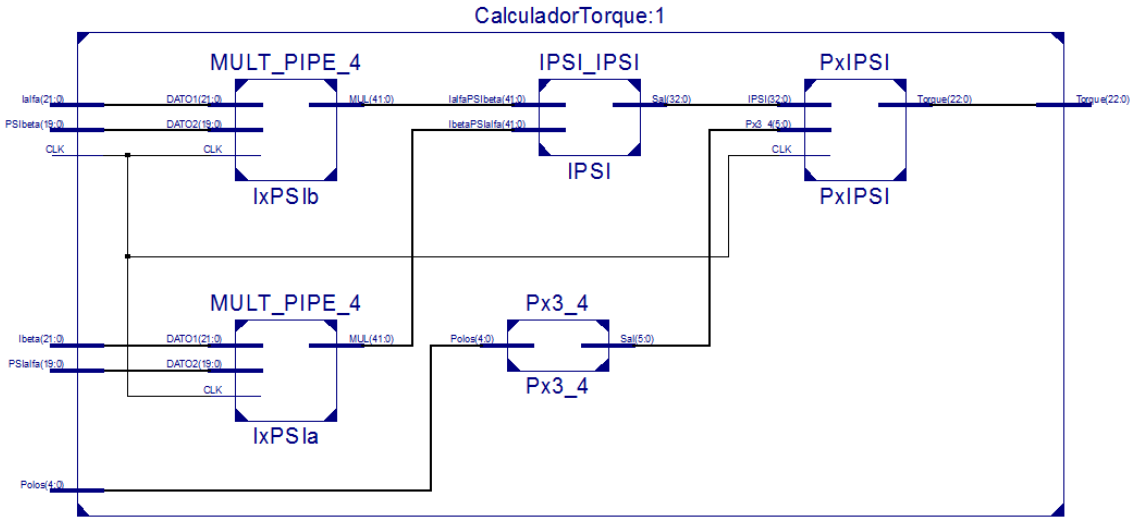


Figura III.35. Bloque de estimación del par electromagnético.

Es importante mencionar que el bloque completo de estimación del flujo y el par electromagnético es completamente genérico. Actualmente el flujo tiene un formato de punto fijo de 1.19 y el par tiene un formato de punto fijo de 4.19, pero si fuera necesario cambiar el formato de cualquiera de estos dos datos, basta cambiar los índices en el archivo de mayor jerarquía y volver a sintetizar y todas las ecuaciones se ajustan automáticamente.

Se muestra el bloque completo del estimador de DTC en la Figura III.36.

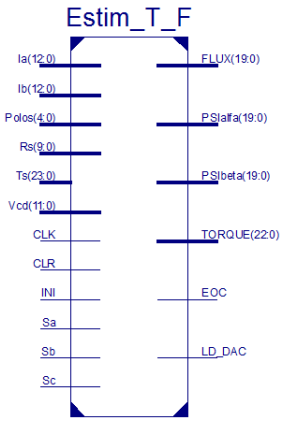


Figura III.36 Diagrama completo del estimador de flujo y par de DTC.

Para iniciar la estimación de flujo y par, la FSM del sistema envía un pulso a la terminal INI y 3µs después, aparecen los datos a la salida. En la salida EOC se envía un pulso de regreso a la FSM del sistema para indicar que ya terminó la estimación.

La salida LD_DAC envía el pulso a un convertidor digital-analógico (en lo sucesivo DAC, del inglés Digital to Analog Converter) para iniciar la conversión y poder visualizar cualquiera de las señales del estimador en un osciloscopio.

(iv) Cálculo del sector del vector de flujo.

Para aplicar la técnica de DTC, también se requiere determinar el sector en el cual se encuentra el vector de flujo magnético. Para esto existen diferentes maneras para lograrlo; una de las más comunes es aplicando ecuación (14), en la cual se aplica la operación trigonométrica inversa tangente del cociente de φ_β entre φ_α. El inconveniente de utilizar funciones trigonométricas para el cálculo del sector de flujo es que requiere de mayor tiempo de procesamiento que otros procedimientos.

Para llevar a cabo la determinación del sector de flujo, se utilizó el método descrito anteriormente en la sección III.1.3, el cual se basa en el signo de los componentes estacionarios de flujo φ_α y φ_β y la Tabla III.1. El bloque correspondiente se muestra en la Figura III.37

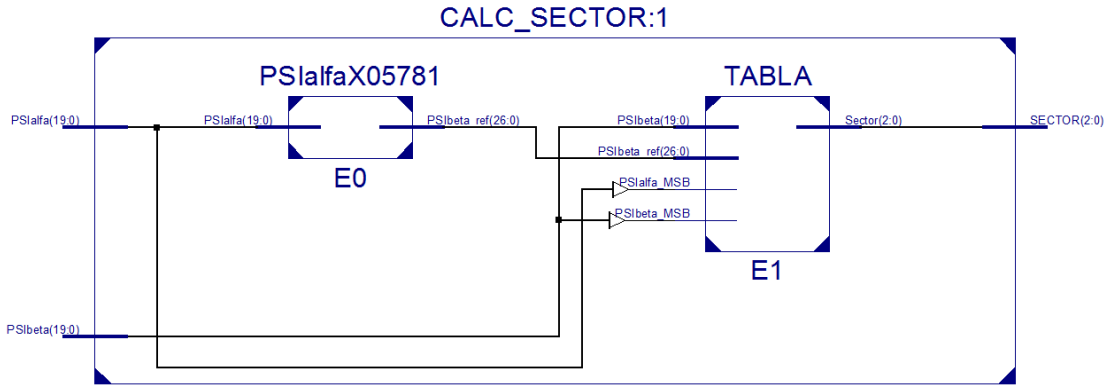


Figura III.37 Bloque para determinación de sector del vector de flujo.

En la Figura anterior, el primer bloque realiza la multiplicación del componente de flujo φ_β por $\sqrt{3}$ mientras que en el segundo se integró la Tabla III.1. A la salida se presenta un dato de tres bits que corresponde al sector actual del vector de flujo. Este dato se envía al bloque de selección del vector de voltaje del inversor.

(v) Entrada de referencias de par (T_e^*) y flujo (φ_s^*).

Existen dos entradas de datos por medio de las cuales el usuario determina la referencia del par y del flujo al cual debe rotar el motor. Para esto, son necesarias dos entradas de datos: una de 20 bits para el flujo (formato 1.19) y otra de 23 bits para el par (formato 4.19); debido a que no es posible tener esta cantidad de interruptores en la tarjeta de desarrollo para introducir esto datos, se utilizan seis de los ocho interruptores de la tarjeta Virtex-5 para introducir los bits más significativos de cada uno.

Para la referencia de flujo los primeros siete bits más significativos se mantienen constantes ya que no cambian de un motor a otro. Enseguida entran los seis bits de los interruptores y al final, los siete bits restantes son cero ya que representan valores de flujo muy bajo y no son muy relevantes. El dato de referencia de flujo completo, en formato de punto fijo 1.19 se puede representar como 0.000100SSSSSS0000000, donde S representa los bits provenientes de los interruptores. El valor del flujo de los motores PMSM son normalmente

bajos y las diferencias entre un motor y otro se encuentran principalmente en este rango donde se seleccionaron los seis bits de los interruptores.

Para la referencia del par el primer bit más significativo es constante e igual a cero ya que este bit es del signo y solamente se están introduciendo pares positivos. Enseguida entran los seis bits de los interruptores y al final, los bits menos significativos restantes son igual a cero ya que representan valores de par muy bajos que no alcanzan a ser percibidos. El dato de referencia del par completo en formato de punto fijo 4.19 se puede representar como 0SSS.SSS0000000000000000, donde S representa los bits provenientes de los interruptores; este rango de bits S fue seleccionado debido a que representan el rango de par máximo de los motores PMSM a utilizar en esta tesis.

El bloque para entradas de referencia (Figura III.38) es un bloque genérico para ambos datos, el cual cambia según sea el formato de entrada y el ancho de los datos seleccionado en el estimador de par y flujo.

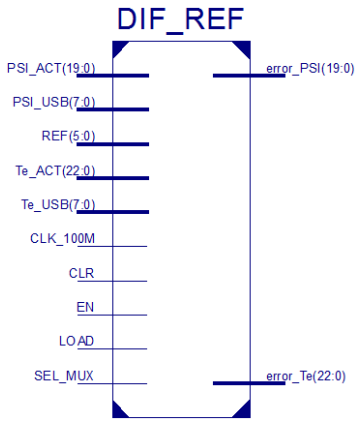


Figura III.38. Bloque de referencia de flujo y par.

El bloque anterior tiene como entradas los valores reales del par (Te_ACT) y del flujo (PSI_ACT) provenientes del estimador. En la entrada REF se introduce el valor de los interruptores que puede representar la referencia de par o flujo deseado; el valor de referencia también puede provenir de una interfaz gráfica que se alimenta a la tarjeta Virtex-5 a través del puerto USB. Las referencias de par y flujo provenientes del puerto USB se alimentan a las entradas Te_USB y PSI_USB, respectivamente. En la terminal SEL_MUX se determina si se utilizará la referencia en los interruptores (0) o la referencia del puerto USB (1).

A continuación se presenta el procedimiento para introducir los valores de referencia a través de los interruptores de la tarjeta (Figura III.39).

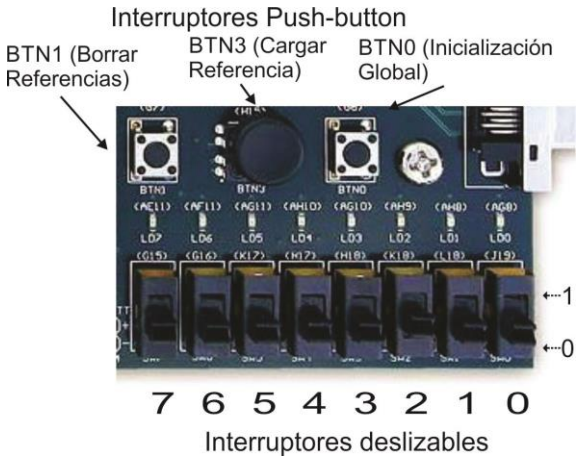


Figura III.39. Interruptores de la tarjeta Virtex-5 utilizados para selección y carga de referencias de par y flujo.

La tarjeta de desarrollo de Virtex-5 cuenta con 8 interruptores deslizables y tres interruptores tipo push-button.

El procedimiento para llevar a cabo la carga de referencias se lista a continuación:

Paso 1 - Mover interruptor 7 a posición inferior para indicar que se introducirá la referencia de Par.

Paso 2 - Mover los interruptores deslizables del 6 al 1 para introducir los seis bits correspondientes de la referencia del par; la posición inferior corresponde a un 0 mientras que la superior corresponde a un 1.

Paso 3 - Para cargar el dato del par introducido en el paso anterior, presionar por un segundo el interruptor push-button BTN3.

Paso 4 - Mover interruptor 7 a posición superior para indicar que se introducirá la referencia de Flujo.

Paso 5 - Mover los interruptores deslizables del 6 al 1 para introducir los seis bits correspondientes de la referencia del flujo; la posición inferior corresponde a un 0 mientras que la superior corresponde a un 1.

Paso 6 - Para cargar el dato de flujo introducido en el paso anterior, presionar por un segundo el interruptor push-button BTN3.

Paso 7 - Para iniciar el funcionamiento del motor, simplemente muévase el interruptor deslizable 0 a la posición superior (1). Para detener el motor regrese a la posición inferior (0).

Una vez introducidas las referencias de par o flujo, se almacenan en un registro paralelo y se mantiene el dato aun cuando se lleve a cabo una inicialización del sistema con el push-button BTN0. Si por alguna razón se desean borrar las referencias de par y flujo, presione el push-button BTN1, después de lo cual será necesario repetir los pasos 1 al 6 para volver a introducir las referencias de par y flujo.

En el bloque de la Figura III.39, al cargarse las referencias de flujo y par, se les resta el valor de flujo actual $(\varphi_s^* - \varphi_s)$ y par actual $(T_e^* - T_e)$, respectivamente. A la salida se presentan los errores respectivos de flujo (error_PSI) y par (error_Te) correspondientes, los cuales pasan a los comparadores de histéresis.

(vi) Comparadores de histéresis.

Se tienen dos comparadores de histéresis en el sistema DTC; para el flujo se utiliza un comparador de dos niveles y para el par uno de tres niveles.

En el comparador del flujo, cuando el error de entrada es igual o mayor que un valor positivo preestablecido (HP), aparece a la salida (SAL) un 1 lógico; cuando es menor o igual que un valor negativo preestablecido (HN) aparece un 0 lógico a la salida (SAL). En la Figura III.40 se muestra el bloque del comparador de histéresis de flujo.

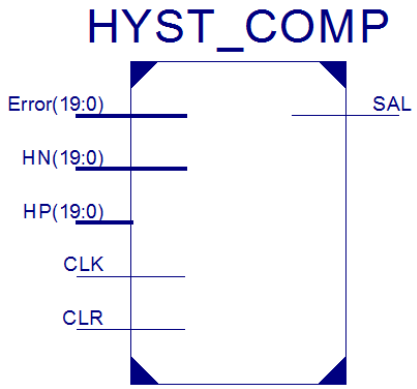


Figura III.40 Bloque del comparador de histéresis de flujo.

Los valores de HP y HN para el comparador de histéresis de flujo para lograr un funcionamiento adecuado de los motores se establecieron en +0.062 y -0.62, respectivamente.

Similar al comparador anterior, el comparador de histéresis del par, cuando el error de entrada es igual o mayor que un valor positivo preestablecido (HP), aparece a la salida un 1 a la salida; cuando es menor o igual que un valor negativo preestablecido (HN) aparece un -1 a la salida. Existe un nivel central de manera que cuando el error se encuentra mayor que HP y después cambia un valor menor a 0 pero mayor que HN, la salida cambia a 0; de igual manera, si el error es menor que HN y después cambia a un valor mayor que 0 pero menor que HP, entonces la salida se hace 0.

En la Figura III.41 se muestra el bloque del comparador de histéresis del par.

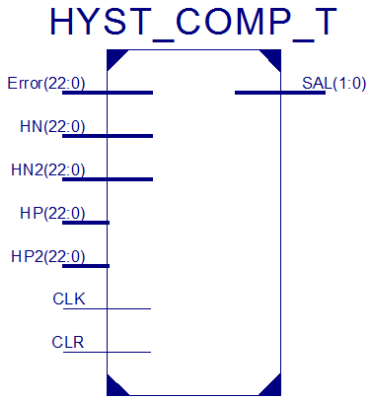


Figura III.41. Bloque de comparador de histéresis de par.

Cabe mencionar que la estructura del comparador de histéresis de par clásico fue modificada para introducir dos límites intermedios HN2 y HP2. Estos límites intermedios permiten que el estado de salida 0 se lleve a cabo cuando el error ha disminuido debajo de HP2 o ha subido arriba de HN2. Con esta modificación, se permite que el vector espacial de voltaje del inversor se mantenga un mayor tiempo en el vector 0, reduciendo de esta manera, el rizo presente en el flujo y la corriente del motor (Luukko, 2000).

Los valores de HP y HN para el comparador de histéresis del par para lograr un funcionamiento adecuado de los motores se establecieron en +0.029 y -0.029, respectivamente. En cuanto a los valores de HP2 y HN2, los valores se establecieron en +0.02 y -0.02.

(vii) Tabla de vectores espaciales de voltaje del inversor.

Este es el último bloque del sistema DTC al cual entran los datos de salida de los comparadores de histéresis de flujo y del par (ϕ y τ) así como el dato del sector del vector de flujo (sector); con estos tres datos se determina la dirección de rotación y el par al cual debe girar el motor. En la tabla se encuentran los valores óptimos que deben enviarse al inversor para que el motor responda lo más rápido posible a los comandos de giro.

Los datos de conmutación son los mismos que se presentaron anteriormente en la Tabla III.2 y contiene todas las combinaciones posibles que se pueden presentar con los tres datos de entrada. Los datos de salida se aplican a las salidas *Sa*, *Sb* y *Sc* del sistema, y también se envían al estimador de par y flujo para calcular el siguiente dato.

El bloque de la tabla de conmutación se muestra en la Figura III.42.

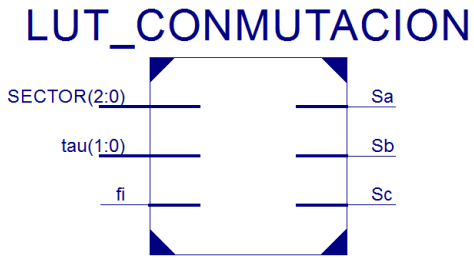


Figura III.42 Bloque de tabla de vectores espaciales de voltaje del inversor.

(viii) Retardo de encendido de interruptores.

Los interruptores IGBT utilizados en el inversor de voltaje no son interruptores ideales por lo requieren de un cierto tiempo para el encendido así como para el apagado. Como se mencionó anteriormente en la sección III.1.3, nunca deberán conducir corriente al mismo tiempo, los dos interruptores en una misma pierna del inversor; si esto sucede, el bus de voltaje de CD se encontrará en corto-circuito, causando daño irreversible al inversor por sobre corriente.

Si un interruptor cierra antes de que el interruptor complementario de la misma pierna haya abierto completamente, se presentará una situación de corto circuito. Por esta razón, es necesario incluir un tiempo de retardo en el encendido de los interruptores de un inversor para

dar tiempo a que el interruptor complementario ya no esté conduciendo. A este retardo se le denomina “Tiempo muerto” del interruptor (en inglés Dead Time).

Para el inversor utilizado en esta tesis (Fairchild Smart Power Module FNB41560), el fabricante recomienda utilizar un retardo de encendido de al menos 1.5µs, es decir, cuando se envía un vector espacial de voltaje al inversor, primero se debe enviar la señal de apagado (0) y 1.5µs después las señales de encendido (1), tal como se muestra en la Figura III.43.

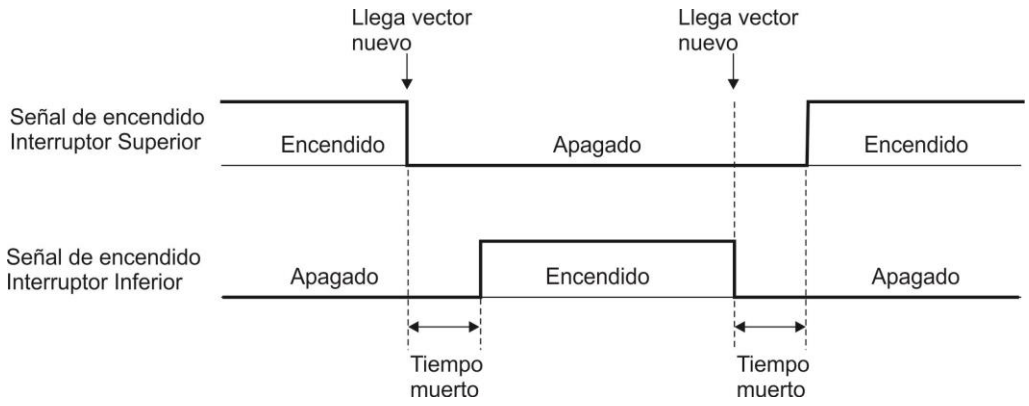


Figura III.43 Retardo de tiempo muestro en señales de encendido de IGBTs del inversor.

En la Figura III.44 se muestra el bloque de retardo de tiempo muerto, el cual tiene como entrada el vector espacial de voltaje del inversor (Su,Sv,Sw) proveniente de la tabla de vectores del inversor. Cuando el bloque recibe una señal en alto en la entrada EN_FSM para habilitar el retardo, se mandan desenergizar inmediatamente los interruptores que recibieron una señal en bajo y se encontraban conduciendo.

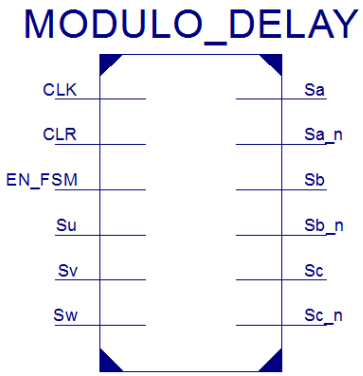


Figura III.44 Bloque de retardo de tiempo muerto.

Utilizando la señal de reloj del sistema, se contabiliza un tiempo de 1.5µs después del cual, se manda una señal en alto al complemento de las señales que inicialmente cambiaron a bajo. A las señales que no recibieron una señal de cambio de estado, no se les aplica retardo alguno.

(ix) Inicialización de posición del PMSM.

Para asegurar que los polos del motor PMSM se encuentran perfectamente alineados antes de iniciar su funcionamiento, es posible aplicar vectores espaciales de voltaje directamente al inversor. De esta manera se logra que al iniciar el proceso DTC, el motor gire inmediatamente en la dirección correcta (Simon, 1999). Si se aplican los vectores espaciales de voltaje en el orden 1, 0, 1, 7 repetidamente, se logra alinear los polos de los imanes del rotor con los polos del estator.

Para alinear los polos del PMSM, se diseñó un bloque de inicialización que se encuentra localizado después del bloque de retardo de encendido de interruptores IGBT; de esta manera mediante el uso de un multiplexor controlado por una FSM del bloque de inicialización, se mandan al inversor los vectores provenientes de la tabla o los vectores de inicialización.

El modo de inicialización del PMSM se puede llevar a cabo solamente cuando el sistema DTC se encuentra deshabilitado, es decir, el interruptor 0 que se muestra en la Figura III.39, se encuentra en la posición inferior. Para iniciar el posicionamiento del rotor, es necesario mover hacia la izquierda el interruptor push-button BTN3 (misma figura) y mantenerlo en esta posición; a intervalos de medio segundo se enviarán los vectores 1, 0, 1 y 7 repetidamente al inversor y el rotor se alineará con los polos más cercanos. Una vez alineados los polos, basta soltar el interruptor BTN3 para que salga del modo de inicialización. En la Figura III.45 se muestra el bloque de inicialización del PMSM.

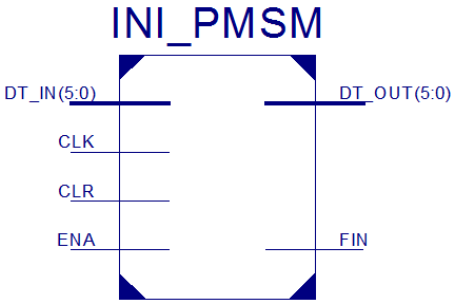


Figura III.45 Bloque de inicialización del motor PMSM.

En la figura anterior, el vector espacial de voltaje proveniente del bloque de retardo de los interruptores IGBT llega a la terminal DT_IN; si la entrada ENA se encuentra en bajo, significa que el sistema se encuentra fuera del modo de inicialización y el dato en DT_IN se pasa inmediatamente a la salida DT_OUT. Si por el contrario la entrada ENA se encuentra en alto, aparecerán a la salida DT_OUT los vectores de inicialización para el PMSM.

Una vez concluido el modo de inicialización, aparecerá una señal en alto en la terminal FIN para notificarle esta situación a la FSM del sistema.

(x) Máquina de estado del sistema (FSM_DTC).

Llevar a cabo el control de un motor PMSM con base en un sistema de control como lo es DTC, no sería posible sin el control ordenado y preciso de cada una de las funciones de los bloques mostrados anteriormente; para esto se tiene una FSM del sistema DTC que controla el momento que inicia la función de cada bloque.

La FSM detecta cuando el interruptor deslizable 0 de la tarjeta de desarrollo se mueve a la posición de encendido y comienza la conversión analógica-digital. Al terminar ésta, permite que el dato sea enviado al estimador y da comienzo el cálculo del flujo y el par. Al detectar que los datos están presentes a la salida del estimador, lleva a cabo la diferencia contra los valores de referencia y los pasa a los comparadores de histéresis. Al llevarse a cabo la comparación contra los valores de umbral positivo y negativo, hace pasar los datos a la tabla de conmutación. De la tabla salen dos datos hacia el inversor y el proceso completo se repite indefinidamente mientras el interruptor 0 se encuentra en posición de encendido. Los diferentes estados de la FSM se muestran en la Figura III.46.

El primer estado es el de INICIO, al cual se llega cuando se ha presionado el interruptor de inicialización del sistema BTN0 o cuando el interruptor deslizable 0 se encuentra en su posición inferior (0). Solamente en este estado se puede pasar al estado de Inicialización del PMSM. Para pasar al siguiente estado, el interruptor deslizable 0 se mueve a su posición superior (1).

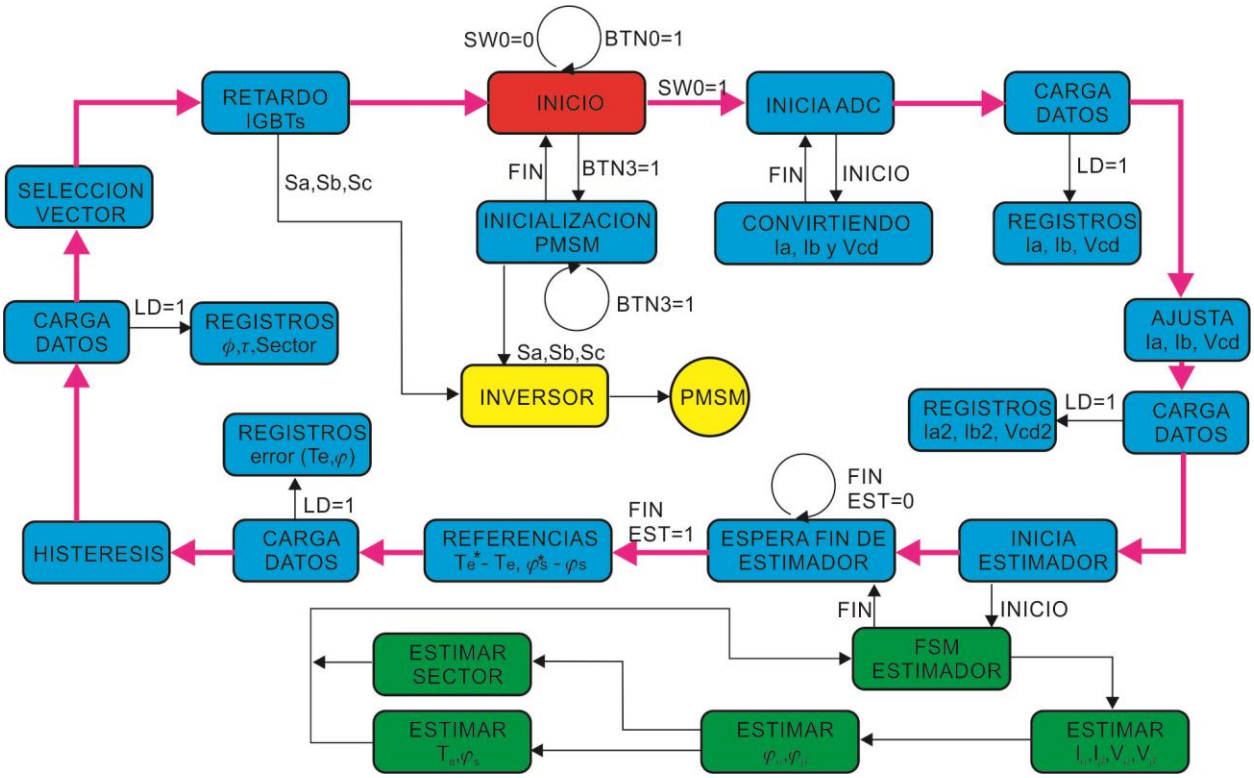


Figura III.46. Estados de la FSM global del sistema DTC.

En el siguiente estado se lleva a cabo la conversión analógico-digital de las corrientes del estator i_a, i_b y el voltaje del bus V_{cd}. Al final de éste, se cargan los datos en registros para el siguiente proceso.

El siguiente estado ajusta los valores de corrientes y voltaje a sus valores reales. Posteriormente se cargan en registros para la estimación de par y flujo.

Enseguida se manda un pulso a la FSM del estimador, el cual calcula primeramente los valores de $i_\alpha, i_\beta, v_\alpha$ y v_β. Después se calculan los componentes de flujo φ_α y φ_β. Por último, se estiman los valores del par (T_e), del flujo del estator (φ_s) y el sector del flujo. Al terminar, la FSM del estimador envía un pulso a la FSM de DTC para indicar que ha concluido la estimación.

En el siguiente estado se lleva a cabo la diferencia entre las referencias de par y flujo, y los valores reales de par y flujo. Posteriormente se cargan estos datos a registros.

En el siguiente estado, los errores de par y flujo pasan a los comparadores de histéresis correspondientes, después de lo cual se cargan los datos en sus respectivos registros.

En el siguiente estado se selecciona el vector espacial de voltaje del inversor.

El último estado aplica el retardo a los interruptores IGBT para que al final, el vector de voltaje y sus complementos sean enviados al inversor de voltaje. De este estado pasa nuevamente al estado de inicio; si el interruptor deslizable se encuentra en su posición superior (1) el proceso se repite indefinidamente.

El tiempo para recorrer todos los estados y regresar al estado de inicio es de 5.3µs.

III.2.3 Interfaz gráfica del usuario.

Para operar los diferentes motores PMSM que se conectarán al servo-controlador, es posible hacerlo directamente con los interruptores de la tarjeta Virtex-5, como se describió anteriormente. Sin embargo, se deseaba que también fuera posible hacerlo a través de una computadora externa conectada a algún puerto de la tarjeta de FPGA.

Para llevar a cabo un control remoto a través de una computadora, era necesario diseñar una interfaz gráfica para que el usuario seleccionara el motor a utilizar o introdujera los datos manualmente. Esta interfaz debía ser sencilla y fácil de utilizar para que no requiriera que el usuario fuera alguien muy familiarizado con la estrategia DTC o con motores PMSM.

La tarjeta Virtex-5 cuenta con diferentes puertos de comunicación para la transferencia de datos con un dispositivo externo. Los puertos que podrían servir a este fin, son el puerto de comunicación serial RS232 y el puerto USB.

En esta tesis, se optó por el puerto USB debido a que puede llevar a cabo una transferencia de datos más rápida que el RS-232. Además, el puerto USB ya está siendo utilizado para descargar el código VHDL a la memoria del FPGA.

Otra razón de gran peso de utilizar el puerto USB para la interconexión con la interfaz gráfica, es que la tarjeta Virtex-5 ya cuenta con un microcontrolador de intercomunicación serial (Cypress 68013A) el cual permite una comunicación más sencilla entre el FPGA y un dispositivo exterior; la computadora externa transfiere los datos al dispositivo Cypress de manera serial USB

2.0 (hasta 56Mbytes/s) y éste se encarga de transferir los datos a un registro paralelo de 8 o 16 bits en el FPGA, liberando de esta manera al FPGA de la carga del protocolo de comunicación.

Para llevar a cabo la comunicación de la computadora con la tarjeta Virtex-5 a través del puerto USB, se proveen de manera gratuita en la página web del fabricante (www.digilentinc.com), todos los manuales de referencia, kits de desarrollo de software (SDK, del inglés Software Development Kit) y archivos de ejemplo necesarios para que el usuario desarrolle una interfaz de comunicación con la tarjeta del FPGA. De esta manera, no es necesario que el usuario desarrolle completamente los protocolos de comunicación en el FPGA o en la computadora; simplemente requiere desarrollar la interfaz gráfica en Microsoft Visual Studio e incorporar los archivos necesarios para la transferencia de datos.

Para llevar a cabo la transferencia del diseño DTC al FPGA, se utiliza una aplicación de nombre ADEPT, la cual se provee de manera gratuita por el fabricante. Esta aplicación transfiere la información a través del puerto USB y permite entre otras cosas, probar los diferentes periféricos de la tarjeta, hacer transferencia de datos a registros y memoria, monitorear en tiempo real los diferentes voltajes utilizados en la tarjeta. Inclusive cuenta con interruptores y LEDs virtuales que pueden ser agregados a cualquier diseño de código en el FPGA, para tener un mayor número de entrada y salida de datos. En la Figura III.47 se muestran algunas pantallas de la aplicación ADEPT.

La interfaz gráfica que se desarrolló para DTC, utiliza el mismo protocolo de comunicación que la aplicación ADEPT anteriormente descrita; esto permite que se utilice un solo puerto para todas las aplicaciones de transferencia de datos con la tarjeta FPGA.

Figura III.47 Pantallas de la aplicación ADEPT para: a) carga de archivo al FPGA, b) prueba de periféricos, c) monitoreo de voltajes y corriente, d) interruptores y LEDs virtuales.

Antes de empezar a diseñar la interfaz gráfica, se analizaron los diferentes archivos, manuales de referencia y programas de demostración que provee el fabricante. Esta información se localiza en la página web de DIGILENT, en la sección de Software/ADEPT2, como se muestra en la Figura III.48.

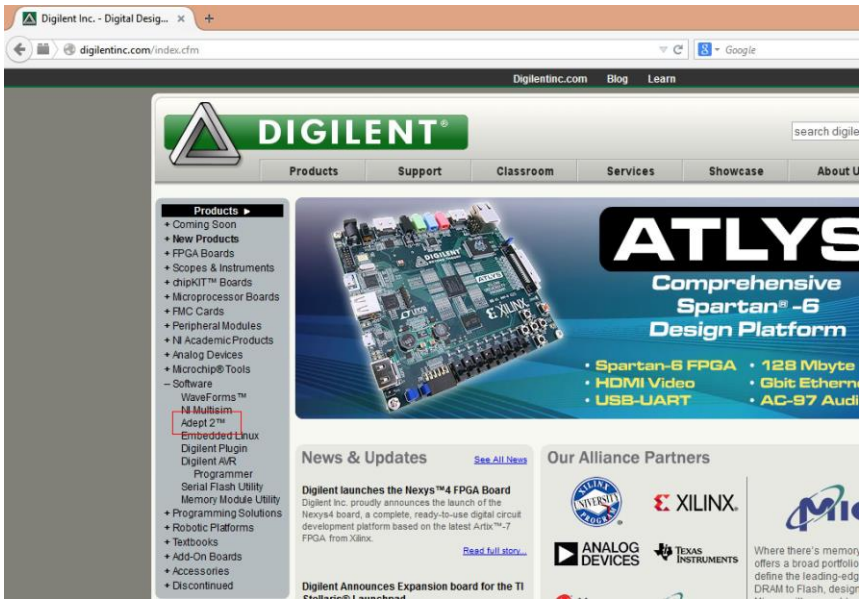


Figura III.48 Página web de DIGILENT para la descarga del software de ADEPT.

En la sección referente al software ADEPT, se puede descargar la última versión de la aplicación mostrada anteriormente en la figura III.47; esta aplicación es necesaria para descargar el código DTC al FPGA. En esta misma página, al final (Figura III.49) se encuentran todos los documentos necesarios para su utilización en una interfaz gráfica personalizada.

Support Documents:

Doc #	Date	Categories	Description	
DSD-0000126	6/25/07		The Adept SDK provides an API (Digilent Port Communications Utility or DPCUTIL)) for performing JTAG manipulations and data transfer with Xilinx FPGAs on Digilent system boards. Using this API, you can create your own data transfer applications for your Digilent system board. You can also create JTAG configuration and testing applications as well. A command-line data transfer program is provided to demonstrate the Adept SDK API. • Provides an API for performing JTAG manipulation and data transfer with Xilinx FPGAs on Digilent system boards. • Quickly and easily create data transfer applications for use with your Digilent system board • Demo data transfer application provided	Download
DSD-0000127		PD	Digilent Port Communications Programmers Reference Manual	Download
DSD-0000128		AN	Digilent Parallel Interface Model Reference Manual	Download
DSD-0000129		VH	Parallel Interface reference design for data transfer between PC and FPGA.	Download
DSD-0000130	10/02/09	PD	Collecton of UCF files used to build DpimRef logic for most Digilent system boards.	Download
DSD-0000260	5/15/09	RD	Adept I/O expansion reference design	Download

Figura III.49 Manuales de referencia y archivos para la interfaz de ADEPT.

Para el desarrollo de la interfaz gráfica se comenzó primeramente con la escritura de código en lenguaje Visual C++; este lenguaje fue seleccionado debido a que el código que se provee por el fabricante para la transferencia de datos se encuentra en escrito en Visual C++. La versión utilizada para este proyecto fue Microsoft Visual Studio 2013.

En primer lugar se creó un proyecto nuevo en Visual C++ y se seleccionó crear una aplicación de MFC como se muestra en la Figura III.50.

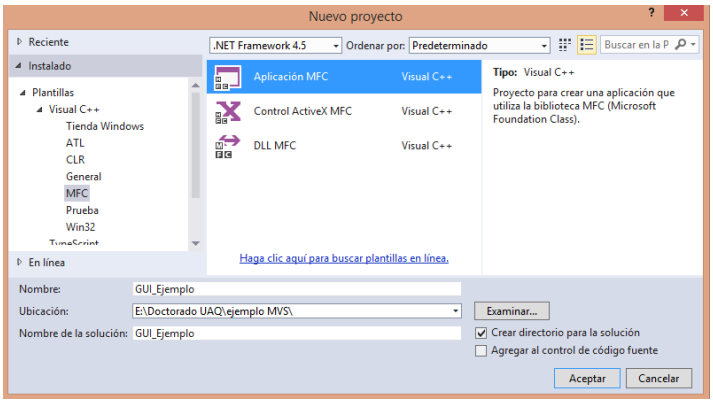


Figura III.50 Ventana para creación de un nuevo proyecto en Visual Studio 2013.

Para la aplicación se seleccionó basada en cuadros de diálogo, estilo MFC estándar, sin controles ActiveX.

En cuanto a las librarías de ADEPT, se agregaron los archivos de cabecera depp.h, dpcdecl.h y dmgr.h, los cuales se encuentran en el SDK de ADEPT de los archivos descargados de la página web de Digilent. También es necesario agregar al vinculador las librerías depp.lib y dmgr.lib en las propiedades del proyecto, tal como se muestra en la Figura III.51.

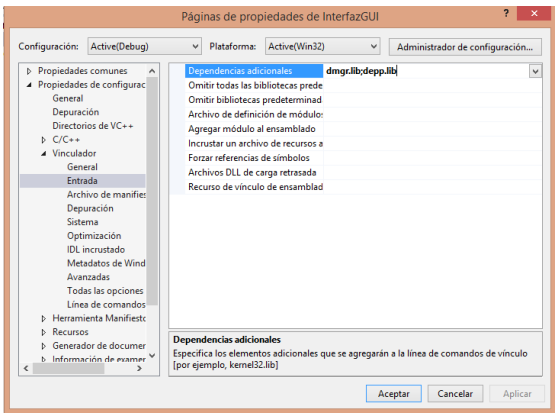


Figura III.51 Ventana de Microsoft Studio para agregar librerías al vinculador.

Posteriormente, se realizó el diseño de la interfaz gráfica agregando cuadros de texto, botones, controles de deslizamiento, cuadros de combo y botones de radio; para este diseño se buscaba una distribución sencilla de los controles necesarios para poder seleccionar un motor y llevar a cabo su control. El diseño final se muestra en la Figura III.52.

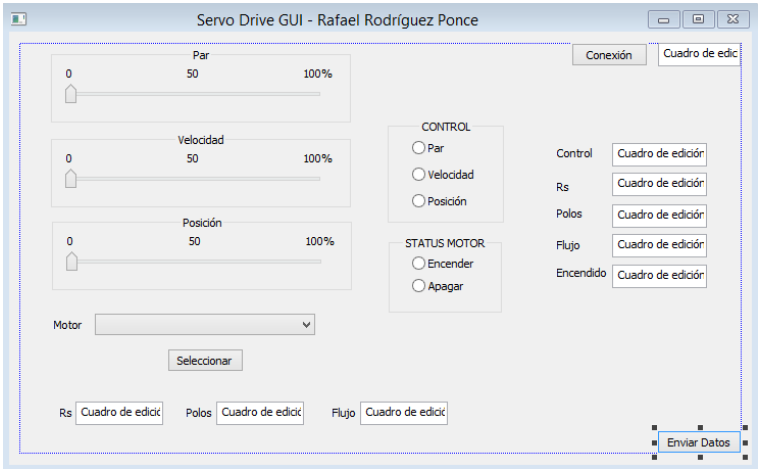


Figura III.52 Diseño de interfaz gráfica de usuario para DTC.

Una vez desarrollado el diseño de la interfaz gráfica en la computadora, fue necesario integrar en el código VHDL del FPGA, la porción de código que llevaría a cabo la comunicación por el puerto USB; este código también se descarga de la página web del fabricante y tiene por nombre Digilent Parallel Interface Model Reference Manual. En este archivo comprimido se provee el archivo “dpimref.vhd” y el manual de referencia que describe su utilización.

El archivo Dpimref contiene ocho registros de 8 bits en los cuales se almacenan los datos provenientes de la interfaz gráfica a través del puerto USB. Cuenta también con una FSM que se encarga de leer los datos del microcontrolador Cypress 68013A descrito anteriormente, y los transfiere uno a uno, a cada uno de los registros. Fue necesario modificar el archivo Dpimref debido a que no se estaba configurado para trabajar con tarjetas de FPGA Virtex-5, sino solamente para tarjetas Digilent Basys y Nexsys (Ver Apéndice). Las terminales de entrada del FPGA utilizadas para el puerto USB en la tarjeta Virtex-5 son las siguientes:

- NET "astb" LOC = "B13"; CONTROL: Señal de dirección (Address Strobe)
- NET "dstb" LOC = "A13"; CONTROL: Señal de Dato (Data Strobe)
- NET "pwait" LOC = "N10"; CONTROL: Syncronización de transferencia
- NET "pwr" LOC = "N9"; CONTROL: Dirección de dato
- NET "pdb<0>" LOC = "G12"; Bit 0 de Puerto de datos
- NET "pdb<1>" LOC = "G11"; Bit 1 de Puerto de datos

- NET "pdb<2>" LOC = "G13"; Bit 2 de Puerto de datos
- NET "pdb<3>" LOC = "L10"; Bit 3 de Puerto de datos
- NET "pdb<4>" LOC = "K9"; Bit 4 de Puerto de datos
- NET "pdb<5>" LOC = "L9"; Bit 5 de Puerto de datos
- NET "pdb<6>" LOC = "C13"; Bit 6 de Puerto de datos
- NET "pdb<7>" LOC = "E13"; Bit 7 de Puerto de datos

El funcionamiento de la comunicación serial se describe a continuación y se muestra en la Figura III.53.

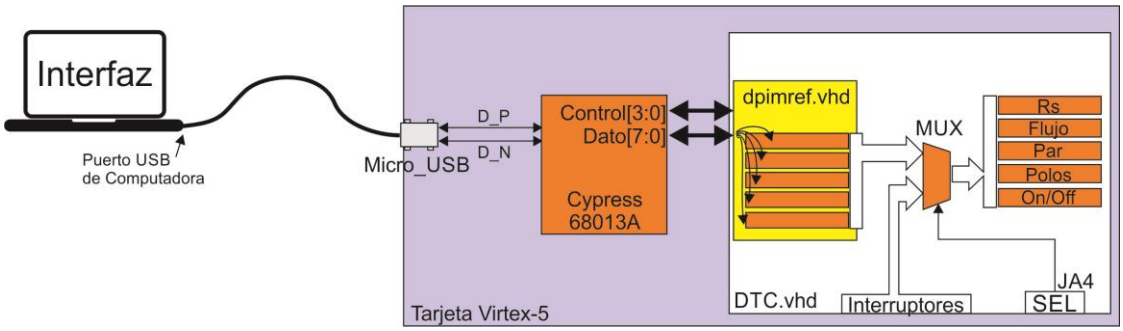


Figura III.53 Diagrama de transferencia de datos de interfaz gráfica a tarjeta Virtex-5.

Cuando se hace clic en el botón de "ENVIAR DATOS" en la interfaz gráfica, se establece una comunicación serial con el microcontrolador Cypress 68013A y se envían los datos al puerto de datos del dispositivo. En el archivo "dpimref.vhd", una máquina de estados se encarga de copiar los datos del puerto, a cinco registros de 8 bits. En el archivo de DTC, multiplexor (MUX) tiene la función de permitir que se actualicen los registros de DTC, ya sea con los datos provenientes del puerto USB o con los datos provenientes de los interruptores de la tarjeta. La selección del MUX se lleva a cabo por el usuario a través de la terminal JA4 del puerto PMOD4 de la tarjeta Virtex-5; cuando SEL=0, se utilizan los datos de la interfaz, y cuando SEL=1 se utilizan los datos introducidos manualmente en la tarjeta. La versión final de la interfaz gráfica se muestra en la Figura III.54.

Para controlar el motor desde la interfaz, se conecta el cable USB a la tarjeta Virtex-5 y del otro extremo a un puerto USB de la computadora. Para verificar conexión, se hace clic en el botón de "Conexión" que se encuentra en la esquina superior derecha de la interfaz. Al hacer esto, deberá aparecer la palabra "Genesys" en el cuadro; si aparece "No Conexión", se debe verificar que la tarjeta se encuentra encendida y el cable debidamente conectado.

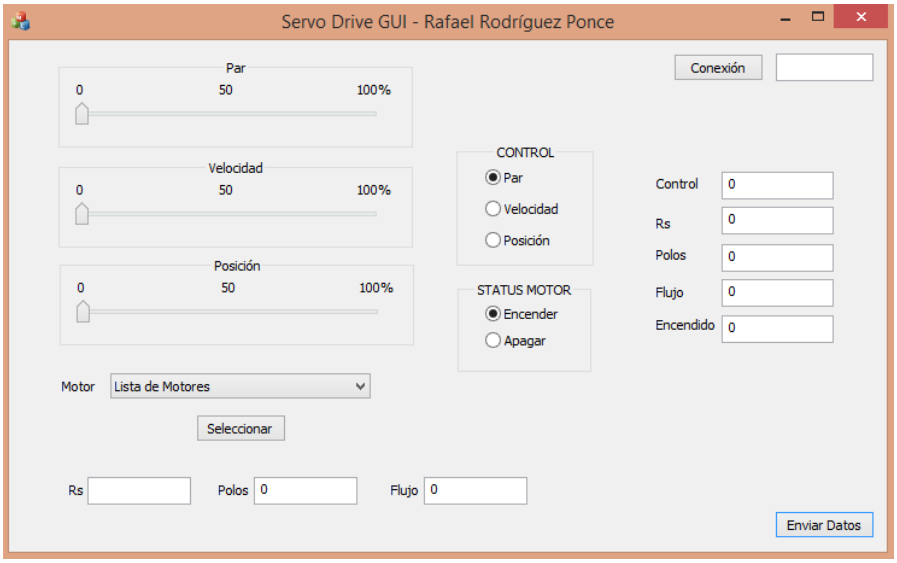


Figura III.54. Interfaz gráfica del usuario para la selección del motor y envío de datos.

Enseguida puede seleccionar el motor a utilizar del cuadro etiquetado como "Motor". Al hacer clic en "Lista de Motores" y después en el botón "Seleccionar", aparecerá una lista de los motores registrados como se muestra en la Figura III.55.

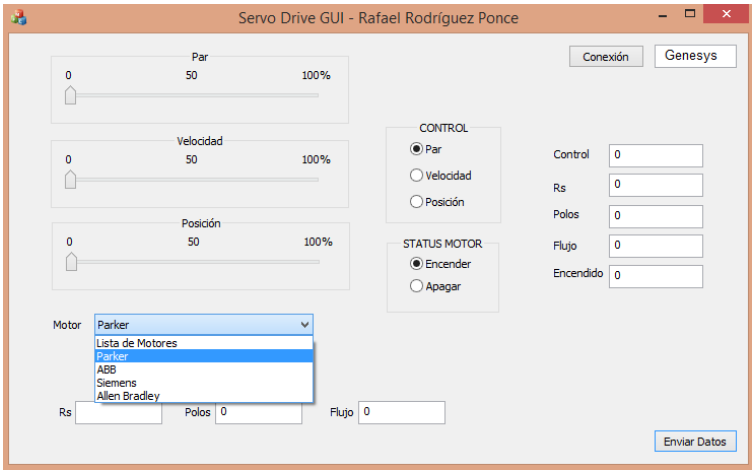


Figura III.55 Selección de tipo de motor en interfaz Gráfica de DTC.

Al seleccionar el motor, aparecerán los datos indispensables para DTC que son la resistencia del estator (Rs), los polos del motor y el flujo magnético del rotor. Si el motor a utilizar no se encuentra en la lista, se introducen manualmente los datos en los recuadros.

Cabe mencionar que el flujo y la resistencia del estator son los datos que provee el fabricante, pero al iniciarse el proceso DTC, se llevará un ajuste automático a los valores reales requeridos.

Enseguida se selecciona el par deseado en el motor moviendo la barra deslizable correspondiente. En la actualidad la interfaz no cuenta con control de velocidad o de posición, pero posteriormente si se agrega esta funcionalidad a DTC, puede seleccionar cualquiera de ellos. En el recuadro de botones de Par, Velocidad o Posición se selecciona “Par”.

Para iniciar el motor, se selecciona el botón de “Encender” en el recuadro de Status Motor y se presiona el botón de “Enviar Datos”. Si el conector JA4 de la tarjeta se encuentra en la posición de 0, los datos serán cargados a los registros de DTC y el motor empezará a girar con los datos recibidos. En la Figura III.56 se muestra la interfaz gráfica con los datos seleccionados para un motor Parker y un par del 25%.

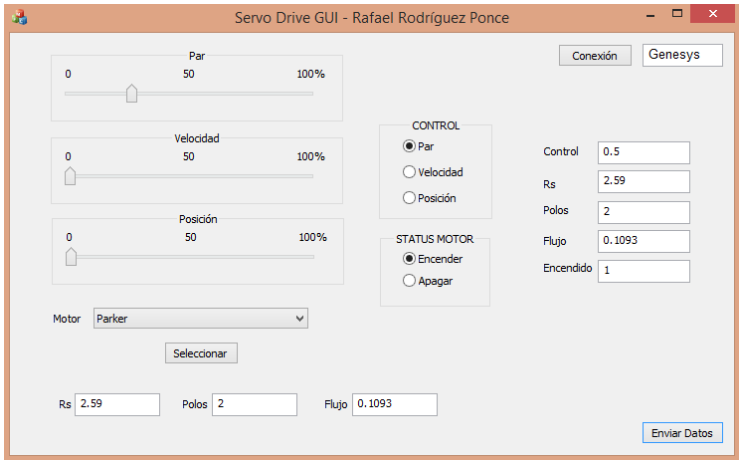


Figura III.56 Interfaz gráfica con motor Parker seleccionado y control de par a 0.5 Nm.

III.2.4 Servo-controlador de DTC en FPGA.

El prototipo DTC con base en un microcontrolador, presentado en la sección III.2.1., fue actualizado para lograr un procesamiento más rápido y preciso, además de una interconexión con motores PMSM de mayor capacidad. Primeramente, se sustituyó el microcontrolador por la tarjeta de FPGA Virtex-5, la cual contiene el algoritmo DTC completo descrito en la sección III.2.2, junto con los convertidores ADC para las líneas de corriente y voltaje del motor.

La etapa de sensores de corrientes del motor y la etapa de acondicionamiento de las señales de los sensores de corriente, se mantuvieron intactas en el prototipo DTC.

A continuación se presentan los elementos que fueron agregados al prototipo inicial de DTC.

(i) Módulo inversor de potencia.

El inversor de voltaje con base en transistores IGBT discretos, se sustituyó por un inversor en circuito integrado de Fairchild (FNB41560) el cual incluye el inversor con IGBTs y diodos en un circuito integrado. Este dispositivo tiene la ventaja de ser más compacto y permite el uso de motores de una mayor corriente (15A) y voltaje (600V). Cuenta además con un sensor de temperatura integrado, de manera que al detectar un exceso de temperatura, interrumpe la salida hacia el motor y manda una señal de error al dispositivo controlador.

El inconveniente de utilizar el inversor en circuito integrado es que, debido a las altas corrientes que maneja, debe estar soldado a la tarjeta de circuito impreso; si por alguna razón llegara a ocurrir daño a alguno de los interruptores IGBT de potencia, no existe manera de repararlo y el dispositivo completo debe ser desoldado y reemplazado. Esto no ocurre con un inversor de IGBTs discretos, ya que simplemente se reemplaza el transistor dañado. En la Figura III.57 se muestra el circuito integrado FNB41560.

Figura III.57. Módulo inversor de potencia FNB41560.

Para poder utilizar el módulo inversor de potencia con el FPGA, no era posible conectarlo directamente al FPGA sino que fue necesario diseñar su propia tarjeta de circuito impreso y agregar diversos componentes electrónicos como resistencias, capacitores y diodos Zener. En la Figura III.58 se muestra el circuito eléctrico utilizado con el módulo de inversor de potencia.

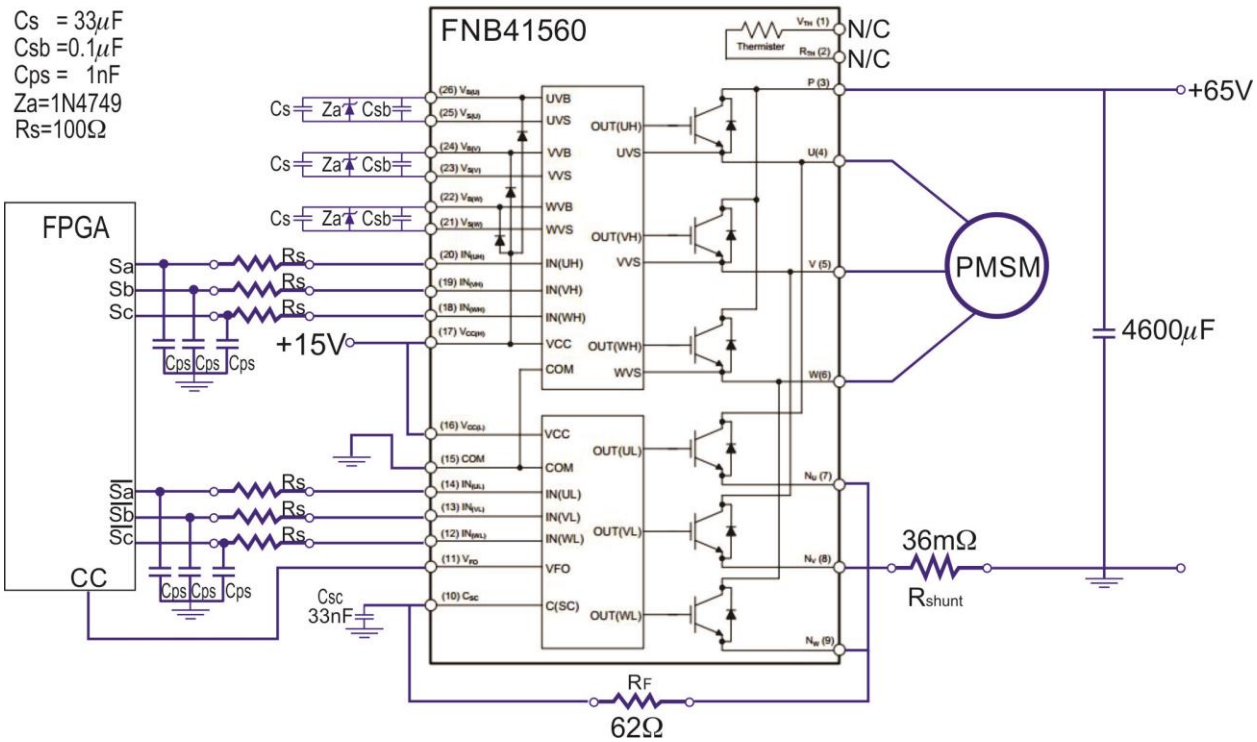


Figura III.58 Diagrama de conexión eléctrica de módulo FNB41560 con el FPGA.

El circuito integrado inversor también cuenta con protección contra corto-circuito; en el evento de un incremento muy alto de corriente en alguna de las fases del motor, la corriente pasa a través de las resistencias “Rshunt” y “R_F” y aparece una caída de voltaje mayor a 0.5V en la terminal 10 del dispositivo. Esto causa que se envíe una señal de alerta al FPGA a través de la terminal 11 y al mismo tiempo se apaguen los IGBTs inferiores de cada pierna del inversor.

El circuito de disparo de las compuertas de los IGBTs o también referido como circuito “Bootstrap” está formado por los capacitores C_s y C_{sb}, y el diodo Z_a. La función de este circuito es mantener constante el voltaje de la señal de disparo de los IGBT (13.0V ~ 18V), la cual tiende a bajar en cuanto el transistor entra al estado de conducción. Los valores de los elementos pasivos utilizados en el circuito fueron basados en ecuaciones que se proveen en la hoja de especificaciones del fabricante (Fairchild, 2009).

Las líneas $S_a S_b S_c$ y $\bar{S}_a\ \bar{S}_b\ \bar{S}_c$ que se muestran en la Figura III.58, son las líneas a través de las cuales sale el vector de voltaje para el inversor, mientras que las líneas de corriente de salida hacia el motor son las terminales 4, 5 y 6 del circuito integrado.

(ii) Acondicionador del voltaje de bus de CD

Otro de los circuitos que se agregaron al servo-controlador con el FPGA es un circuito que toma el voltaje V_{cd} y lo reduce a un valor menor apto para el ADC. Anteriormente con el prototipo DTC con base en un microcontrolador, solamente se muestreaba la corriente mientras que el valor del voltaje de bus se introducía manualmente; debido a que el tiempo de muestreo era más bajo (1.6ms), los cambios en V_{cd} no se apreciaban en la estimación del flujo. Ahora con el FPGA trabajando a un tiempo de muestreo de 5.3µs existe una gran diferencia en la precisión del flujo magnético, por lo que se incluyó la conversión analógico-digital de V_{cd}.

Otra de las razones de agregar en el FPGA la conversión analógica-digital al valor de V_{cd}, se debe a que con el FPGA la conversión se lleva a cabo al mismo tiempo que la conversión de las corrientes y el tiempo de muestreo permanece igual; con el microcontrolador se llevaban a cabo primeramente las conversiones de ambas fases de corriente y después la del voltaje, causando que se alargara el tiempo de muestreo.

El circuito acondicionador para V_{cd} es similar al de las señales de corriente; utiliza un circuito integrado TL084 con cuatro amplificadores, tal como se muestra en la Figura III.59.

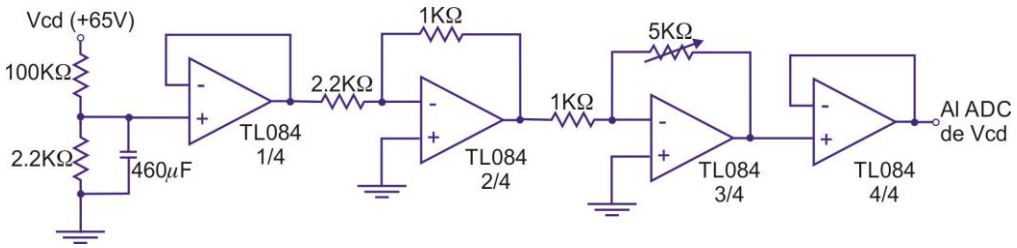


Figura III.59 Circuito acondicionador del voltaje de bus Vcd.

El arreglo de resistencias de 100KΩ y 2.2kΩ divide el voltaje de entrada de 65V a un voltaje de 1.4V. Se filtra con el capacitor de 460µF y pasa a través de un seguidor de voltaje. Posteriormente pasa a través de un amplificador inversor de ganancia fija de 0.45 y un amplificador inversor de ganancia variable máxima de 5, pasando por último, a través de otro seguidor de voltaje. Para un voltaje de entrada de 65V, la ganancia se ajusta de manera que el voltaje de salida final sea de 1.1V; este voltaje de salida pasa al ADC para ser utilizado en el estimador, donde su valor real es ajustado nuevamente a 65V.

(iii) Conversión digital-analógica

En el servo-controlador se incluyó un DAC para convertir cualquiera de los datos digitales de DTC a una señal analógica y poder observar su comportamiento en un osciloscopio externo. El convertidor utilizado es el AD5543 del fabricante Analog Devices; este convertidor serial tiene una resolución de 16 bits con un voltaje de referencia de 5V.

El circuito utilizado para el DAC se muestra en la Figura III.60.

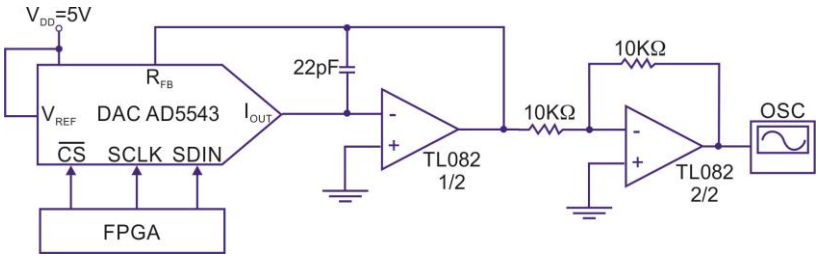


Figura III.60 Circuito eléctrico para el DAC de 16 bits del sistema.

La salida de corriente del DAC se convierte a una señal de voltaje utilizando uno de los amplificadores operacionales del circuito integrado TL082. La salida del DAC tiene un rango de 0 a $-V_{REF}$ por lo que se utiliza un amplificador inversor de ganancia unitaria para cambiar el rango a 0 a $+V_{REF}$.

La entrada SCLK recibe una señal de reloj de 50MHz que se obtiene reduciendo a la mitad la frecuencia del reloj del sistema DTC de 100MHz. En el momento que la entrada $\overline{CS}$ recibe una señal en bajo del FPGA, se lee el dato serial a través de la entrada SDIN, un bit en cada transición positiva de SCLK empezando por el bit menos significativo. Una vez que el DAC ha recibido los 16 bits del dato digital, se envía una señal en alto a la entrada $\overline{CS}$ y la señal analógica puede ser observada en un osciloscopio.

El DAC ha sido una gran ayuda para observar el comportamiento de diferentes datos de salida de DTC y determinar si se tiene un desempeño correcto. Las señales que normalmente se tiene interés observar son los componentes bifásicos de flujo ($\varphi_\alpha, \varphi_\beta$), el par electromagnético (T_e), la magnitud del flujo magnético del estator (φ_s), el sector del vector de flujo del estator (θ_s) y los componentes bifásicos de corriente del estator (i_α, i_β). Las formas de onda más relevantes se muestran en la sección de resultados.

El prototipo de servo-controlador DTC completo con todos los bloques antes mencionados se muestran en la Figura III.61.

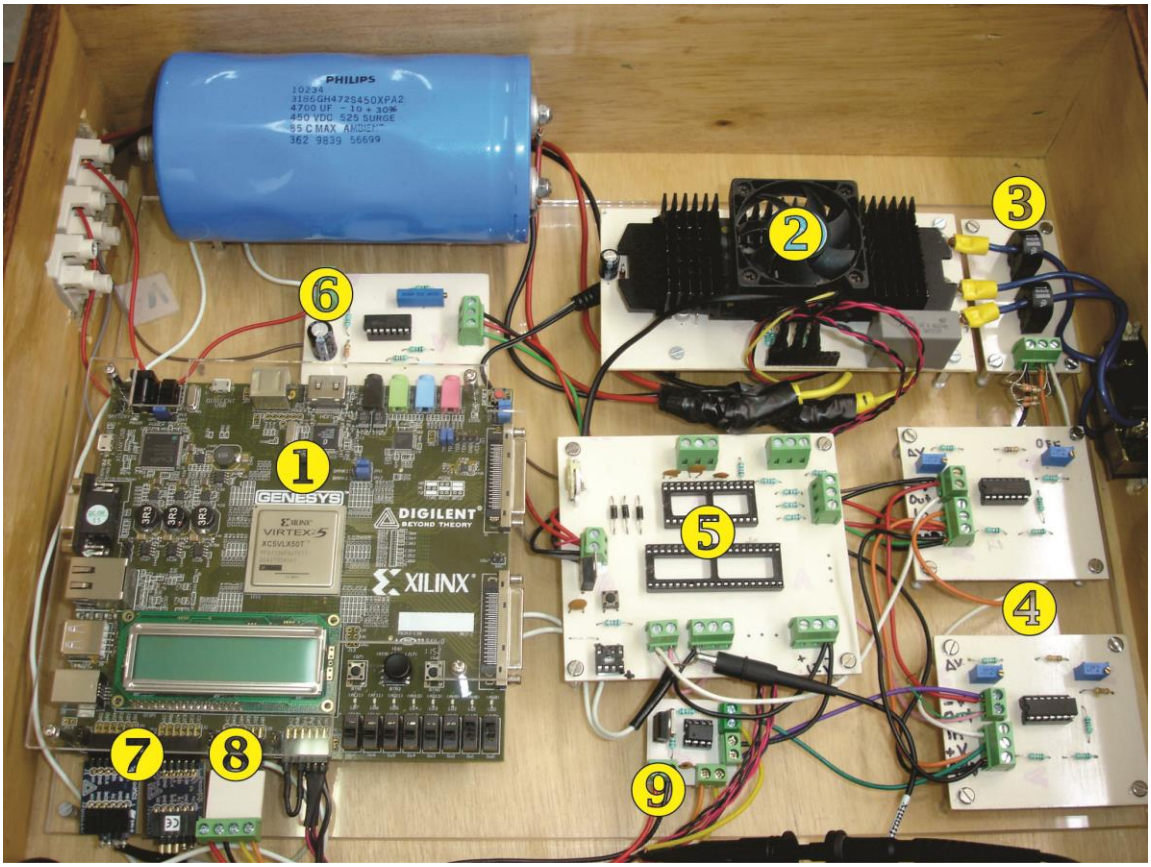


Figura III.61 Servo-controlador DTC completo mostrando los diferentes bloques: 1) Tarjeta de desarrollo Virtex-5, 2) Inversor de voltaje del motor, 3) Sensores de corriente, 4) Tarjetas de acondicionamiento de señal de corriente, 5) Tarjeta de distribución de voltajes, 6) Tarjeta de acondicionamiento de señal de voltaje, 7) ADC de voltaje y corriente, 8) DAC de salida y 9) Tarjeta de acondicionamiento del DAC.

III.2.5 Estimador de resistencia del estator.

La estrategia de control de motores DTC es una técnica que ha demostrado ser relativamente sencilla de implementación y presenta una respuesta dinámica rápida comparada con otras técnicas (Sutikno et al., 2014). Para un control preciso del motor, es necesario que la estimación del flujo magnético del estator se lleve a cabo con una alta precisión y a una velocidad de procesamiento alta para reducir el rizo del par a un valor despreciable (Lamchich, 2011).

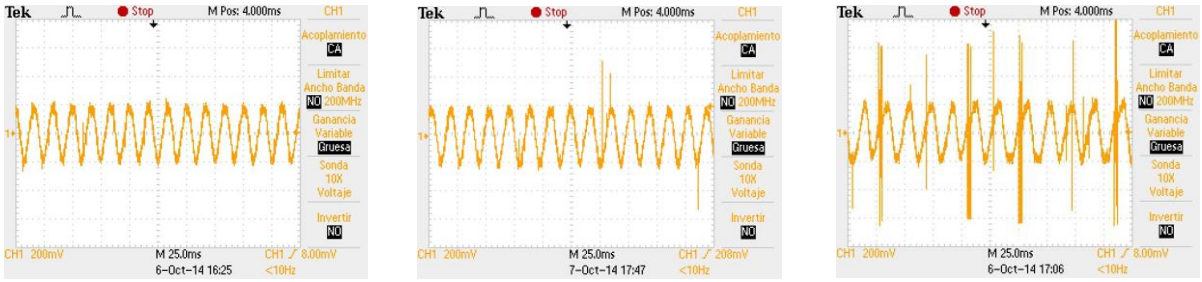
De los parámetros del motor, el que más efecto tiene sobre la precisión del flujo es la resistencia del estator, el cual cambia ya sea por variaciones en la temperatura o de frecuencia (Abianeh & Ping, 2010). Por esta razón, en implementaciones previas de DTC en FPGA para control de motores de inducción o de tipo PMSM, se han implementado compensadores de temperatura de diversos tipos (Faiz & Sharifian, 2001) incluyendo estimadores de resistencia con base es redes neuronales (Abianeh & Ping, 2010) y de lógica difusa (Hartini et al., 2011).

En DTC, para estimar el flujo magnético del estator se lleva a cabo la integral del vector de voltaje menos la caída de voltaje en la resistencia del estator, como se muestra en (19).

$$\varphi_s = \int (V_s - R_s I_s)\, dt \tag{19}$$

Normalmente en DTC, el valor de la resistencia del estator se considera constante, pero al variar con la temperatura o la frecuencia, el valor del flujo estimado se vuelve impreciso. Sin embargo, cuando el motor se encuentra trabajando a una velocidad relativamente alta, la caída de voltaje en la resistencia del estator debido a cambios de temperatura es baja y se puede despreciar. Los cambios de resistencia se vuelven significativos cuando se intercambia un motor por otro de diferente resistencia como es el caso de esta tesis; es en esta situación que se debe compensar por la diferencia de resistencias de estator.

En la Figura III.62 se muestra la forma de onda del componente de flujo magnético φ_β en un motor PMSM con el valor correcto de resistencia de estator (2.59Ω) y el efecto que tiene cuando se hace un desvío intencional de resistencia a 3.5Ω y 7 Ω.



a) b) c)

Figura III.62 Forma de onda del flujo magnético φ_β con a) el valor correcto de resistencia de estator (2.59Ω), b) con un valor de resistencia de 3.5Ω y c) con un valor de 7Ω.

En las figuras anteriores se puede observar que al cambiar la resistencia a 3.5Ω, esto no afecta la forma de onda excepto por algunos picos de flujo; este cambio de resistencia equivale a un cambio de temperatura del estator de 20°C a 100°C, lo cual no es común que ocurra con un motor cargado en funcionamiento normal. Cuando ocurre un cambio a 7Ω, la forma de onda del flujo presenta una mayor cantidad de picos de flujo, sin embargo el motor aún presenta un buen desempeño excepto por vibraciones esporádicas; un cambio de resistencia de esta magnitud por lo común ocurriría al intercambiar el motor por otro de menores dimensiones.

Es por las razones previamente mencionadas, que es necesario llevar a cabo una compensación de la resistencia del estator, sin embargo, el rango de ajuste para motores PMSM de la misma potencia sería alrededor de 2Ω; si el motor se intercambia por otro diferente, se puede introducir manualmente el valor de resistencia especificado por el fabricante y el compensador ajustará el valor por el cambio de temperatura.

Con el fin de diseñar un estimador de resistencia para DTC, se parte de la ecuación 19, esta se pueden expresar los componentes de flujo ($\varphi_\alpha, \varphi_\beta$), de corriente ($i_\alpha, i_\beta$) y de voltaje ($V_\alpha, V_\beta$) de manera discreta con un tiempo de muestreo T_s en el marco de referencia bifásico estacionario como se muestra en (20) y (21):

$$\varphi_\alpha(k+1) = T_s V_\alpha(k) - T_s R_s i_\alpha(k) + \varphi_\alpha(k) \tag{20}$$

$$\varphi_\beta(k+1) = T_s V_\beta(k) - T_s R_s i_\beta(k) + \varphi_\beta(k) \tag{21}$$

donde k = 0, 1, 2, …, ∞ es el número de muestra y R_s es la resistencia del estator; la muestra k representa la muestra anterior mientras k+1 representa la muestra actual.

Considerando que R_s es la resistencia del estator actual y $\hat{R}_s$ es la resistencia del estator estimada, entonces el error de variación en la resistencia ΔR_s está dada por:

$$\Delta R_s = R_s - \hat{R}_s \tag{22}$$

Combinando (20)-(22) se obtiene:

$$\varphi_\alpha(k+1) = T_s V_\alpha(k) - T_s(\Delta R_s + \hat{R}_s) i_\alpha(k) + \varphi_\alpha(k) \tag{23}$$

$$\varphi_\beta(k+1) = T_s V_\beta(k) - T_s(\Delta R_s + \hat{R}_s) i_\beta(k) + \varphi_\beta(k) \tag{24}$$

Multiplicando el segundo término por las resistencias se obtiene:

$$\varphi_\alpha(k+1) = T_s V_\alpha(k) - T_s \hat{R}_s i_\alpha(k) + \varphi_\alpha(k) - T_s \Delta R_s i_\alpha(k) \tag{25}$$

$$\varphi_\beta(k+1) = T_s V_\beta(k) - T_s \hat{R}_s i_\beta(k) + \varphi_\beta(k) - T_s \Delta R_s i_\beta(k) \tag{26}$$

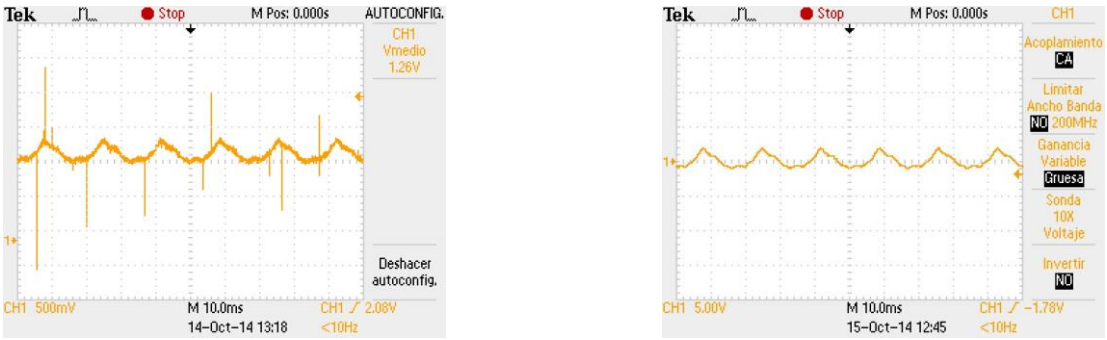
De acuerdo a (25) y (26) y tomando en cuenta que aparece una diferencia en el flujo actual debido al cambio de resistencia, entonces se obtienen las siguientes ecuaciones:

$$\Delta\varphi_\alpha(k+1) = \varphi_\alpha(k+1) - \hat{\varphi}_\alpha(k+1) = T_s \Delta R_s i_\alpha(k) \tag{27}$$

$$\Delta\varphi_\beta(k+1) = \varphi_\beta(k+1) - \hat{\varphi}_\beta(k+1) = T_s \Delta R_s i_\beta(k) \tag{28}$$

De acuerdo a (27) y (28), cuando haya un cambio en la resistencia del estator, habrá un cambio proporcional correspondiente en el flujo magnético. Este cambio en el flujo magnético se puede obtener llevando a cabo una diferencia entre la referencia de flujo y el valor del flujo magnético obtenido en el estimador.

Al llevar a cabo la diferencia antes mencionada, se observó que la forma de onda de la señal de error resultante de la diferencia de flujo, presenta componentes de alta frecuencia, tal como se muestra en la Figura III.63(a), donde la frecuencia es de alrededor de 40KHz. Por esta razón se llevó a cabo el diseño de un filtro pasa-bajas con una baja frecuencia de paso (100 Hz) y orden 100. Con este filtro se logran eliminar por completo los componentes de alta frecuencia como se muestra en la Figura III.63(b).



a) b)

Figura III.63 Forma de onda de señal de error de flujo a) sin filtrar y b) después del filtrar.

Para lograr un mejor control se agregó un controlador proporcional-integral (en lo sucesivo PI) por medio del cual, cambios registrados en el flujo magnético causarán cambios en la resistencia del estator. La ecuación para representar estos cambios está dada por:

$$|\Delta R_s| = (K_p + K_i \frac{1}{s})|\Delta\varphi_s| \quad (29)$$

donde K_p y K_i son las ganancias proporcional e integral, respectivamente. Estos valores de ganancia fueron obtenidos a prueba y error (K_p=0.625 y $K_i = 0.1875$).

El cambio de resistencia del estator $|\Delta R_s|$ es sumada continuamente al valor anterior de resistencia R_s. El diagrama a bloques del estimador final se muestra en la Figura III.64.

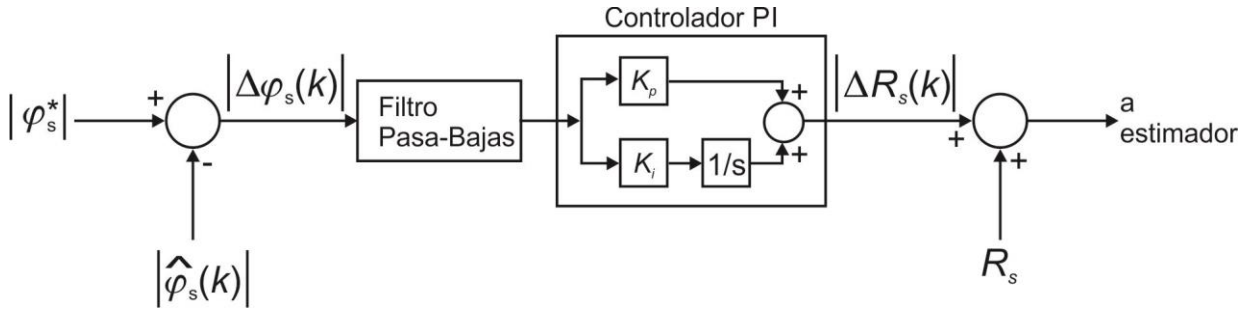
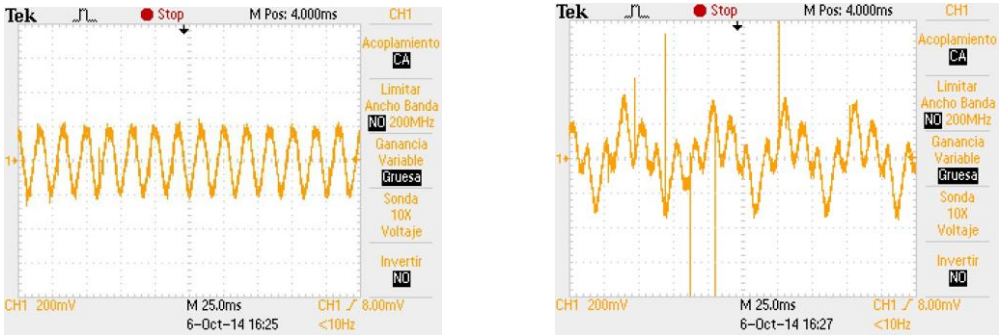


Figura III.64 Diagrama a bloques de estimador de resistencia de estator.

III.2.6 Estimador de referencia de flujo

La resistencia del estator no es el único parámetro del motor que varía según el modelo; la referencia de flujo de cada motor también difiere de un motor a otro.

Como ha sido comprobado en otras implementaciones de DTC con PMSM (Luukko, 2000), (Piipo et al., 2009), la referencia de flujo también es un factor que debe ser muy preciso para cada motor en particular. En la Figura III.63 se muestra la forma de onda del flujo magnético φ_s en un motor PMSM con el valor correcto de referencia de flujo (0.0761 weber) y el efecto que tiene cuando se introduce un valor ligeramente diferente (0.070 weber).



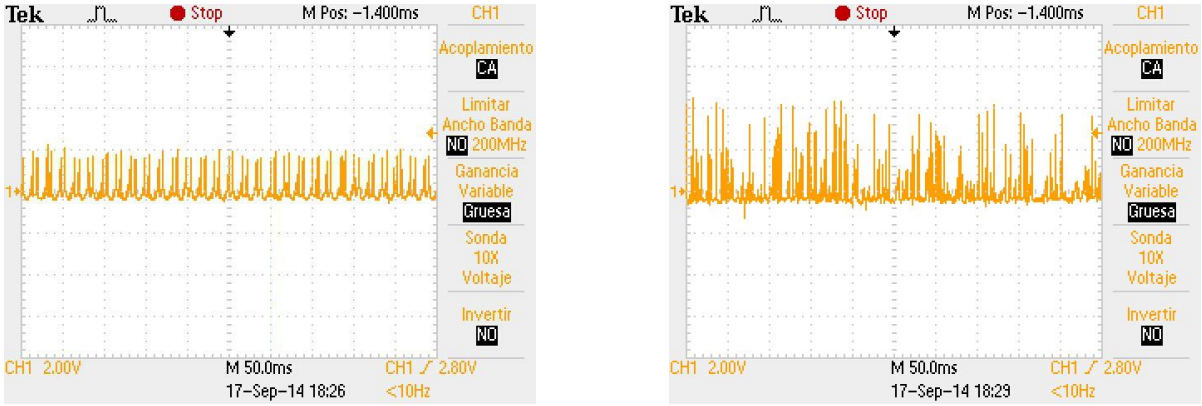
a) b)

Figura III.65 Forma de onda del flujo magnético φ_s con a) el valor correcto de referencia de flujo (0.0761 Wb) y b) con un valor de ligeramente diferente (0.070 Wb).

Así pues, para esta tesis no es suficiente compensar solamente para la resistencia del estator, sino también es necesario compensar para la referencia de flujo.

Para determinar cuál de las señales es la más afectada por una referencia de flujo incorrecta, se analizaron diferentes señales del estimador de par y flujo magnético, y aquellas que proveen mayor información de un desvío de flujo resultaron ser las señales de corriente y el sector de flujo.

En la Figura III.66 se muestra la señal de la magnitud de corriente para un motor PMSM Parker; en (a) se puede visualizar la forma de onda con la referencia de flujo correcta para este motor (0.0761 Wb) y en (b) se puede observar la deformación que ocurre al cambiarla ligeramente (0.070).



a) b)

Figura III.66 Forma de onda de la magnitud de corriente del estator con a) una referencia de flujo correcta (0.0761 Wb) y b) con un valor de ligeramente diferente (0.070 Wb).

El efecto mostrado en la imagen anterior, también se puede observar en las ecuaciones 27 y 28, en donde el flujo magnético es directamente proporcional a la corriente del estator.

Para evitar el problema de deformación de las señales de corriente debido a una referencia de flujo incorrecta, se diseñó un estimador de flujo el cual se basa en el valor del par y el parámetro de flujo magnético de los imanes del rotor (Inoue et al., 2012), como se muestra a continuación:

$$T_e = \frac{3}{2} P \varphi_f i_\beta \tag{30}$$

donde P es el número de polos del rotor, φ_f es el flujo magnético de los imanes del rotor e i_β es uno de los componentes bifásicos de la corriente del estator.

A partir de la referencia del par se obtiene el valor de la corriente i_β que se utiliza como referencia; a ésta se le resta el valor de la corriente estimada $\hat{\imath}_\beta$ y se hace pasar por un filtro pasa bajas y un controlador PI, tal como se hizo para el estimador de la resistencia del estator. La salida del controlador PI es sumada a la referencia de flujo y el resultado es el nuevo valor de referencia de flujo que se utiliza en DTC y en el estimador de resistencia. En la Figura III.67 se muestra el diagrama a bloques para el estimador de referencia de flujo implementado.

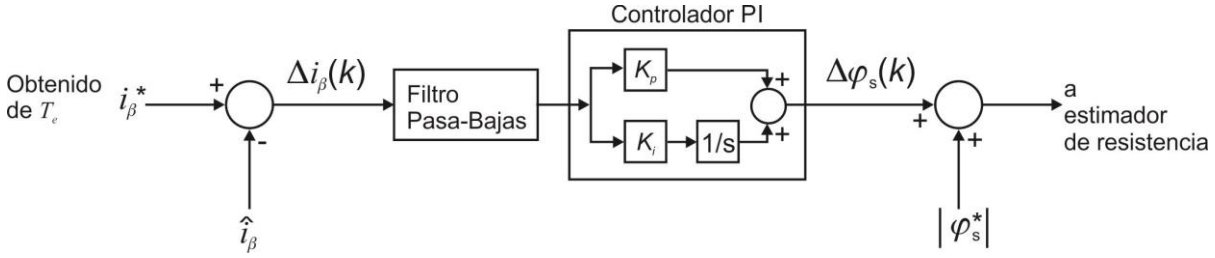


Figura III.67 Diagrama a bloques de estimador de referencia de flujo magnético.

K_p y K_i son las ganancias proporcional e integral, respectivamente. Estos valores de ganancia fueron obtenidos a prueba y error (K_p=0.125 y $K_i = 0.03125$).

III.2.7 Interacción de estimadores en DTC

Los estimadores presentados anteriormente se agregaron a la estrategia DTC como se muestra en la Figura III.68, aunque cabe mencionar que no entran en funcionamiento al mismo tiempo.

El cambio de resistencia tiene efecto sobre el desempeño del motor, sin embargo solo afecta si el cambio en resistencia es muy grande, es decir, mayor a 10Ω; por variaciones de temperatura, el cambio de resistencia es relativamente bajo y no es un cambio brusco, sino que se lleva a cabo lentamente, en el transcurso de minutos. Aun cuando se cambie un motor por otro diferente, tendría que ser mucha la diferencia de tamaño del motor. Para motores que estén dentro del mismo rango de potencia, no habría una variación muy significativa.

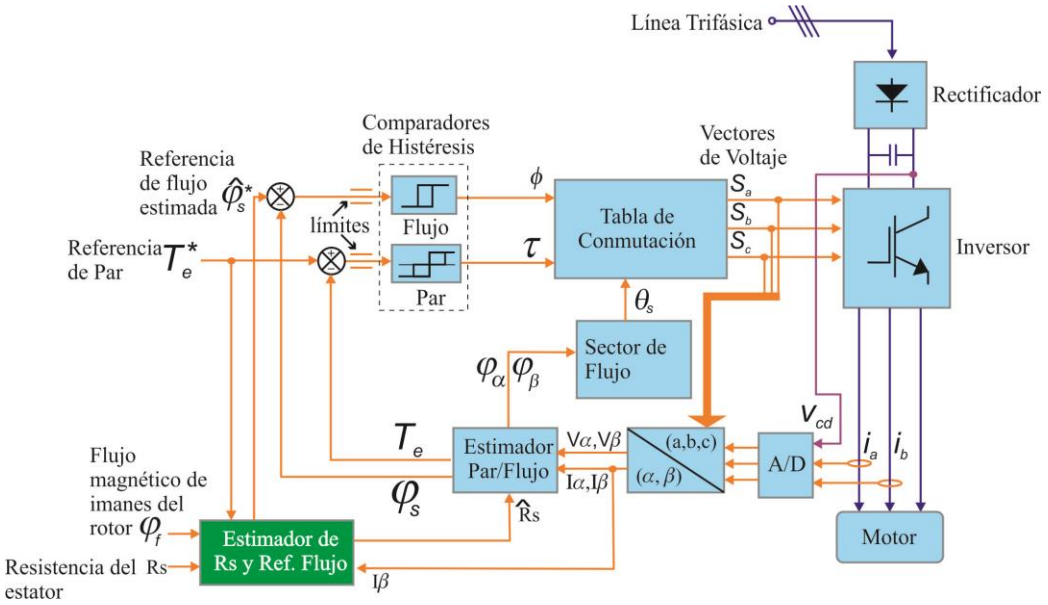


Figura III.68 Diagrama a bloques de la estrategia DTC con estimadores de resistencia y referencia de flujo.

Un cambio de la referencia de flujo tendría un cambio significativo en el desempeño del motor, sin embargo solamente se llevaría a cabo cuando se intercambiara un motor por otro; nunca sucedería lentamente conforme se encuentra trabajando el motor, como sucede con un cambio de resistencia de estator. La interconexión de estimadores se muestra en la Figura III.69.

Debido a que no es necesario que los estimadores trabajen al mismo tiempo, se hizo una modificación a la FSM del sistema DTC de manera que cuando se inicia el servo-controlador, entra en funcionamiento solamente el estimador de referencia de flujo mientras que el estimador de resistencia utiliza un valor inicial predeterminado o el valor anterior de resistencia estimado. Después de 5 segundos, se desactiva el estimador de referencia de flujo y entra en operación el estimador de resistencia, el cual ajusta cualquier cambio de resistencia en el caso de un cambio de motor y cambios futuros por variación de temperatura.

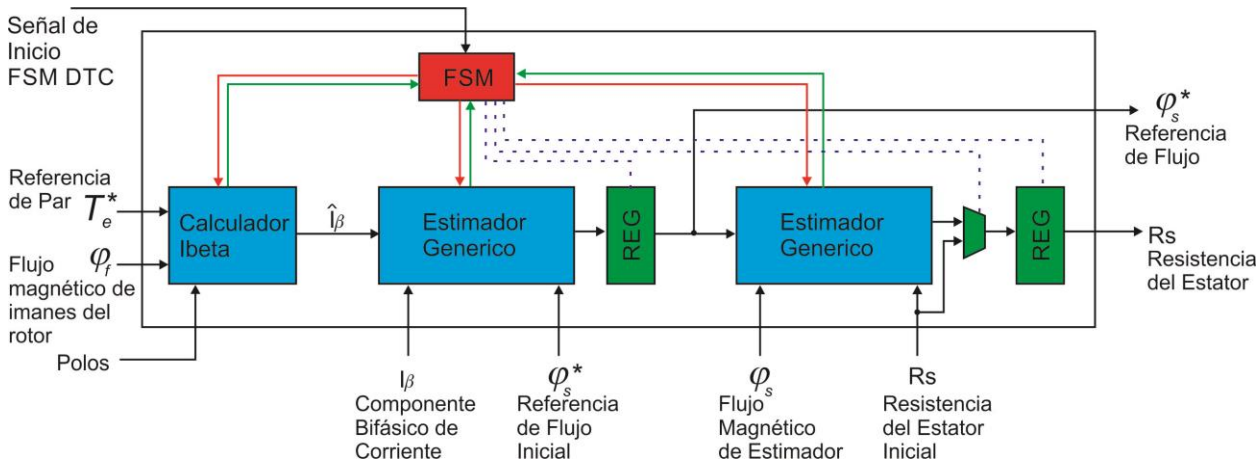


Figura III.69 Diagrama a bloques del estimador completo de referencia de flujo y resistencia del estator.

CAPÍTULO 4:

IV RESULTADOS EXPERIMENTALES

En este capítulo se presentan de forma ordenada los resultados experimentales obtenidos del desarrollo de esta tesis. La forma de organización consiste en mostrar primeramente el desempeño del prototipo DTC implementado en un microcontrolador PIC18F4550 y utilizando un solo motor PMSM. Enseguida se presentan los resultados obtenidos con el servo-controlador DTC con base en un FPGA Virtex-5 de Xilinx. Por último se describen los estimadores que fueron diseñados con el fin de permitir al servo-controlador el control de virtualmente cualquier motor PMSM del mismo rango de potencia, siendo este el objetivo principal de este proyecto de tesis.

IV.1 Resultados de prototipo DTC en Microcontrolador

Como se mencionó anteriormente, la primera parte de la tesis consistió en implementar la estrategia de control DTC en un servo-controlador con base en un microcontrolador de Microchip PIC18F4550.

El objetivo de implementar DTC en un dispositivo de bajo procesamiento como lo es un microcontrolador, era probar rápidamente el algoritmo en un procesador digital cuya programación es relativamente sencilla; esto permitiría una mayor comprensión acerca del funcionamiento de DTC en un dispositivo embebido utilizando un lenguaje de alto nivel como lenguaje C++.

De antemano se esperaba un bajo desempeño y un alto nivel de rizo en las señales de corriente y del par, debido al alto tiempo de procesamiento del microcontrolador. El rizo es una característica de la estrategia DTC, el cual se ve incrementado al tener un bajo tiempo de muestreo (Sutikno et al., 2013), siendo en este caso de 1.6ms. Sin embargo, esta implementación fue muy importante para el desarrollo de esta tesis por las siguientes razones:

- Permitió obtener rápidamente una plataforma de DTC de baja potencia con la cual se pudieron experimentar diferentes tipos de circuitos sin temor a causar daño al servo-controlador o al motor PMSM.
- Sirvió como base de pruebas para diferentes algoritmos de DTC; esto permitió poder hacer cambios y ver inmediatamente el efecto sobre el desempeño del motor.
- Los circuitos de potencia utilizados se implementaron con semiconductores discretos de bajo costo, de manera que los casos donde hubo un error de diseño y se dañó un dispositivo, solamente fue necesario sustituir el componente dañado.

Para comprobar el funcionamiento del servo-controlador se utilizó un motor PMSM de la marca PARKER (Figura IV.1) modelo BE341F cuyas características se listan en la Tabla IV.1:

Tabla IV.1 Características del PMSM Parker BE341F.

Descripción	Valor
Par Máximo	5 Nm
Corriente Máxima	10.9A
Voltaje Máximo	340V
Resistencia estator	2.95Ω
Inductancia	30.95mH
Polos	8
Potencia	0.65 kW

Figura IV.1 Motor PMSM Parker modelo BE341F.

Para mayor seguridad del equipo, se empezó a desarrollar la plataforma DTC utilizando un voltaje de alimentación para el motor de tan solo 13.5V de CD.

En un principio se tuvieron que hacer varios ajustes al programa del microcontrolador para reducir el tiempo de procesamiento. Principalmente en la sección de estimación del sector

de flujo que se describió anteriormente en la sección III.1.3. Otro de los problemas que retrasaron el funcionamiento del motor fue encontrar el valor correcto de la referencia de flujo a utilizar, debido a que este valor no se especifica en el manual de especificaciones del motor; el valor de referencia de flujo fue obtenido a prueba y error.

Una vez que se tenía funcionando el servo-controlador DTC con el microcontrolador, se observaron las formas de onda de diferentes partes del circuito para tratar de mejorar el procesamiento; por ejemplo, una de las más importantes es la corriente de una de las líneas del motor. Debido a la gran cantidad de rizo, esta corriente en lugar de presentar ondulaciones sinusoidales suaves, presenta gran deformación por la cantidad de picos que contiene (Figura IV.2), lo cual es común en servo-controladores DTC con un bajo tiempo de muestreo.

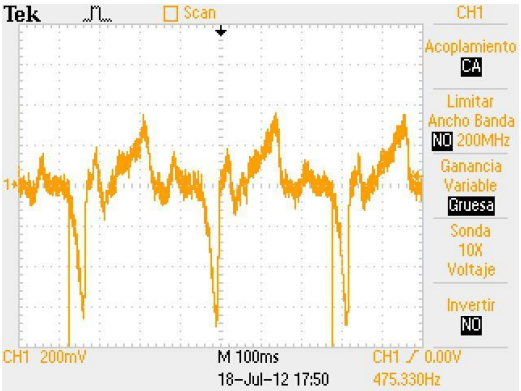
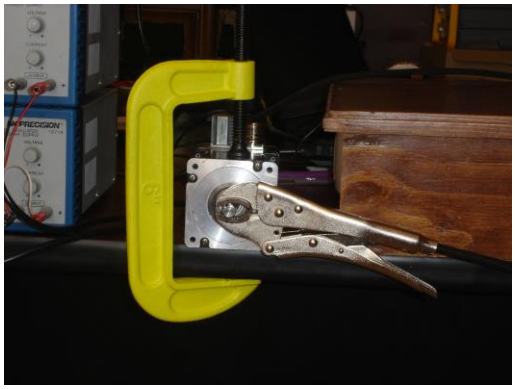


Figura IV.2 Forma de onda de la corriente I_a del motor.

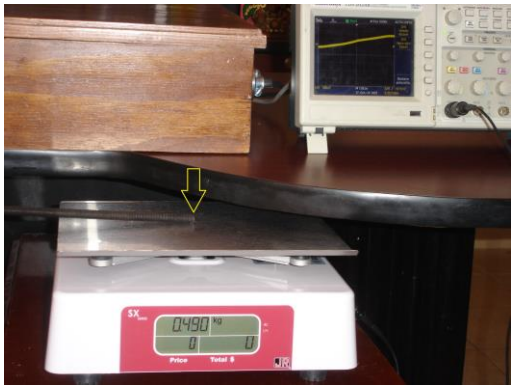
Para medir el desempeño del motor se tuvo que hacer uso de una báscula digital en donde se tomó la señal analógica de la celda de carga; esta señal se filtró y amplificó para poder ser observada en el osciloscopio. Al eje del motor se fijó una varilla la cual, al girar el motor, presiona la báscula y se registra un peso. El valor registrado de peso es convertido a un valor de par mediante la ecuación 31:

$$T = (P * 9.8) * r \tag{31}$$

donde P es el peso en kilogramos registrado en la báscula y r es la distancia en metros desde el centro del eje del motor al punto de aplicación de fuerza sobre la báscula. El arreglo del motor y la báscula se muestran en la Figura IV.3. La varilla utilizada es un tornillo de cuerda continua de 25cm que, junto con la pinza de presión que sujeta el eje del motor, da una longitud total de 30cm.



(a)



(b)

Figura IV.3 Medición del par del motor mediante el uso de una báscula digital. En (a) el motor se fija con una prensa y al eje del motor se fija una varilla la cual al girar, aplica la fuerza sobre la báscula (b).

Se realizaron varias pruebas para verificar que la producción del par mecánico fuera correcto, aunque debido al rizo, la señal del par no se observa muy claramente. En la Figura IV.4 se muestra la señal del par en una imagen de osciloscopio; la ganancia del amplificador se ajustó de manera que cada cuadro del osciloscopio representa un par de 0.5Nm.

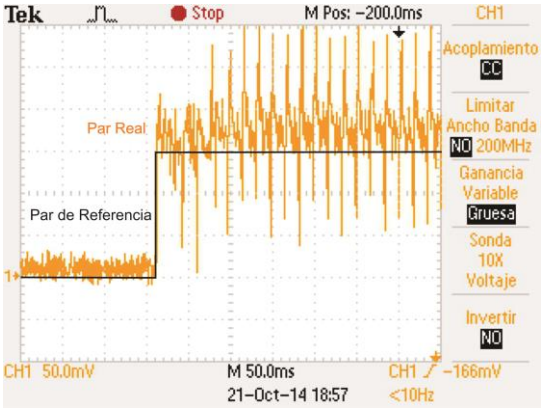


Figura IV.4 Forma de onda de la señal de par que registra un cambio de 1.5Nm.

En la Figura anterior, la báscula registro un cambio de 0.51Kg; debido a que la distancia del centro del eje del motor al punto de aplicación es de 0.30m, se obtiene de (31) que el par desarrollado es igual a 1.49Nm (0.51*9.8*0.30).

Una vez confirmado que el desempeño del servo-controlador con base en microcontrolador era relativamente aceptable, se prosiguió a implementar la estrategia DTC en lenguaje VHDL para procesamiento en un FPGA y los resultados obtenidos se presentan en la siguiente sección.

IV.2 Resultados de prototipo DTC en FPGA

Para el desarrollo de la estrategia DTC en el dispositivo FPGA, se empezó por seleccionar un convertidor ADC que tuviera una alta resolución y alta velocidad de conversión, ya que, a diferencia del microcontrolador, el FPGA no contiene su propio ADC. Como se describe en la sección III.2.2, se eligió un ADC de bajo costo de 12 bits para cada una de las corrientes del motor PMSM y para la señal de voltaje de bus de CD.

La arquitectura del estimador inicialmente se diseñó para una resolución fija de 32 bits para el flujo magnético y una resolución de 24 bits para el par electromagnético. Posteriormente, se hizo un re-diseño del estimador completo de manera que en la actualidad cuenta con una resolución genérica, la cual permite que la precisión del par y el flujo sean modificados en cualquier momento, según sea necesario. La resolución final para el flujo y el par es de 19 bits, con lo cual se logra un buen desempeño en los motores utilizados, sin ocupar tantos recursos del FPGA.

Cabe resaltar que para lograr reducir el tiempo de procesamiento en el FPGA, fue necesario cambiar la manera de obtener algunos datos. Para evitar hacer uso de una función trigonométrica mediante la ecuación 16, fue necesaria la utilización de una tabla de datos que determina rápidamente el sector del vector de flujo. Para el cálculo de la magnitud de flujo magnético (14) se requiere la operación de raíz cuadrada, la cual se puede obtener por diversos métodos siendo el más popular el algoritmo CORDIC (Sutikno et al., 2011). Sin embargo, para la precisión requerida en el flujo magnético y el par, no era lo suficientemente rápido, así que se optó por el diseño de una arquitectura diferente para la estimación del flujo (Rodriguez-Ponce et al., 2014).

Para el cálculo de la raíz cuadrada se diseñó un registro de aproximaciones sucesivas, similar al que utilizan los ADC. Este método se obtiene a partir de la ecuación básica de la raíz cuadrada (32):

$$y = \sqrt{x} \tag{32}$$

La cual se puede re-escribir como:

$$y^2 - x = 0 \tag{33}$$

De (33) se puede observar que, si se encuentra un número y que elevado al cuadrado y restado con el valor x es igual a cero, entonces ese número es la raíz cuadrada de x. El proceso que se sigue para calcular la raíz cuadrada se presenta en la Figura IV.5.

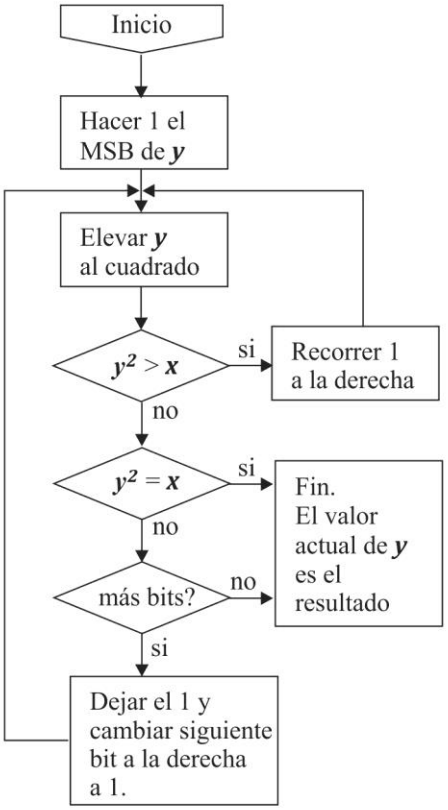


Figura IV.5 Diagrama a bloques del cálculo de raíz cuadrada mediante el uso de un registro de aproximaciones sucesivas.

Con este método se logró una reducción significativa en el tiempo de procesamiento del estimador de flujo de DTC, lográndose un tiempo de 1.1µs para un dato de 32 bits. Cabe resaltar que el diseño del calculador de raíz cuadrada es completamente genérico, pudiéndose ajustar automáticamente a una precisión de cualquier número de bits.

Una vez comprobada la precisión de los cálculos en el FPGA, comparados contra simulaciones hechas en el software MATLAB, se sustituyó la tarjeta del microcontrolador por la tarjeta de desarrollo Virtex-5. Se agregó otro ADC para la conversión del voltaje del bus de CD, ya que, para reducir carga al microcontrolador, este valor se introducía manualmente como una constante.

Para las pruebas de DTC en FPGA, el voltaje de bus se mantuvo en 13.5Vdc, sin embargo posteriormente se elevó a 65Vdc para lograr un mejor desempeño en el par del motor.

Algunos de los problema principales que se tuvieron en la implementación de DTC en el FPGA fueron errores de escalamiento en las señales de corriente y voltaje en el estimador de flujo y par; también se hicieron modificaciones al comparador de histéresis del par, ya que se había implementado como un comparador de dos niveles, debido a la recomendaciones hechas en investigaciones previas (Zhong et al., 1999). Después de varias pruebas, se comprobó que con un comparador de histéresis de tres niveles se logra un desempeño más suave en el motor, ya que se reduce el nivel de rizo en la corriente del mismo.

A continuación se muestran formas de onda de diferentes partes de la estrategia DTC utilizando el motor PARKER, utilizado en las primeras pruebas de DTC en el microcontrolador.

En la Figura IV.6 se muestra una imagen de la señal de corriente i_a de una de las fases del motor PMSM la cual, comparada con la señal mostrada previamente en la Figura IV.2, presenta menor deformación y menor rizo. En la imagen cada cuadro representa 1A de corriente.

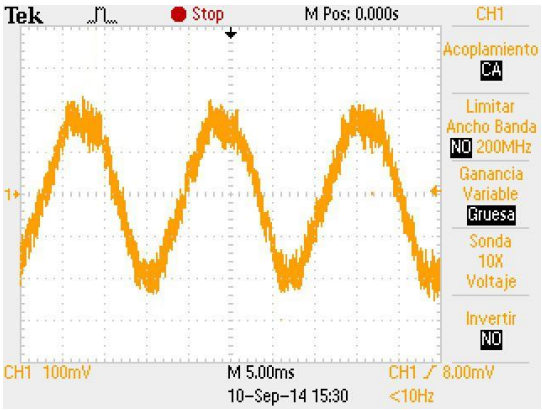


Figura IV.6 Forma de onda de una de las fases del motor (i_a) en DTC implementado en el FPGA.

En la Figura IV.7 se muestra la forma de onda del voltaje del bus de CD la cual, a pesar de haber un capacitor electrolítico de 4600µF en el inversor, aun muestra ruido debido a la conmutación de los transistores IGBT, aunque es del orden de milivolts y no afecta de gran manera la precisión del flujo magnético.

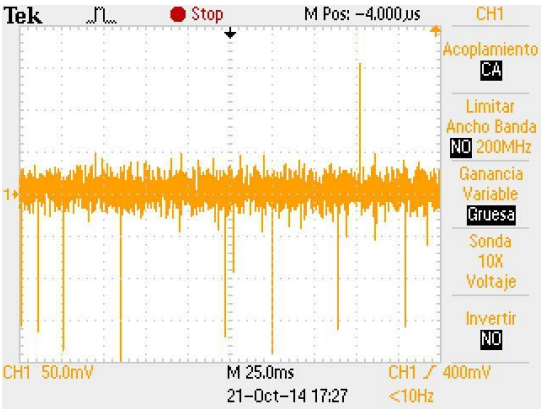
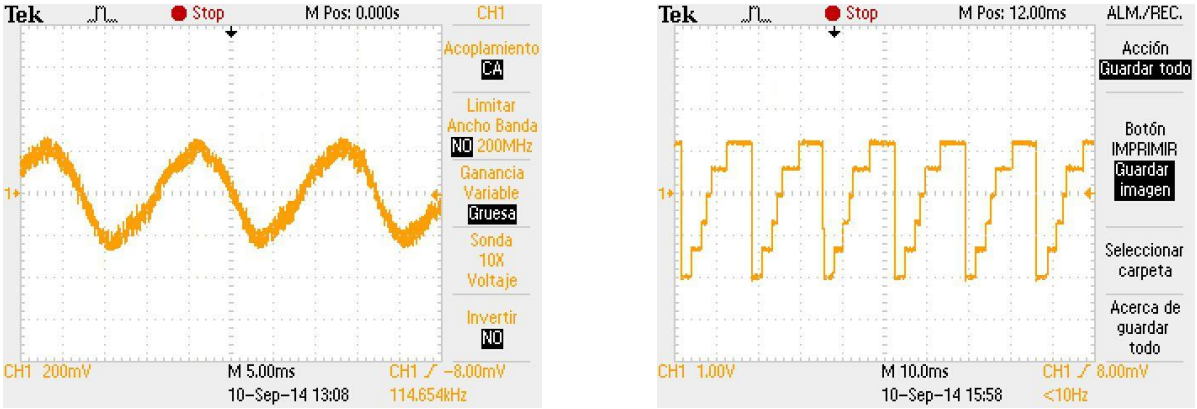


Figura IV.7 Forma de onda de la señal de voltaje en el bus de CD.

Las señales de corriente y de voltaje pasan al estimador en donde se obtienen los componentes bifásicos del flujo. En la Figura IV.8 (a) se muestra uno de los componentes de flujo magnético (φ_α), mientras que en la Figura IV.8 (b) se muestra la señal de sector de flujo (θ_s). En la figura de la señal de flujo, cada cuadro representa 50mWb de flujo magnético.



(a) (b)

Figura IV.8 Forma de onda (a) del componente de flujo magnético φ_α y (b) el sector del vector de flujo θ_s.

A partir de las señales de los componentes de flujo se obtiene la señal de magnitud de flujo mediante (14) resultando una señal positiva, como se muestra en la Figura IV.9. Esta señal es muy importante debido a que es utilizada por el estimador de resistencia del estator para adecuar el servo-controlador a motores diferentes.

Una de las señales más importantes a observar es la señal del par electromagnético debido a que es la señal mediante la cual se hace el control de motor en esta tesis. Anteriormente con el microcontrolador, se pudo observar en la Figura IV.4 que la señal del par contenía una gran cantidad de rizo debido al bajo tiempo de muestreo.

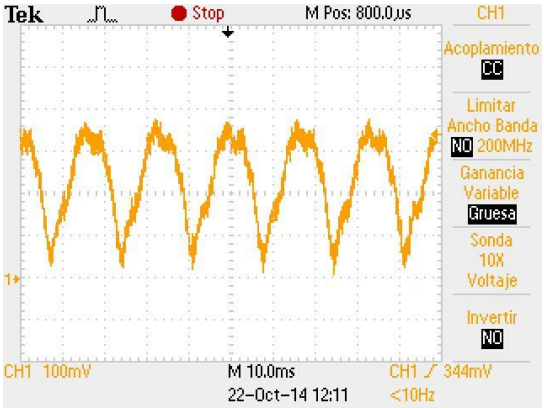
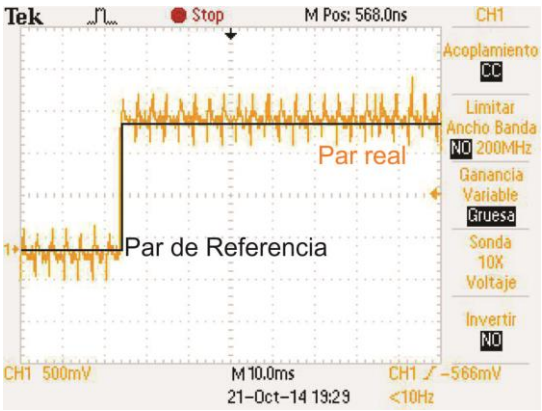


Figura IV.9 Forma de onda de la magnitud de flujo magnético.

Con el FPGA se logró un tiempo de muestreo de 5.3µs, lo cual es 300 veces más rápido que el microcontrolador, por lo que se esperaba que el rizo fuera significativamente menor. En la Figura IV.10 (a) se puede observar una señal del par electromagnético como se calcula en el estimador. En esta figura se puede ver que el cambio del par es muy rápido y el contenido del rizo, comparado con el par desarrollado por el microcontrolador, es menor.

Para verificar que el valor del par fuera correcto, mediante el uso de la báscula digital tal como se hizo con el DTC con base en microcontrolador, se graficó la forma de onda del par mecánico en la Figura IV.10 (b) y se observó una consistencia, excepto por una mayor cantidad de ruido debido a vibración que produce la varilla sobre la báscula.

(a)



(b)

Figura IV.10 Forma de onda de la señal del (a) par electromagnético y del (b) par mecánico al registrar un cambio de 1.5Nm. Cada cuadro representa un par de 0.5Nm.

Las formas de onda anteriormente mostradas, verifican un desempeño correcto de la estrategia DTC en el FPGA, sin embargo, esto es para un solo motor PMSM. En estos casos se utilizó el motor PARKER, cuyas características se listan en la Tabla IV.1.

El objetivo de esta tesis es que el servo-controlador pueda ajustarse a cualquier motor PMSM de un rango de potencia similar, y tener un buen desempeño en el control del motor.

Las características de otros motores PMSM que se utilizaron para la verificación de esta tesis se listan en Tabla IV.2 y se muestran en la Figura IV.11.

Tabla IV.2 Lista de motores a utilizar con servo-controlador DTC.

Descripción	ABB Robotics	Mistubishi	Estun
Modelo de motor	PS 60/4-45-P-LSS	HC-SF102X	EMJ-04APB22
Par Máximo	5.5 Nm	14.4 Nm	4.0 Nm
Corriente Máxima	11A	18A	8.1A
Voltaje Máximo	220V	220V	220V
Resistencia estator	7.25Ω	0.63Ω	4.7Ω
Inductancia	240.95mH	5.54mH	-
Polos	4	8	4
Potencia	1.0 kW	1.7 kW	0.4kW

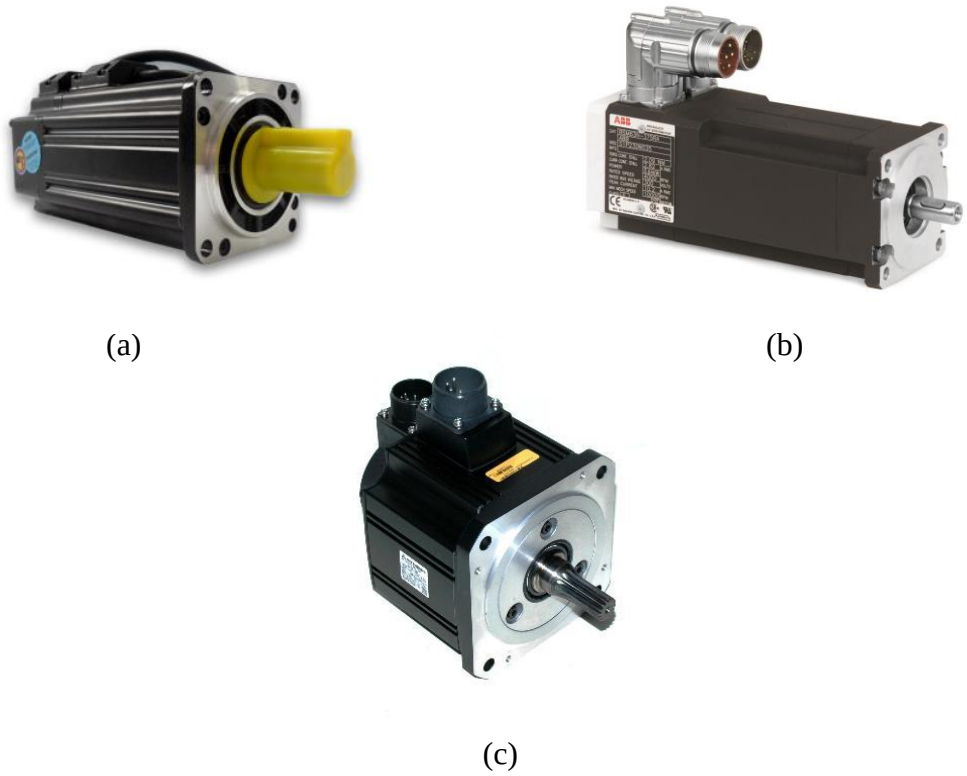


Figura IV.11 Motores PMSM de la marca (a) Estun, (b) ABB Robotics y (c) Mitsubishi utilizados con servo-controlador DTC.

Para comprobar que el estimador de resistencia del estator está trabajando correctamente se observó la señal de corriente i_β del estimador de flujo/par, como se muestra en la Figura IV.12; primeramente se utilizó el motor Parker y se detuvo el servo-controlador. Enseguida se cambió el motor por el ABB Robotics, el cual tiene una diferencia en el flujo magnético de los imanes del rotor de 0.36Wb. Al iniciar el motor hay un pico en el valor de la corriente y posteriormente empieza a reducirse hasta llegar a un valor estable. El ajuste del valor de la magnitud de corriente toma alrededor de 2.5 segundos.

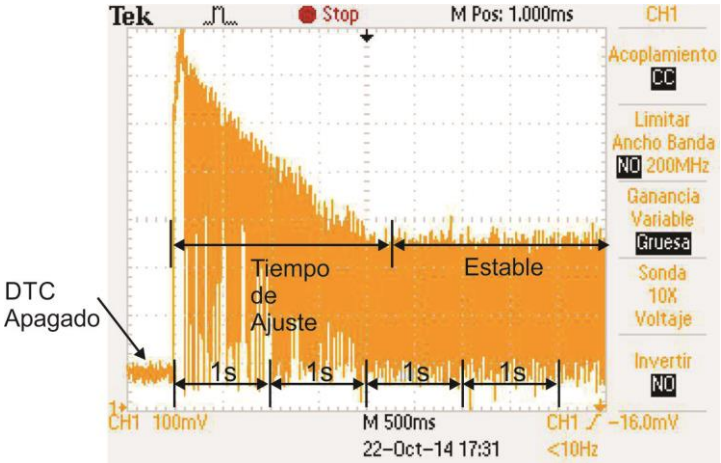


Figura IV.12 Ajuste en la corriente i_β del estimador de flujo/par debido al ajuste de la referencia de flujo.

Una vez transcurridos los 5 segundos del ajuste de la referencia de flujo, entra en funcionamiento el estimador de le resistencia. Entre el motor Parker y el ABB Robotics existe una diferencia entre la resistencia del estator alrededor de 5Ω, así que el cambio en la señal de corriente del motor no es muy notoria, como se muestra en la Figura IV.13.

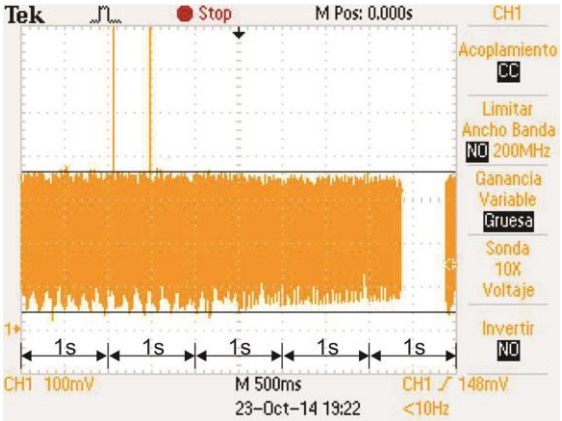


Figura IV.13 Ajuste en la corriente i_β del estimador de flujo/par debido al ajuste de la resistencia del estator.

También se hicieron mediciones de cambios en el par en los cuatro motores utilizando la báscula digital. De esta manera se determinó que el par se comportaba de la misma manera, sin importar el motor controlado.

En la Figura IV.14 se muestra un cambio de par de 1Nm en cada motor. Se puede observar que los motores Parker y Estun son los que desarrollan el par más correctamente, en comparación con el motor Mitsubishi que desarrolla un par de alrededor de 1.2Nm y el motor ABB Robotics que desarrolla un par cerca de 1.5Nm. Este error se atribuye al hecho de que estos últimos motores tienen un rango de potencia mayor que los primeros dos.

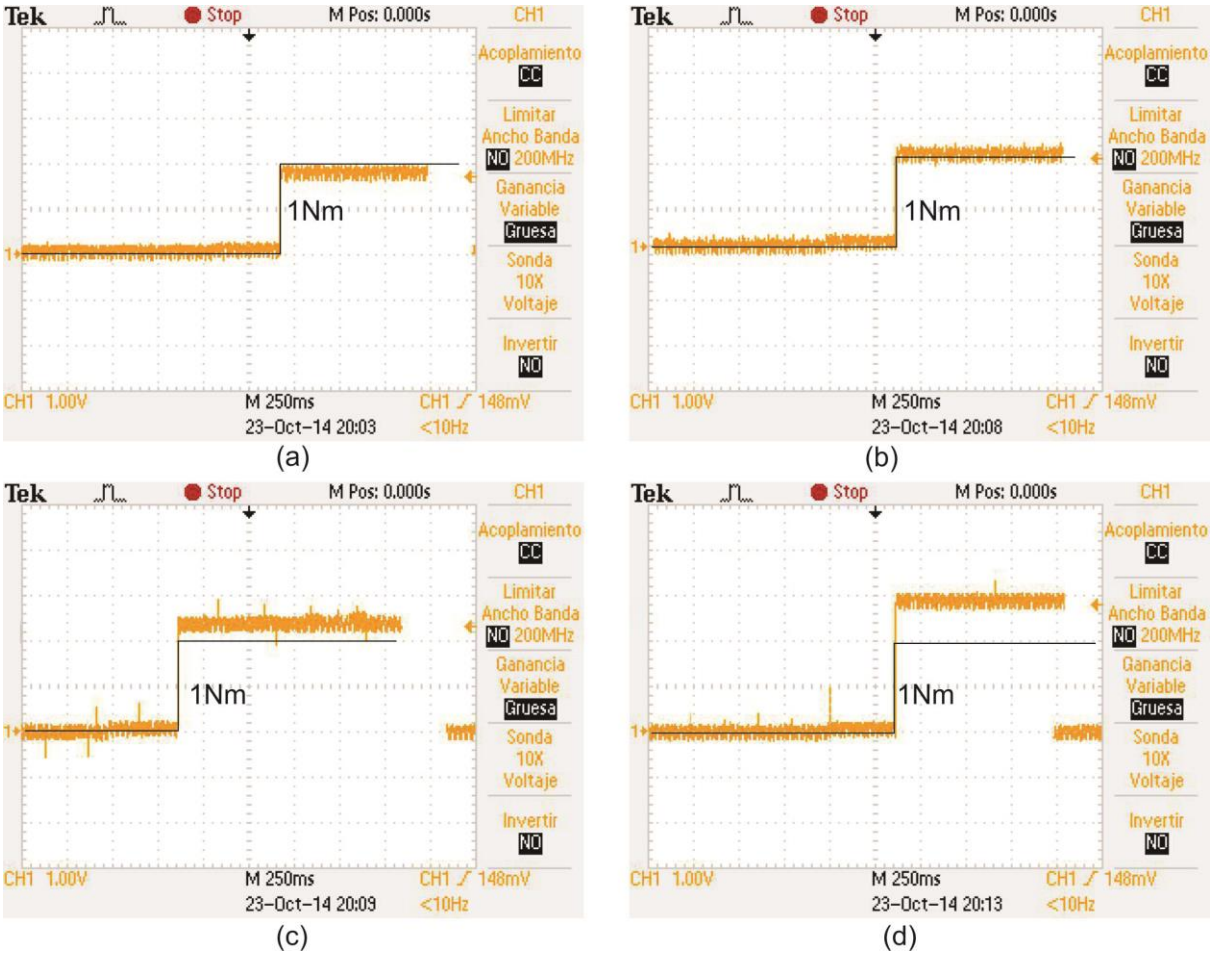


Figura IV.14 Comparación de desempeño del par en los motores (a) Parker, (b) Estun, (c) Mitsubishi y (d) ABB Robotics.

IV.3 Conclusiones

En este trabajo de tesis se implementó un servo-controlador para motores PMSM en un FPGA con base en la estrategia de control DTC. Además, se diseñó un estimador que ajusta la referencia de flujo y la resistencia del estator con el fin de permitir que el controlador se adapte a diferentes motores PMSM son rangos de potencia similares.

La estrategia de control DTC fue preferida sobre la más popular estrategia de control vectorial, debido a que presenta menor sensibilidad a los parámetros del motor, sin embargo se pudo comprobar que no solamente es sensible a la resistencia del estator, sino también a la referencia del flujo magnético de la cual es mayormente dependiente.

Durante el desarrollo de este servo-controlador se logró conocer a profundidad el funcionamiento de los motores PMSM y de la estrategia DTC, así también como el diseño de arquitectura digital para el control de motores y electrónica de potencia.

Con los resultados obtenidos se demostró que DTC es un algoritmo que presenta gran sencillez de implementación de un control de motores, comparado con otros métodos similares, sin embargo presenta el inconveniente del rizo que está presente en las señales de corriente, de flujo y del par.

Con este proyecto de tesis se logró obtener una gran cantidad de información acerca de la estrategia de control de motores DTC; información que, sin duda, servirá para futuros proyectos y mejoras a DTC con el fin de obtener un servo-controlador más estable, con una reducción significativa de rizo.

BIBLIOGRAFÍA

Abianeh, A.J. & Ping, H.W., 2010. Study into the effects of stator resistance variation of direct torque controlled surface permanent magnet synchronous motor drive. *IEEE Symposium on Industrial Electronics and Applications*, 1(1), pp.361-66.

Amhad, M., 2010. *High Performance AC Drives*. London: Springer-Verlag.

Amhad, M., 2011. *Advances in Motor Torque Control*. Rijeka, Croatia: InTech.

Baader, U., Depenbrock, M. & Gierse, G., 1992. Direct self control of inverter fed induction machine: a basis for speed control without speed measurement. *IEEE Transactions on Industry Applications*, 28(3), pp.581-88.

Blaschke, F., 1971. A new method forthe structural decoupling of A.C. induction machines. *Conf. Rec. IFAC*, pp.1-15.

Bose, B., 2001. *Modern Power Electronics*. Upper Saddle River, NJ: Prentice Hall.

Bossoufi, B., Karim, M., Lagrioui, A. & Ionita, S., 2011. FPGA-Based Implementation with Simulation of Structure Direct Torque Control of a PMSM. *Multimedia Computing and Systems (ICMCS), 2011 International Conference*.

Bossoufi, B., Karin, M., Silviu, I. & Lagrioui, A., 2011. FPGA-Based Implementation by Direct Torque Control of a PMSM. *Compatibility and Power Electronics (CPE), 2011 7th International Conference-Workshop*, pp.464-69.

Branham, B., 2013. The art of CNC machining. *CNC Machining*, 17(52).

Buja, G.S. & Kazmierkowski, M.P., 2004. Direct Torque Control of PWM-Fed AC Motors. *IEEE Transactions on Industrial Electronics*, 51(4), pp.744 - 757.

Casadei, D., Serra, G., Tani, A. & Zarri, L., 2006. Assessment of Direct Torque Control for Induction Motor Drives. *Bulletin of the Polish Academy of Sciences*, 54(3), pp.237 - 254.

Depenbrock, M., 1988. Direct self-control (DSC) of inverter-fed induction machine. *IEEE Transactions on Power Electronics*, 3(4), pp.420-29.

Elfilali, B., 2001. Utilización de filtro de Kalman como estimador de velocidad en el control vectorial de motores de inducción. *Tesis de maestría del Instituto Politécnico Nacional, Unidad Zacatenco*.

Fairchild, 2009. Smart power module motion SPM products in SPM45H packages. *Application Notes AN-9070*.

Faiz, J. & Sharifian, M., 2001. Different techniques for real time estimation of induction motor rotor resistance in sensorless direct torque control for electrical vehicle. *IEEE Transactions in Energy Conversion*, 16(1), pp.104-09.

Firoozian, R., 2009. *Servomotors and Industrial Control Theory*. New York, U.S.A.: Springer.

Franco, L.A., 2007. Desarrollo de un Sistema de Monitoreo para Maquina-herramienta basada en FPGA. *Tesis de Doctorado, Universidad Autónoma de Querétaro*.

French, C. & Acarnley, P., 1996. Direct Torque Control of Permanent Magnet Drives. *IEEE Transactions on Industrial Applications*, pp.1080 - 1088.

Garcia, X.T., Zigmund, B., Terlizzi, P. & Salvatore, L., 2011. Comparison Between FOC and DTC Strategies for Permanent Magnet Synchronous Machines. *Advances in Electrical and Electronic Engineering*, pp.76 - 81.

Gieras, J.F., 2010. *Permanent Magnet Motor Technology*. Boca Raton, FL.: CRC Press.

Gulez, K., Adam, A.A. & Pastaci, H., 2007. A Novel Direct Torque Control Algorithm for PMSM with Minimum Harmonics and Torque Ripples. *IEEE/ASME Transactions on Mechatronics, Volume: 39,Issue: 6*, pp.223 - 227.

Hanselman, D., 2012. *Brushless Permanent Magnet Motor Design*. 2nd ed. New York: McGraw-Hill.

Hartini, K., Miloud, Y. & Miloudi, A., 2011. Improved direct torque control of permanent magnet synchronous electrical vehicle motor with proportinal-integral resistance estimator. *Journal of Electrical Engineering & Technology*, 5(3), pp.451-61.

Hasegawa, M., Yoshioka, S. & Matsui, K., 2009. Position Sensorless Control of Interior Permanent Magnet Synchronous Motors using Unknown Input Observer for High Speed Drives. *Industry Applications, IEEE Transactions on Volume: 44, Issue: 3*, pp.938 - 946.

Inoue, Y., Morimoto, S. & Sanada, M., 2012. Comparative study of PMSM drive systems based on current control and direct torque control in flux-weakening control region. *IEEE Transactions on Industry Applications*, 48(6), pp.2382-89.

International Federation of Robotics, 2013. Global Robotics Industry. *World Robotics*.

Kohlrusz, G. & Fodor, D., 2011. Comparison of scalar and vector control strategies of induction motors. *Hungarian journal of industrial chemestry*, 39(2), pp.265-70.

Kowalski, C.T., Lis, J. & Orlowska-Kowalska, T., 2007. FPGA Implementation of DTC Control Method for Induction Motor Drive. *EUROCON 2007, The International Conference on "Computer as a Tool"*.

Kung, Y.S., 2008. Design and Implementation of a High Performance PMLSM Drives using DSP Chip. *IEEE Transactions on Industrial Electronics*, 55(3), pp.1341 - 1351.

Kung, Y.S. & Tsai, M.H., 2007. FPGA Based Speed Control IC for PMSM Drive with Adaptive Fuzzy Control. *IEEE Transactions on Power Electronics*, 22(6).

Lamchich, M.T., 2011. *Torque Control*. Rijeka, Croatia: InTech.

Lin, G. & Wan, Q., 2012. Estimation of rotor resistance of induction motor based on the Kalman filter. *Springer-Verlag*, 2(169), pp.193-98.

Luukko, J., 2000. Direct torque control of permanent magnet synchronous machines-Analisis and implementation. *Tesis Doctoral, Universidad Tecnológica de Laappenranta*.

Marino, R., Tomei, R. & Verrelli, C., 2010. *Induction Motor Control Design*. London: Springer-Verlag.

Melfi, M., Evon, S. & McElveen, R., 2009. Induction Versus Permanent Magnet Motors. *IEEE Industry Applicactions Magazine*, 15(6), pp.28 - 35.

Merzoug, M.S. & Naceri, F., 2008. Comparison of Field Oriented Control and Direct Torque Control for Permanent Magnet Synchronous Motor (PMSM). *World Academy of Science, Engineering and Technology*, 45.

Miller, T.J.E., 1998. *Brushless Permanent Magnet and Reluctance Motor Drives*. New York: Oxford University Press.

Mitronikas, E.D., Safacas, A.N. & Tatakis, E.C., 2001. A new stator resistance tuning method for stator-flux-oriented vector-controlled induction motor drive. *IEEE Transactions in Industrial Electronics*, 48(6), pp.1148-57.

Monmasson, E. & Cirstea, M.N., 2007. FPGA Design Methodology for Industrial Control Systems - A Review. *IEEE Transactions on Industrial Electronics*, 54(4).

Moustafa-Azab, M.A., 2002. Estudio y realización de control directo del par para accionamientos de motores de inducción con inversores de diferentes topologías. *Tesis Doctoral, Universidad Politécnica de Cataluña*.

Naouar, M.W. et al., 2007. FPGA Based Current Controllers for AC Machine Drives - A Review. *IEEE Transactions on Industrial Electronics*, 54(4), pp.1907 - 1925.

Naouar, M.W., Naassani, A., Monmasson, E. & Belkhodja, I., 2008. FPGA Based Predictive Current Controller for Synchronous Machine Drive. *IEEE Transactions on Power Electronics*, 23(4), pp.2115 - 2126.

Noguchi, T. & Takahashi, I., 1984. Quick Torque Response Control of an Induction Motor Based on a New Concept. *Institute of Electrical Engineers of Japan*, pp.61-70.

Obregón-Tenorio, A., 2008. Control vectorial de la velocidad de un motor de inducción utilizando la tarjeta DS1103 de Dspace. *Tesis de maestría, Instituto Politécnico Nacional, Unidad Zacatenco*.

Ortega, C., 2007. Torque Ripple Reduction in PMSM DTC Drives using Matrix Converters. *European Conference on Power Electronics and Applications*, pp.1 - 10.

Osornio-Ríos, R., 2004. Diseño y construcción de una tarjeta controladora de tres ejes. *Tesis de Maestría, Universidad Autónoma de Querétaro*.

Piipo, A., Hinkkanen, M. & Luomi, J., 2009. Adaptation of motor parameters in sensorless PMSM drives. *IEEE Transcations on Industry Applications*, 45(1), pp.203-12.

Ponce-Cruz, P., 2001. Control directo delpar de un motor de inducción sin sensor de velocidad. *Tesis de doctorado, Instituto Politecnico Nacional, Unidad Zacatenco*.

Puranen, J., 2006. Induction motor versus permanent magnet synchronous motor in motion control applicactions: A comparative study. *Tesis Doctoral, Universidad Tecnológica de Lappeenranta, Finlandia.*.

Pyrhönen, J., 2014. *Design of Rotating Electrical Machines*. 2nd ed. West Sussex, United Kingdom: John Wiley & Sons Ltd.

Rajendran, R. & Devarajan, N., 2010. FPGA based Implementation of Space Vector Modulated Direct Torque Control for Induction Motor Drive. *International Journal of Computer and Electrical Engineering*, 2(3), pp.589 - 594.

Reza, C.M.F.S. & Mekhilef, S., 2013. Online stator resistance estimation using artificial neural network for direct torque controlled induction motor drive. *IEEE Conference on Industrial Electronics and Applications*, 1(1), pp.1486-91.

Rodríguez-Ponce, R., Rodríguez-Resendiz, J. & Gomes-Loenzo, R.A., 2014. A project-oriented approach for power electronics and motor drive courses. *International Journal on Electrical Engineering Education*, Aceptado(Pendiente de publicación).

Rodriguez-Ponce, R., Rodriguez-Resendiz, J. & Gómez-Loenzo, R., 2014. Fast square root calculation for DTC magnetic flux estimator. *IEEE Latin America Transactions*, 12(2), pp.112-15.

Rodríguez-Reséndiz, J., 2011. Modelado de Voltaje y Corriente de un Motor de Inducción como Método para Mejorar su Desempeño en Velocidades Variables. *Tesis de Doctorado, Universidad Autónoma de Querétaro*.

Romero-Troncoso, R., 2004. Procesamiento de Señales para la Detección de la Ruptura de Herramienta en Sistemas de Manufactura por Control Numérico Computarizado. *Tesis de Doctorado, Universidad Autónoma de Querétaro*.

Ronquillo, G., 2002. Controlador Digital para Servomotores sin escobillas de Corriente Directa. *Tesis de Maestría, Universidad Autónoma de Querétaro*.

Sergeant, P., De Belie, F., Dupre, L. & Melkebeek, J., 2010. Losses in Sensorless Controlled Permanent-Magnet Synchronous Machines. *IEEE Transactions on Magnetics*, 46(2), pp.590 - 593.

Simon, E., 1999. Implementation of a speed field oriented control of a 3-phase PMSM motor usin TMS320F240. *Texis Instruments, Application Report SPRA588*.

Sixtega-Landeros, A.E., 2011. Control directo de par del motor síncrono de imán permanente. *Tesis de maestría, Instituto Politécnico Nacional*.

Sutikno, T., Idris, N.R.N. & Jidin, A., 2014. A review of direct torque control for induction motors for sustainable reliability and energy efficient drives. *Renewable and sustainable energy reviews*, 32(1), pp.548 - 558.

Sutikno, T., Idris, N.R.N., Jidin, A. & Cirstea, M.N., 2013. An Improved FPGA Implementation of Direct Torque Control for Induction Machines. *IEEE Transactions on Industrial Informatics* , 9(3), pp.1280 - 1290.

Sutikno, T. et al., 2011. FPGA Based High Precision Torque and Flux Estimator of Direct Torque Control Drives. *IEEE Applied Power Electronics Colloquium*.

Trzinadlowski, A., 2001. *Control of Induction Motors*. San Diego, CA.: Academic Press.

Uddin, M.N. & Nam, S.W., 2008. New Online Loss-Minimization-Based Control of an Induction Motor Drive. *IEEE Transactions on Power Electronics*, 23(2).

Utsumi, Y., Hoshi, N. & Oguchi, K., 2006. Comparison of FPGA Based Direct Torque Controllers of Permanent Magnet Synchronous Motors. *Journal of Power Electronics*, 6(2), pp.144 - 120.

Vas, P., 1998. *Sensorless Vector and Direct Torque Control*. New York: Oxford Science Publications.

Wilamowski, B. & Irwin, D., 2011. *Power Electronics and Motor Drives*. Florida, U.S.A.: CRC Press, Taylor & Francis Group.

Wonhee, K., Chuang, Y. & Choo, C., 2011. Design and Implementation of a Simple Field Oriented Control for Permanent Magnet Stepper Motors Without DQ Transformation. *IEEE Transactions Magnetics*, 47(10).

Yongjung, C., Shenghua, H., Shanming, W. & Fang, W., 2007. A Direct Torque Controlled Permanent Magnet Synchronous Motor System based on the New Rotor Position Estimation. *IEEE Proceedings of the 26th Chinese Control Conference*, pp.27 - 31.

Zhang, T., Liu, B. & Zhang, H., 2010. Direct Torque Control of Permanent Magnet Synchronous Motor. *Proceedings of the 29th Chinese Control Conference*.

Zhang, Y. & Zhu, J., 2011. Direct Torque Control of Permanent Magnet Synchronous Motor with Reduced Torque Ripple and Commutation Frequency. *IEEE Transactions on Power Electronics*, 26(1), pp.235 - 248.

Zhang, Y., Zhu, J., X., W. & Guo, Y., 2011. A Simple Method to Reduce Torque Ripple in Direct Torque Controlled Permanent Magnet Synchronus Motors by using Vectors with Variable Amplitude and Angle. *IEEE Transactions on Industrial Electronics* , 58(7), pp.2828 - 2859.

Zhong, L. et al., 1999. A Direct Torque Controller for Permanent Magnet Synchronous Motor Drives. *IEEE Transactions on Energy Conversion*, 14(3), pp.637 - 642.

112 IEEE LATIN AMERICA TRANSACTIONS, VOL. 12, NO. 2, MARCH 2014

Fast Square Root Calculation for DTC Magnetic Flux Estimator

R. Rodríguez, *Member*, IEEE, R. A. Gómez and J. Rodríguez, *Senior Member*, IEEE

***Abstract*— Direct Torque Control (DTC) is a control strategy fully used with induction motors and permanent magnet synchronous motors due to a fast torque response, compared to other traditional control strategies. This paper presents a new technique for calculating the square root, which is the operation that presents the greatest difficulty when developing the DTC strategy on an FPGA. The architecture presented is in VHDL using a structural modeling style and a successive approximation register to calculate digit by digit, the square root of a binary unsigned 32-bit number, which can be easily expanded to a larger number of bits. With this architecture the flux estimator processing time was lowered to 1.12µs, when the lowest time reported was 5µs. This time reduction will allow a dramatic reduction in torque ripple, a common effect when using DTC.**

***Keywords*— VHDL, FPGA, motor control, digital arithmetic, digital operations.**

I. INTRODUCCIÓN

Control directo del torque (DTC, del inglés Direct Torque Control) es una técnica de control de motores eléctricos que fue desarrollada y presentada por Takahashi y Noguchi en los años ochenta [1]. Este método de control es caracterizado por su simplicidad de implementación y respuesta rápida en torque, en comparación con el control vectorial tradicional utilizado en servo controladores comerciales [2].

Para que el desempeño de DTC sea el óptimo, es necesario que se lleve a cabo a una alta velocidad de procesamiento [3]; velocidad que solamente se puede lograr en dispositivos electrónicos digitales tal como la matriz de compuertas reconfigurable (FPGA, del inglés Field Programmable Gate Array) [4].

De todas las operaciones aritméticas requeridas para llevar a cabo la computación de DTC en un FPGA, aquella que representa mayor complejidad es la raíz cuadrada [5]. Además, no solo es necesario llevar a cabo la operación con una alta precisión, sino que también es necesario ejecutarla lo más rápido posible para evitar efectos de ruido en el torque del motor.

Existen reportes de investigadores que han propuesto implementaciones de la raíz cuadrada por diferentes métodos como son el método de estimación de Rough [6], el método Babilonio [7], de aproximaciones exponenciales [8], algoritmo de expansión de series de Taylor [9], el método Newton-Raphson [10] y el algoritmo CORDIC [11].

Ninguno de los métodos anteriores es apropiado para implementación en un FPGA debido a que presentan una alta complejidad y altos tiempos de procesamiento [12].

En referencia [5] se presenta un método secuencial de cálculo de la raíz dígito a dígito. Este método es implementado en un FPGA para la estimación del flujo magnético de un motor eléctrico, sin embargo es poco intuitivo y difícil de implementar.

El objetivo de este trabajo es presentar una nueva metodología para implementar la operación de raíz cuadrada en un FPGA, con el fin de calcular el flujo magnético en un estimador de DTC en el menor tiempo posible.

R. Rodríguez, Universidad Autónoma de Querétaro, Querétaro, México, rrodriguez@upgto.edu.mx.
R. A. Gómez, Universidad Autónoma de Querétaro, Querétaro, México, rob@uaq.mx.
J. Rodríguez, Universidad Autónoma de Querétaro, Querétaro, México, juvenal@uaq.edu.mx.

II. ALGORITMO DE RAÍZ CUADRADA PROPUESTO

El algoritmo para la raíz cuadrada propuesto es del tipo dígito a dígito, en donde el resultado se calcula de manera secuencial resultando solamente un dígito en cada iteración.

El método presenta la ventaja de que el dígito obtenido en cada iteración ya es parte del resultado final, por lo que ya no cambiará en un proceso posterior; el proceso termina cuando procesa el último dígito. Cuenta además con la ventaja de que se puede ajustar al ancho de bits de cualquier número binario de punto fijo.

Para llevar a cabo la raíz cuadrada se parte de la ecuación de la raíz como se muestra en la ecuación (1).

$$y = \sqrt{x} \tag{1}$$

Si se elevan al cuadrado ambos lados de la ecuación, resulta lo siguiente:

$$y^2 = x \tag{2}$$

Ahora, se pasa la variable x al lado izquierdo de la ecuación resultando:

$$y^2 - x = 0 \tag{3}$$

Para calcular la raíz cuadrada de x, se asigna un número a la variable y, el cual va cambiando un bit en cada iteración hasta que el resultado de la resta es muy cercano a cero; el valor final de y será el resultado de la raíz cuadrada.

Figura IV.15 Artículo publicado en IEEE Latin America Transactions.

MANCHESTER 1824
Manchester University Press

A Project-Oriented Approach for Power Electronics and Motor Drive Courses

Rafael Rodriguez-Ponce, Roberto A. Gomez-Loenzo and Juvenal Rodriguez-Resendiz

División de Estudios de Posgrado, Facultad de Ingeniería, Universidad Autónoma de Querétaro, Querétaro, México

E-mail: rrodriguez@upgto.edu.mx

Abstract One of the most important machines used in a wide variety of applications is the electric motor, therefore power electronics and motor drives are major topics covered in undergraduate electrical engineering courses. Nevertheless, current teaching methods are usually based on intensive mathematical analysis which can be difficult for students to understand but mainly to apply. This paper provides ideas and practical experiences of a project-oriented approach implemented in power electronics and motor drives courses at the Automation and Control Department of the Universidad Autónoma de Querétaro (UAQ), Querétaro, México. By using a microcontroller-based motor drive and a more practical approach in class, it is possible to introduce students to these courses in a more attractive and efficient way. The results presented prove that this methodology improves student competency, increases motivation and promotes teamwork in such technical courses.

Keywords Direct Torque Control (DTC); electrical engineering education; microcontroller; motion-control systems; servo drive;

Electric motors are among the greatest inventions of all time. They can be found almost anywhere, from household appliances to industrial robotic manipulators and computer numerical controlled (CNC) machines.[1] Nowadays, they can even be found in automobiles where the internal combustion engine has been replaced by a high-efficiency electrical machine.[2]

Consequently, motor control related courses play a major role in undergraduate electrical engineering curricula. Not only is it necessary for students to understand the basic operation of a motor, but they must also comprehend the application of more advanced concepts such as speed and torque control.[3-5]

A problem commonly encountered in these courses, is that students are overwhelmed by the mathematical analysis and the complex equations it entails, but mostly by the difficulty of

Figura IV.16 Artículo aceptado en International Journal on Electrical Engineering Education (Publicación pendiente).

UNIVERSIDAD POLITÉCNICA DE GUANAJUATO.

003908222012 **ACTA DE ASUNTOS ACADÉMICOS DE LA CARRERA DE INGENIERIA EN ROBÓTICA DE LA UNIVERSIDAD POLITECNICA DE GUANAJUATO**. SIENDO LAS 09:00HRS. DEL MIÉRCOLES 22 DE AGOSTO DEL 2012 EN LA SALA DE CONSEJO DE LA UNIVERSIDAD POLITÉCNICA DE GUANAJUATO, AV. UNIVERSIDAD NORTE S/N, COMUNIDAD "JUAN ALONSO" C. P. 38483 DE LA CIUDAD DE CORTAZAR, GUANAJUATO, SE CONSTITUYERON EN COMITÉ DE EXAMEN DE GRADO EL M. EN C. RAFAEL RODRÍGUEZ PONCE**, PRESIDENTE;** EL DR. OMAR MARTÍNEZ ÁLVAREZ**, SECRETARIO;** EL DR. DIMAS TALAVERA VELÁZQUEZ**, VOCAL;** M. EN C. DANIEL HERNÁNDEZ MOEDANO**, VOCAL SUPLENTE** Y EL M. EN C. VIGNAUD GRANADOS ALEJO**, VOCAL SUPLENTE**, PARA LA PRESENTACIÓN Y DEFENSA DE LA TESIS DE LICENCIATURA **"FACTIBILIDAD DEL USO DE VIDRIOS SATINADOS Y ANTI REFLEJANTES EN LA CONSTRUCCIÓN DE DISPOSITIVOS FOTOVOLTAICOS"** QUE PRESENTA EL **C. FILEMÓN TENIENTE PATIÑO,** ASPIRANTE AL TÍTULO DE INGENIERO EN ROBÓTICA.

UNA VEZ REALIZADA LA PRESENTACIÓN Y DEFENSA POR PARTE DEL ALUMNO, LOS INTEGRANTES DEL COMITÉ DELIBERARON Y MANIFIESTAN SU APROBACION.

HECHO LO ANTERIOR, FIRMARON LA PRESENTE ACTA LOS QUE INTERVINIERON, DANDO POR FINALIZADA LA CEREMONIA A LAS 10:00 A.M. DE LA FECHA ANTES SEÑALADA.

M. EN C. RAFAEL RODRÍGUEZ PONCE
PRESIDENTE

DR. OMAR MARTÍNEZ ALVAREZ
SECRETARIO
PROFESOR –INVESTIGADOR.
UPGTO.

DR. DIMAS TALAVERA VELÁZQUEZ
VOCAL

M. EN C. DANIEL HERNÁNDEZ MOEDANO
VOCAL SUPLENTE

M. EN C. VIGNAUD GRANADOS ALEJO
VOCAL SUPLENTE
PROFESOR INVESTIGADOR.
UPGTO.

DR. J. GUADALUPE VELÁSQUEZ AGUILAR
DIRECTOR DEL PROGRAMA EDUCATIVO

Figura IV.17Acta de titulación de tesis de alumno de licenciatura.